

UNIVERSIDAD DEL VALLE DE GUATEMALA
Facultad de Ingeniería



**Modelado y emulación digital del pedal analógico de guitarra
BOSS DS-1 por medio del análisis de sistemas dinámicos no
lineales**

Trabajo de graduación presentado por Carlo Domenico Dellachiessa
Abad para optar al grado académico de Licenciado en Ingeniería
Mecatrónica

Guatemala,

2021

UNIVERSIDAD DEL VALLE DE GUATEMALA
Facultad de Ingeniería




**Modelado y emulación digital del pedal analógico de guitarra
BOSS DS-1 por medio del análisis de sistemas dinámicos no
lineales**

Trabajo de graduación presentado por Carlo Domenico Dellachiessa
Abad para optar al grado académico de Licenciado en Ingeniería
Mecatrónica

Guatemala,


2021

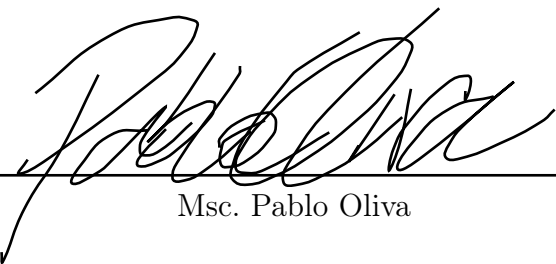
Vo.Bo.:

(f) 
Msc. Miguel Zea

Tribunal Examinador:

(f) 
Msc. Miguel Zea

(f) 
Msc. Carlos Esquit

(f) 
Msc. Pablo Oliva

Fecha de aprobación: Guatemala, 15 de enero de 2021.

Ante todo le agradezco a Dios, porque sin Él nada de esto sería posible.

Le agradezco a Carlos Dellachiessa y Claudia Abad, mis amados padres, que me han apoyado en todo momento y me han impulsado a cumplir mis sueños y metas. Por el ejemplo que han sido a lo largo de mi vida y por los valores que me han enseñado.

Le agradezco al Msc. Miguel Zea, por el valioso tiempo, asesoría, revisión y apoyo a lo largo del proyecto.

Le agradezco a Jacqueline Guarcax, mi compañera de proyecto, por el apoyo y los ánimos en todo el trabajo que realizamos.

Prefacio	v
Lista de figuras	xv
Lista de cuadros	xix
Resumen	xxi
Abstract	xxiii
1. Introducción	1
2. Antecedentes	3
3. Justificación	7
4. Objetivos	9
4.1. Objetivo general	9
4.2. Objetivos específicos	9
5. Alcance	11
6. Marco teórico	13
6.1. Teoría algebraica de grafos	13
6.1.1. Grafo	13
6.1.2. Matriz de adyacencia	14
6.1.3. Matriz de incidencia	14
6.1.4. Teorema de Perron-Frobenius	16
6.1.5. Matrices estocásticas	17
6.1.6. Matriz Laplaciana	17
6.2. Modelado del diodo	17
6.2.1. Nivel I	17
6.2.2. Nivel II	18
6.2.3. Nivel III	19

6.2.4. Nivel IV	19
6.3. Modelado del transistor	20
6.3.1. Nivel I	20
6.3.2. Nivel II	20
6.3.3. Nivel III	21
6.3.4. Nivel IV	22
6.4. Modelo del amplificador operacional	23
6.4.1. Nivel I	23
6.5. Modelado de espacio de estados	23
7. Implementación de metodología planteada	25
7.1. Circuito de prueba	26
7.2. Método I	28
7.3. Método II	31
7.4. Método III	34
7.5. Comparación de los métodos	37
8. Comparación de los modelos propuestos	45
8.1. Entrada sinusoidal	45
8.2. Entrada de audio	48
9. Modelado del pedal BOSS DS-1	51
9.1. Buffer de entrada	51
9.2. Transistor de amplificación	53
9.3. Ganancia de amplificador operacional y limitador	55
9.4. Tono y volumen	57
9.5. Buffer de salida	58
9.6. Pedal BOSS DS-1	59
9.6.1. Entrada sinusoidal	60
9.6.2. Entrada de audio	62
10. Conclusiones	65
11. Recomendaciones	67
12. Bibliografía	69
13. Anexos	71
13.1. Resultados capítulo I	71
13.1.1. Error cuadrático medio	71
13.1.2. Magnitud del error histórico	75
13.1.3. Error cuadrático medio del espectro	86
13.2. Resultados capítulo II	87
13.2.1. Error cuadrático medio con entrada sinusoidal	87
13.2.2. Magnitud del error histórico con entrada sinusoidal	89
13.2.3. Error cuadrático medio del espectro con entrada sinusoidal	101
13.2.4. Resultados entrada de audio	101
13.3. Repositorio	101

1.	Grafo y di-grafo [10]	13
2.	Ejemplo de un grafo [10].	14
3.	di-grafo ponderado [12].	15
4.	Ejemplos de di-grafos periódicos y aperiódicos [12].	16
5.	Esquema del modelo del Diodo: nivel I [6].	18
6.	Esquema del modelo del Diodo: nivel II [6].	19
7.	Esquema del modelo del Diodo: nivel III y IV [6].	19
8.	Esquema del modelo del Transistor: nivel I [6].	21
9.	Esquema del modelo del Transistor: nivel II [6].	21
10.	Esquema del modelo del Transistor: nivel III y IV [6].	21
11.	Esquema del modelo del Amplificador operacional: nivel I [6].	23
12.	Limitador representado con diodos.	26
13.	Limitador representado con el modelo de Diodo: planteado nivel II.	26
14.	Voltajes de entrada y salida del limitador, simulado en <i>LTSpice</i> , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	27
15.	Corriente a través de los diodos del limitador, simulado en <i>LTSpice</i> , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	27
16.	Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	29
17.	Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	29
18.	Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	30
19.	Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	30
20.	Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	32
21.	Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	32
22.	Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	33

23.	Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	33
24.	Pseudo-código de la implementación del método III.	34
25.	Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	35
26.	Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	35
27.	Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	36
28.	Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	36
29.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	39
30.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	40
31.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	41
32.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	41
33.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	42
34.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	47
35.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	47
36.	Voltaje de entrada y salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, entrada de audio.	49
37.	Espectro del voltaje salida del limitador, comparando la simulación en MATLAB con una $f_s = 12 \times 44100$ Hz y la simulación en <i>LTSpice</i> , con una entrada de audio.	49
38.	Esquemático del <i>buffer</i> de entrada [6]	52
39.	Voltajes de entrada y salida del <i>buffer</i> de entrada, simulado en <i>LTSpice</i> , con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz.	52
40.	Voltajes de entrada y salida del <i>buffer</i> de entrada, simulado en <i>MATLAB</i> , con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz.	53
41.	Esquemático del transistor de amplificación [6]	54
42.	Voltajes de entrada y salida del transistor de amplificación, simulado en <i>LTSpice</i> , con una entrada de $0.05V_{pk}$ sinusoidal a 1000 Hz.	54
43.	Voltajes de entrada y salida del transistor de amplificación, simulado en <i>MATLAB</i> , con una entrada de $0.05V_{pk}$ sinusoidal a 1000 Hz.	55
44.	Esquemático de la etapa de amplificación y del limitador [6]	55
45.	Voltajes de entrada y salida de la etapa de amplificación y del limitador, simulado en <i>LTSpice</i> , con una entrada de $3V_{pk}$ sinusoidal a 1000 Hz desfasada 4.5V.	56

46.	Voltajes de entrada y salida de la etapa de amplificación y del limitador, simulado en <i>MATLAB</i> , con una entrada de $3V_{pk}$ sinusoidal a 1000 Hz desfasada 4.5V.	56
47.	Esquemático del circuito de tono y volumen [6].	57
48.	Voltajes de entrada y salida del circuito de tono y volumen, simulado en <i>LTSpice</i> , con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz.	57
49.	Voltajes de entrada y salida del circuito de tono y volumen, simulado en <i>MATLAB</i> , con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz.	58
50.	Esquemático del <i>buffer</i> de salida [6].	58
51.	Voltajes de entrada y salida del <i>buffer</i> de salida, simulado en <i>LTSpice</i> , con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz desfasada 4.5V.	59
52.	Voltajes de entrada y salida del <i>buffer</i> de salida, simulado en <i>MATLAB</i> , con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz desfasada 4.5V.	59
53.	Voltajes de salida del pedal BOSS DS-1, simulado en <i>MATLAB</i> y <i>LTSpice</i> , con una entrada de $100mV_{pk}$ sinusoidal a 1000 Hz.	60
54.	Espectro de salida del pedal BOSS DS-1, simulado en <i>MATLAB</i> y <i>LTSpice</i> , con una entrada de $100mV_{pk}$ sinusoidal a 1000 Hz.	61
55.	Voltajes de salida del pedal BOSS DS-1, simulado en <i>MATLAB</i> y <i>LTSpice</i> , con una entrada de audio.	62
56.	Espectro de salida del pedal BOSS DS-1, simulado en <i>MATLAB</i> y <i>LTSpice</i> , con una entrada audio.	63
57.	Error del voltaje salida del limitador, simulado en <i>MATLAB</i> con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	75
58.	Error de la corriente a través de D_1 , simulado en <i>MATLAB</i> con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	75
59.	Error de la corriente a través de D_2 , simulado en <i>MATLAB</i> con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	76
60.	Error del voltaje salida del limitador, simulado en <i>MATLAB</i> con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	76
61.	Error de la corriente a través de D_1 , simulado en <i>MATLAB</i> con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	77
62.	Error de la corriente a través de D_2 , simulado en <i>MATLAB</i> con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	77
63.	Error del voltaje salida del limitador, simulado en <i>MATLAB</i> con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	78
64.	Error de la corriente a través de D_1 , simulado en <i>MATLAB</i> con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	78
65.	Error de la corriente a través de D_2 , simulado en <i>MATLAB</i> con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	79
66.	Error del voltaje salida del limitador, simulado en <i>MATLAB</i> con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	79
67.	Error de la corriente a través de D_1 , simulado en <i>MATLAB</i> con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	80
68.	Error de la corriente a través de D_2 , simulado en <i>MATLAB</i> con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	80
69.	Error del voltaje salida del limitador, simulado en <i>MATLAB</i> con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	81

70.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	81
71.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	82
72.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	82
73.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	83
74.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	83
75.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	84
76.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	84
77.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	85
78.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.	89
79.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.	89
80.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.	90
81.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.	90
82.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.	91
83.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.	91
84.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	92
85.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	92
86.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	93
87.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	93
88.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	94
89.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.	94
90.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	95
91.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	95
92.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	96
93.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	96

94.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	97
95.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.	97
96.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	98
97.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	98
98.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	99
99.	Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	99
100.	Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	100
101.	Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.	100

1.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.	38
2.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.	38
3.	Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.	38
4.	Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.	39
5.	Error cuadrático medio del espectro del voltaje de salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.	43
6.	Error cuadrático medio del espectro del voltaje de salida del limitador , con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo.	43
7.	Error cuadrático medio del espectro del voltaje de salida del limitador , con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.	43
8.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a distintas frecuencias y un factor de sobre muestreo de 12.	46
9.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.	46
10.	Error cuadrático medio del espectro del voltaje de salida, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12.	48
11.	Error cuadrático medio del espectro del voltaje de salida, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.	48
12.	Error cuadrático medio de la magnitud del voltaje de salida, con una entrada de audio a distintas frecuencias de muestreo.	50
13.	Error cuadrático medio del espectro del voltaje de salida, con una entrada de audio a distintas frecuencias de muestreo.	50
14.	Error cuadrático medio del espectro del voltaje de salida, con una entrada sinusoidal con distintas amplitudes.	62

15.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz, según el método y el factor de sobre muestreo.	71
16.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.	71
17.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo.	72
18.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.	72
19.	Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 100 Hz, según el método y el factor de sobre muestreo. . . .	72
20.	Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo. . . .	72
21.	Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo. . . .	73
22.	Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo. . . .	73
23.	Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 100 Hz, según el método y el factor de sobre muestreo. . . .	73
24.	Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo. . . .	73
25.	Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo. . . .	74
26.	Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo. . . .	74
27.	Error cuadrático medio del espectro del voltaje de salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.	86
28.	Error cuadrático medio del espectro del voltaje de salida del limitador , con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo.	86
29.	Error cuadrático medio del espectro del voltaje de salida del limitador , con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.	86
30.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12.	87
31.	Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.	87
32.	Error cuadrático medio de la corriente a través de I_{D_1} , con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12. . . .	87
33.	Error cuadrático medio de la corriente a través de I_{D_1} , con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16. . . .	87
34.	Error cuadrático medio de la corriente a través de I_{D_2} , con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12. . . .	88
35.	Error cuadrático medio de la corriente a través de I_{D_2} , con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16. . . .	88
36.	Error cuadrático medio del espectro del voltaje de salida, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12. . . .	101

37.	Error cuadrático medio del espectro del voltaje de salida, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.	101
38.	Error cuadrático medio de la magnitud del voltaje de salida, con una entrada de audio a distintas frecuencias de muestreo.	101
39.	Error cuadrático medio del espectro del voltaje de salida, con una entrada de audio a distintas frecuencias de muestreo.	101

Se plantea como objetivo determinar el modelo dinámico del sistema no lineal del pedal de guitarra BOSS DS-1, utilizando métodos matemáticos que permitan la emulación digital por medio de un algoritmo de *software*. Así como, verificar la calidad de la emulación comparada al efecto de audio original. Para esto se utilizará una descripción profunda del modelo que describe los componentes no lineales presentes en el circuito analógico del pedal, es decir los diodos, transistores y amplificadores operacionales. Por lo tanto, en este trabajo se busca poder modelar el sistema de tal manera que permita su implementación como *plug-in* de audio. Se plantean tres métodos de emulación, basada en espacios de estados, los cuales permite la emulación digital de circuitos analógicos. Luego, se procede a validar la fidelidad de las emulaciones generadas con los métodos planteados, por medio de una validación cuantitativa y cualitativa de la señal de salida para comprobar su similitud en forma y sonido. Luego de realizar las respectivas pruebas se concluye que dos de los tres métodos planteados permiten emulación de alta fidelidad.

The objective is to determine the dynamic model of the non-linear system of the BOSS DS-1 guitar pedal, using mathematical methods that allow digital emulation by means of a textitsoftware algorithm. Also, to verify the quality of the emulation compared to the original audio effect. This will be done using an in-depth description of the model that describes the non-linear components present in the analog pedal circuit, ie the diodes, transistors and operational amplifiers. Therefore, this work seeks to model the system in such a way that allows its implementation as an audio *plug-in*. Three emulation methods are proposed, based on state spaces, which allows the digital emulation of analog circuits. Then, we proceed to validate the fidelity of the emulations generated with the proposed methods, through a quantitative and qualitative validation of the output signal to check its similarity in shape and sound. After carrying out the respective tests, it is concluded that two of the three proposed methods allow high-fidelity emulation.

El presente trabajo tiene como objetivo general determinar el modelo dinámico del Sistema no lineal: del pedal BOSS DS-1, utilizando métodos matemáticos que permitan la emulación digital por medio de un algoritmo de *software*. La primera parte del proyecto consiste en desarrollar y validar una metodología sistemática para el modelado de circuitos eléctricos no lineales. La segunda parte del proyecto consiste en realizar el modelado y análisis del circuito limitador de voltaje con diodos. Se expande el trabajo realizado por el ing. Diego Morales en su tesis “*Emulación digital de efectos de audio analógicos mediante análisis de sistemas dinámicos no lineales*”, traduciendo la simulación de modelos de componentes no lineales de un lenguaje de programación descrito por bloques a un lenguaje de programación descrito por código.

El desarrollo de una metodología que permita el modelado y simulación de sistemas dinámicos no lineales, sin comprometer la calidad y desempeño de la emulación, involucra una investigación previa de diversas fuentes. Se desarrolla una metodología basada en el modelado por espacios de estados LTI, la cual permite implementar un sistema de ecuaciones no lineales que representan el comportamiento de los Semiconductores. Se plantean tres métodos de implementación y se evalúa la calidad de la emulación.

Luego, se plantea la validación de la metodología a utilizar en tres etapas. La primera etapa, consiste en probar la metodología utilizando un circuito sencillo comúnmente utilizado en los efectos analógicos de distorsión y *Overdrive*. La segunda, se realizará modelando el pedal BOSS DS-1 y realizando una simulación fuera de línea del sistema. Por último, se realizará una simulación en tiempo real de pedal modelado. Se espera obtener una simulación en tiempo real que tenga gran similitud con el efecto de audio analógico original. Se realizará una validación cuantitativa y cualitativa de la señal de salida para comprobar su similitud en forma y sonido.

Es necesario resaltar que el desarrollo de la metodología se realizó en conjunto a la estudiante de ing. Mecatrónica Jacqueline Guarcax. El desarrollo de los métodos se encuentran descritos en su tesis *Emulación digital no lineal del sintetizador minimoog*. En este trabajo se describe la evaluación y validación de los métodos, con el objetivo de determinar cuál

método es el más viable para la emulación digital de efectos de audio analógicos.

Los efectos digitales de audio, en la actualidad, se componen por estructuras definidas que permiten una fácil implementación y un bajo costo computacional. Sin embargo, estos efectos carecen del comportamiento dinámico que da sonidos característicos a los efectos de audio analógicos [1]. La mayoría de los efectos digitales, que tratan de emular el comportamiento de efectos analógicos, se realizan por medio de modelos lineales, los cuales utilizan una serie de parámetros calculados con anticipación que tratan de ajustar el comportamiento del sistema lineal al comportamiento del sistema dinámico no lineal. Estos parámetros previamente calculados se obtienen por medio de un alto nivel de compresión del comportamiento del sistema dinámico no lineal. La fidelidad del modelo lineal depende tanto de la complejidad del sistema dinámico no lineal que se desea emular, como de la complejidad del cálculo de los parámetros utilizados [2][3]. Otros efectos, que presentan una mayor fidelidad, implementan directamente el sistema dinámico no lineal por medio de métodos numéricos como una ecuación diferencial ordinaria no lineal. Estos efectos presentan un alto costo computacional [4].

En el año 2007 el Ph.D. David Yeh comenzó una serie de estudios enfocados a la emulación de efectos de audio analógicos. En ese año, realizó la publicación del artículo *Simulation of the Diode Limiter in Guitar Distortion Circuits by Numerical Solutions of Ordinary Differential Equations*, en el cual compara distintos métodos numéricos de estabilidad rígida como *Backward Euler*, *Trapezoidal Rule* y *second-order Backward Difference Formula* y métodos numéricos explícitos simples como *Forward Euler* y *Runge-Kutta*. Compara los distintos métodos para resolver ecuaciones diferenciales ordinarias por medio de la simulación de un circuito limitador con diodos, el cual es un circuito comúnmente utilizado en los pedales de distorsión y *overdrive*. La diferencia que encuentra entre los métodos evaluados, para el ancho de banda de audio, son despreciables debido a que utiliza sobre muestreo para compensar por el aumento del ancho de banda generado por las no linealidades. Los métodos numéricos de estabilidad rígida presentan un prominente zumbido para altas frecuencias. Sin embargo, este caso no suele presentarse en las frecuencias utilizadas por las señales de guitarras. El trabajo concluye que es preferible utilizar métodos numéricos rígidos que permiten la convergencia del método sin la necesidad de las altas frecuencias de muestreo que

los métodos explícitos requieren [5].

Ese mismo año realizó la publicación de *Simplified, Physically-Informed Models of Distortion and Overdrive Guitar Effects Pedals*, donde estudia la topologías de distintas etapas presentes en los pedales de distorsión y *overdrive* como los búferes de entrada/salida, etapas de ganancia, limitadores con diodos y filtros pasa-bajas. Logra obtener resultados similares a los del pedal real, aunque la simulación presenta tonos más brillantes a los del pedal original. Hay que resaltar que la simulación que obtiene no es implementada en tiempo real, pero se concluye que el poder computacional requerido para la simulación es similar al utilizado es comparable a las cajas de efectos comerciales. Realiza una simplificación de las no linealidades, producidas por el comportamiento de los transistores y amplificadores operacionales, al asumir que todas se producen por un único limitador con diodos simétrico [1].

En el año 2019 el Ing. Mecatrónico Diego Alberto Morales Ibañez realiza la tesis *Emulación digital de efectos de audio analógicos mediante análisis de sistemas dinámicos no lineales*, en su proyecto busca realizar la emulación digital del pedal de distorsión BOSS DS-1 y su implementación en tiempo real por medio del uso de MATLAB. El modelado que se realiza tiene un enfoque distinto al utilizado comúnmente en la industria de audio. La investigación se centra en el modelado de los componentes físicos del sistema, en vez de modificar el sistema para ajustar la señal de salida del efecto digital hasta obtener un comportamiento similar al efecto analógico. Para esto se estudia distintos niveles de complejidad de los componentes no lineales que se encuentran presentes en el efecto y se comparan con sus contrapartes físicas [6].

En ese trabajo se presentan modelos para diodos, transistores BJT y amplificadores operacionales. El primer modelo que se plantea es el del diodo, modelándolo como una fuente de corriente dependiente no lineal. Luego de tener un modelo del diodo, prosigue a modelar el transistor el cual consiste de dos diodos, utilizado en modelo previamente planteado para los mismos, y una fuente de corriente dependiente no lineal. Por último, plantea el modelo del amplificador operacional como una fuente de voltaje dependiente. Los comportamientos no lineales de los componentes se describen por las distintas fuentes dependientes que los conforman. Para cada uno de los componentes se definen distintos niveles de modelos, los cuales agregan resistencias, capacitores o diodos a los modelos básicos para acercar su comportamiento al comportamiento real del componente.

Una vez se han planteado todos los modelos, en sus distintos niveles de complejidad, él procede a comparar la validez de los modelos planteados. Para esto, se implementan los modelos como bloques de *Simulink* lo que permite una fácil implementación de los sistemas planteados. Utiliza circuitos característicos para cada uno de los componentes modelados, comparando el modelo a sus distintos niveles de complejidad con un modelo de *Spice* del componente. En general, obtiene buenos resultados para los modelos. El mejor resultado lo presenta el diodo, el cual con un nivel de complejidad bajo muestra un comportamiento acertado. Para el modelo del transistor se obtuvieron resultados similares a los del diodo. Sin embargo, se realiza la aclaración de que el modelo del transistor podría presentar cierto error en la amplitud de la salida pero que en las pruebas realizadas no se presentó este error en amplitud. El modelo del amplificador operacional es el que presenta un mayor error. Este error se produce debido a un desfase de la onda producido por el modelo de *Spice* el amplificador, el cual no se presenta en los modelos planteados. Al eliminar el desfase de los datos del modelo de *Spice* se puede apreciar que el comportamiento de los modelos

planteados es bastante acertada [6].

Una vez validados los modelos planteados, realiza la simulación del pedal de guitarra BOSS DS-1; tanto una simulación fuera de línea como una simulación en tiempo real. Para estas implementaciones continua utilizando *Simulink*. Lo cual le permite una fácil intención e intercambio de los distintos modelos para realizar la simulación y comparación de estos. La simulación es comparada con un modelo físico del sistema y con una simulación en *Spice*. La simulación planteada presento buenos resultados, incluso mejores que las presentadas en la simulación de *Spice* para algunos casos. A pesar de estos buenos resultados, la implementación en *Simulink* no es compatible con los estándares utilizados en la industria de audio. Invita a futuros trabajos a modelar el sistema de una manera la cual permita la implementación en algún estándar de audio como VST o DPS [6].

La electrónica digital presenta un bajo consumo de potencia, tamaño reducido y bajos niveles de ruido en la señal [7]. Debido a esto, la electrónica digital es, en la actualidad, el remplazo de la electrónica analógica para una gran variedad de aplicaciones. Sin embargo, en la industria de audio, la electrónica analógica es la opción más popular para la generación y aplicación de efectos de sonido. Los efectos de audio digitales, como el procesamiento digital en general, presenta un comportamiento ideal, lo cual es una excelente opción para el procesamiento de señales, pero carece de sonidos distintivos que se generan por las no linealidades presentes en los componentes analógicos. Estas diferencias de sonidos son perceptibles para los músicos profesionales lo que causa su inclinación a los efectos analógicos [8].

Las emulaciones digitales actuales de efectos analógicos se basan en realizar un alto nivel de abstracción de la señal, sin tomar en cuenta el modelo físico de los componentes y la topología del efecto [3]. Los efectos que presentan fidelidad a los modelos físicos tienden a ser computacionalmente caros y pueden resultar problemáticos para su implementación en tiempo real. Por esto, en la primera fase de este proyecto se realizó un modelado de distintos componentes eléctricos presentes en los efectos de audio analógicos, con el fin de emular la topología de un pedal de guitarra BOSS DS-1. La emulación se realizó por medio de *Simulink*, el cual es un ambiente de programación gráfico basado en bloques. A pesar de que los resultados de la emulación fueron satisfactorios, no se obtuvo un modelo completo del efecto analógico. Por lo tanto, no es posible realizar la implementación de la emulación en alguno de los estándares de *plug-in* de audio.

El presente proyecto busca definir una metodología que permita utilizar los modelos no lineales planteados en la primera fase del proyecto para modelar el Sistema dinámico: no lineal que describe el efecto completo. Luego de exitosamente modelar el sistema, se procede a implementar la emulación del sistema por medio de *software*. Se compara tanto el comportamiento del sistema fuera de línea, como una implementación en tiempo real del sistema. El objetivo es poder generalizar el modelado, para permitir la emulación del sistema por medio de *software*, de los sistemas dinámicos no lineales que describen los efectos de audio sin perder las características distintivas que los componentes no lineales del sistema

presentan. El resultado final busca realizar con éxito la emulación de un efecto de audio analógico, sin perder la fidelidad al efecto de audio original [6].

4.1. Objetivo general

Determinar el modelo dinámico del sistema no lineal del pedal BOSS DS-1, utilizando métodos matemáticos que permitan la emulación digital por medio de un algoritmo de *software*.

4.2. Objetivos específicos

- Desarrollar una metodología sistemática para el modelado de sistemas dinámicos no lineales.
- Modelar y emular el sistema dinámico no lineal de: un circuito comúnmente utilizado en aplicaciones de efectos de audio y un pedal BOSS DS-1.
- Implementar la emulación del efecto de audio en tiempo real.

Debido a que la emulación digital de sistemas dinámicos no lineales se puede enfocar a una gran variedad de aplicaciones, es necesario clarificar que se plantea la metodología buscando la emulación digital de aplicaciones analógicas de audio. En específico, este trabajo se enfoca en la emulación digital de efectos analógicos, utilizando como circuitos de prueba un limitador de diodos y el pedal analógico de guitarra BOSS DS-1. Sin embargo, la metodología planteada es bastante general y puede ser implementada en distintas aplicaciones, más allá de las abordadas en este trabajo.

El desarrollo, implementación y validación de la metodología planteada en este proyecto se realizó como parte de la línea de investigación de sistemas no lineales de audio. Por lo tanto, este proyecto abarca el proceso de validación de la metodología desarrollada. Si se desea conocer el desarrollo de la metodología referirse a [9]. La implementación y validación de la metodología planteada se realizó utilizando el *software* MATLAB.

Es importante resaltar que, debido a la pandemia del SARS-CoV-2 en el año 2020, no se contó con acceso a las herramientas necesarias para realizar la validación utilizando mediciones de los circuitos físicos planteados. Por lo tanto, todas las pruebas realizadas se comparan con los datos tomados de simulaciones en el *software* *LTSpice*. Esto resulta útil, porque los modelos de los semiconductores utilizados están basados en los modelos de *Spice*. Además que, investigaciones previas han demostrada la alta fidelidad que presentan las simulación del *software* *LTSpice* [6].

De esta manera, se define el alcance de esta investigación como: implementar y validar una metodología que permita la emulación digital de efectos analógicos de audio, utilizando modelos basados en las características y comportamiento físico de los semiconductores presentes en el circuito. Tomando como punto de comparación simulaciones realizadas en el *software* *LTSpice*.

6.1. Teoría algebraica de grafos

6.1.1. Grafo

Un grafo (Γ) es la representación de un conjunto de puntos llamados **vértices** ($V(\Gamma)$) conectados por un conjunto de líneas llamadas **aristas** ($E(\Gamma)$). Dado el grafo representado en la Figura 1a, el conjunto de sus vértices está definido por $V(\Gamma) = [P, Q, R, S, T]$ y el conjunto de sus aristas está definido por $E(\Gamma) = [e_1, e_2, e_3, e_4, e_5, e_6, e_7, e_8]$. Por definición los grafos no representan ninguna magnitud o métrica del sistema que están representando [10]. Por lo tanto, un mismo grafo puede representar una gran variedad de situaciones. El grafo de la Figura 1a, por ejemplo, puede ser la representación de los nodos y ramas de un circuito eléctrico, así como la conexión entre distintas carreteras.

Un **grafo dirigido**, llamado comúnmente di-grafo, es un grafo en el cual se representa la dirección de las aristas. Por lo tanto, de un di-grafo es posible obtener, además de la relación entre vértices, la dirección en la cual suceden estas conexiones. Por ejemplo, en un di-grafo es posible representar los nodos, ramas y la dirección de la corriente en un circuito eléctrico [10].

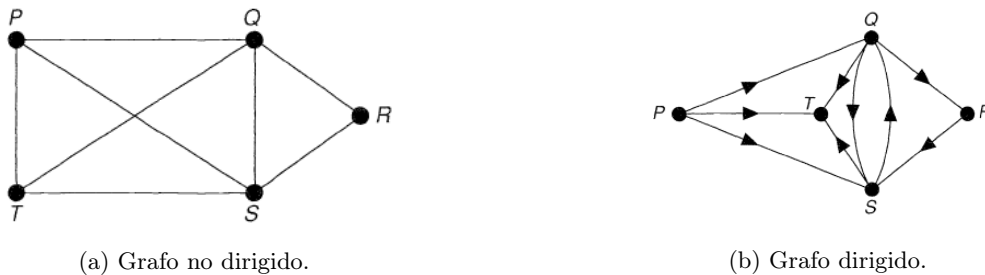


Figura 1: Grafo y di-grafo [10].

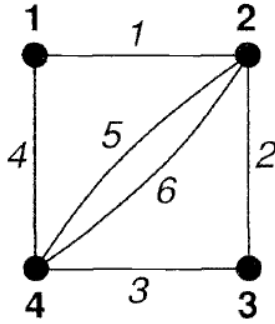


Figura 2: Ejemplo de un grafo [10].

6.1.2. Matriz de adyacencia

Se definen dos vértices v y w , pertenecientes a un grafo Γ , como adyacentes cuando existe una arista e que los conecta. Un grafo Γ con vértices $V(\Gamma) = \{v_1, v_2, \dots, v_n\}$, tiene una **matriz adyacencia** A de dimensiones $n \times n$ en la cual el valor del ij -ésimo elemento representa el número de aristas que unen a los vértices i y j [10]. Por ejemplo,, la matriz de adyacencia para el grafo representa en la Figura 2 está definida como:

$$A = \begin{bmatrix} 0 & 1 & 0 & 1 \\ 1 & 0 & 1 & 2 \\ 0 & 1 & 0 & 1 \\ 1 & 2 & 1 & 0 \end{bmatrix}.$$

6.1.3. Matriz de incidencia

Se definen un vértice v y un arista e , pertenecientes a un grafo Γ , como incidentes si existe una conexión para v por medio del arista e . Un grafo Γ , con vértices $V(\Gamma) = \{v_1, v_2, \dots, v_n\}$ y aristas $E(\Gamma) = \{e_1, e_2, \dots, e_m\}$, tiene una **matriz incidencia** M de dimensiones $n \times m$ en la cual el valor del ij -ésimo elemento es 1 si el vértice i es incidente al arista j , de lo contrario es 0 [10]. Para un di-grafo Γ el ij -ésimo elemento de la matriz de incidencia es 1 si el arista j sale del vértice i y es -1 si el arista j entra al vértice i [11]. Por ejemplo,, la matriz de adyacencia para el grafo representa en la Figura 2 está definida como:

$$M = \begin{bmatrix} 1 & 0 & 0 & 1 & 0 & 0 \\ 1 & 1 & 0 & 0 & 1 & 1 \\ 0 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 1 & 1 \end{bmatrix}.$$

El **grado** de un vértice $d(v)$ representa el número de aristas incidentes a él. Por ejemplo, en la Figura 1a, $d(P) = 4$, mientras que, $d(Q) = 2$ [10].

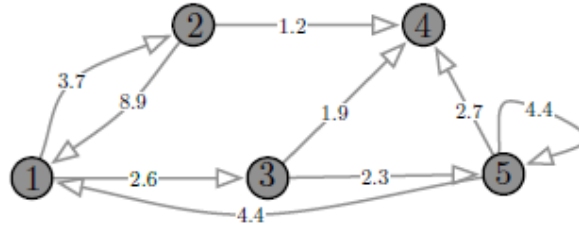


Figura 3: di-grafo ponderado [12].

di-grafo ponderado

Se define un di-grafo Γ como ponderado cuando se le asigna a cada arista e un número real positivo, conocido como la **ponderación** de la arista ($w(e)$). De la misma manera es posible definir una **matriz de adyacencia ponderada** \mathbf{A} para un di-grafo Γ , con vértices $V(\Gamma) = \{v_1, v_2, \dots, v_n\}$, como la matriz de dimensiones $n \times n$ en la cual el valor del ij -ésimo elemento representa la ponderación de la arista que conecta el vértice i con el vértice j [10] [12]. Por ejemplo, la matriz de adyacencia ponderada del di-grafo Γ , representado en la Figura 3, esta dada por:

$$A = \begin{bmatrix} 0 & 3.7 & 2.6 & 0 & 0 \\ 8.9 & 0 & 0 & 1.2 & 0 \\ 0 & 0 & 0 & 1.9 & 2.3 \\ 0 & 0 & 0 & 0 & 0 \\ 4.4 & 0 & 0 & 2.7 & 4.4 \end{bmatrix}.$$

Se define el **grado de entrada** $d_{in}(v_i)$, para un vértice v , como la sumatoria de la ponderación de las aristas entrantes [12]. Es decir:

$$d_{in}(v_i) = \sum_{j=1}^n w_{ji}. \quad (1)$$

Se define el **grado de salida** $d_{out}(v_i)$, para un vértice v , como la sumatoria de la ponderación de las aristas salientes [12]. Es decir:

$$d_{out}(v_i) = \sum_{j=1}^n w_{ij}. \quad (2)$$

Se dice que un di-grafo Γ esta **ponderadamente balanceado** si $d_{out}(v_i) = d_{in}(v_i)$ [12].

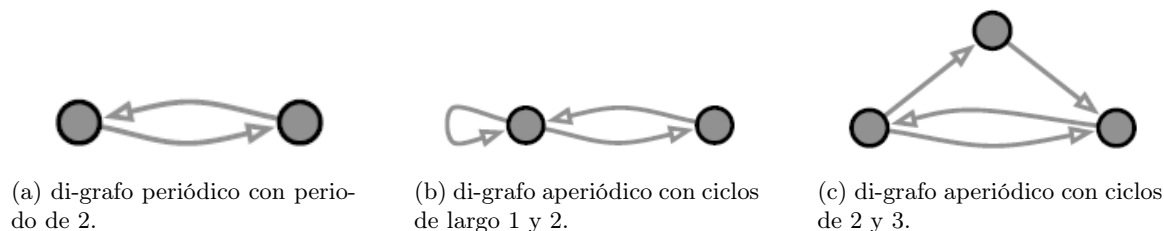


Figura 4: Ejemplos de di-grafos periódicos y aperiódicos [12].

Camino y conectividad

Un **camino dirigido** en un di-grafo es una secuencia ordenada de vértices en la cual, todo par de vértices en la secuencia están unidas por una arista dirigida. Se dice que el camino dirigido es **simple** si en la secuencia ningún vértice aparece más de una vez. Un **ciclo** es un camino dirigido simple que empieza y termina en el mismo vértice [12].

En un di-grafo Γ , los vértices v con grado de entrada $d_{in}(v) = 0$ son llamados **fuentes** y los vértices v con grado de salida $d_{out}(v) = 0$ son llamados tierra [12].

Un di-grafo es **fuertemente conexo** si existe un camino dirigido para todo nodo v_i con otro vértice v_j [10]. Un di-grafo es **periódico** si existe un valor $k > 1$ que divide el largo de todos los ciclos del grafo. Un di-grafo es **aperiódico** si no es periódico [12].

Matriz irreducible

Una matriz $A \geq 0 \in \mathbb{R}^{n \times n}$, donde $n \geq 2$, es **irreducible** si $\sum_{k=0}^{n-1} A^k > 0$. Si existe un valor k tal que $A^k > 0$ la matriz es *primitiva*. La matriz $A \geq 0$ es irreducible si y solo si su di-grafo asociado es fuertemente conexo. La matriz $A \geq 0$ es primitiva si y solo si su di-grafo asociado es fuertemente conexo y **aperiódico** [12] [13].

6.1.4. Teorema de Perron-Frobenius

El teorema de Perron-Frobenius establece que para cualquier matriz $A \geq 0$:

1. Existe un eigenvalor $\lambda \geq |\mu| \geq 0$ para todos los otros eigenvalores μ y el valor de los eigenvectores derecho e izquierdo v y w de λ puede seleccionarse no negativo.
2. Si A es irreducible, el eigenvalor λ es estrictamente positivo y simple, y el valor de los eigenvectores derecho e izquierdo v y w de λ son únicos y positivos.
3. Si A es primitiva, $\lambda > |\mu|$.

Se le domina a λ como el **eigenvalor dominante** de A . Además, si la matriz A es irreducible su eigenvectores se denominan **eigenvectores dominantes**. Para la matriz $A \geq 0$ el valor de λ es el radio espectral $\rho(A)$ [12].

6.1.5. Matrices estocásticas

Una matriz $A \geq 0 \in \mathbb{R}^{n \times n}$ es de *filas estocásticas* si $A\mathbb{1}_n = \mathbb{1}_n$ es decir, la suma de los elementos de cada fila es igual a 1. Esta será de *columnas estocásticas* si $A^\top \mathbb{1}_n = \mathbb{1}_n$ es decir, la suma de los valores de cada fila es igual a 1. Para una matriz de filas estocásticas su radio espectral es $\rho(A) = 1$. Además su eigenvector dominante, su eigenvector derecho, es $\mathbb{1}_n$ [12][14].

Una matriz $A \in \mathbb{R}^{n \times n}$ es **semi-convergente** si $\lim_{k \rightarrow \infty} A^k$ converge. Si la matriz A es de filas estocásticas y primitiva, también es semi-convergente y $\lim_{k \rightarrow \infty} A^k = v_{\text{left}}^\top$ [13].

6.1.6. Matriz Laplaciana

Dado un di-grafo ponderado Γ con una matriz de adyacencia ponderada $A \in \mathbb{R}^{n \times n}$, su matriz Laplaciana está definida por:

$$L = A\mathbb{1}_n - A \quad (3)$$

[12]

Por ejemplo, la matriz Laplaciana del di-grafo Γ , representado en la Figura 3, está dada por:

$$A = \begin{bmatrix} 6.3 & -3.7 & -2.6 & 0 & 0 \\ -8.9 & 10.1 & 0 & -1.2 & 0 \\ 0 & 0 & 4.2 & -1.9 & -2.3 \\ 0 & 0 & 0 & 0 & 0 \\ -4.4 & 0 & 0 & -2.7 & 7.1 \end{bmatrix}.$$

La matriz Laplaciana $L \in \mathbb{R}^{n \times n}$ cumple las siguientes propiedades:

- Los elementos que pertenecen a su diagonal son no negativos y los valores que no pertenecen a su diagonal son no positivos[12].
- $L\mathbb{1}_n = \mathbf{0}_n$ [13].
- L es irreducible si su grafo asociado Γ es fuertemente conexo [13].
- L es singular y todos sus eigenvalores distintos de cero tienen parte real positiva [13].

6.2. Modelado del diodo

6.2.1. Nivel I

En su forma más básica un Diodo: puede ser descrito como una fuente de corriente dependiente descrita por la ecuación (4), la cual representa el modelo utilizado por los simuladores de SPICE: para definir la corriente a través del Diodo:. Por lo tanto, se puede representar como el diagrama presente en la Figura 5 [6].

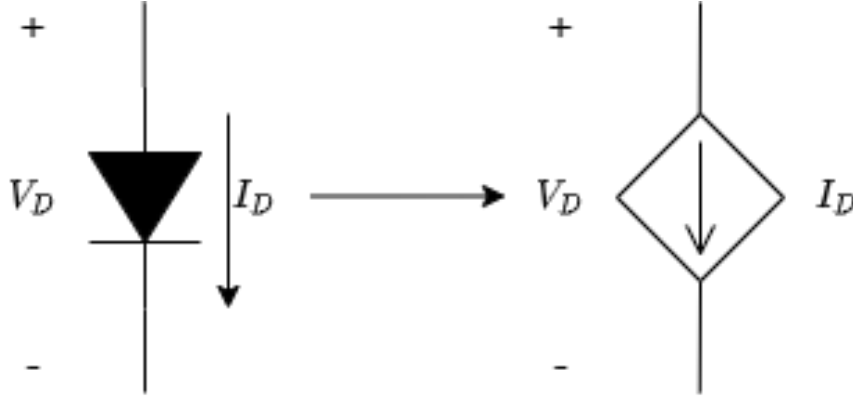


Figura 5: Esquema del modelo del Diodo: nivel I [6].

$$I_D = \begin{cases} I_s \left(e^{\frac{V_d}{N V_T}} - 1 \right) + V_D \text{GMIN}, & \text{para } V_D \geq -5V_T \\ -I_s + V_D \text{GMIN}, & \text{para } V_D < -5V_T \end{cases}, \quad (4)$$

en donde:

- I_D es la corriente a través del Diodo:.
- I_s es la corriente de saturación.
- V_d es el voltaje de polarización en el Diodo:.
- N es el coeficiente de emisión.
- V_T es el voltaje térmico.
- GMIN es la conductancia de convergencia.

El modelo descrito en la ecuación (4) define la corriente, cuando el voltaje en las terminales del Diodo: es igual o mayor a menos cinco veces V_T , como la corriente descrita por la ecuación de Shockley más la corriente de convergencia del sistema. Si el voltaje en las terminales del Diodo: es menor a menos cinco veces V_T se define la corriente de la fuente dependiente como menos la corriente de saturación más la corriente de convergencia [6].

6.2.2. Nivel II

Para el segundo modelo se toma en cuenta una resistencia en serie R_s , como se muestra en la Figura 6. R_s representa la resistencia estática intrínseca del sistema. El nivel II del modelo del Diodo: define completamente el comportamiento estático del Diodo: [6].

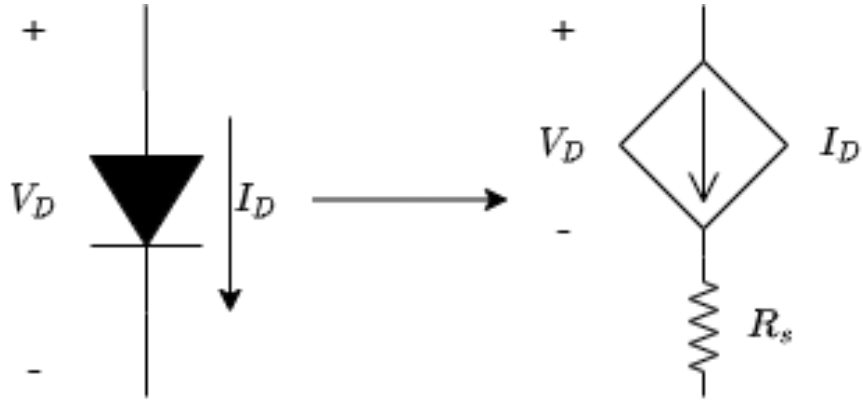


Figura 6: Esquema del modelo del Diodo: nivel II [6].

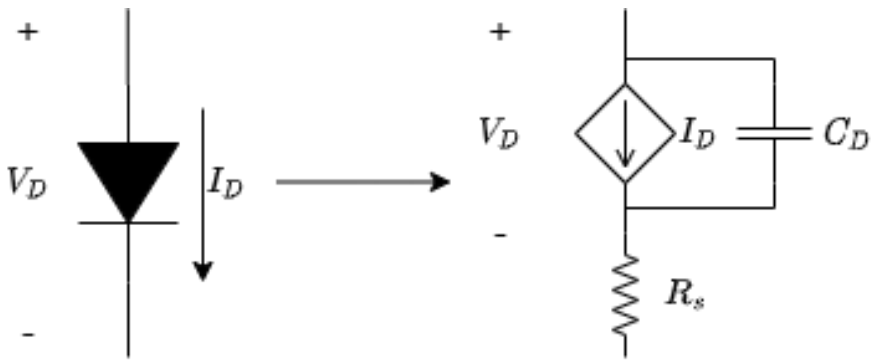


Figura 7: Esquema del modelo del Diodo: nivel III y IV [6].

6.2.3. Nivel III

El tercer modelo agrega una capacitancia constante en paralelo a la fuente de corriente dependiente, como se muestra en la Figura 7. Por lo tanto, en este nivel de complejidad $C_D = C_{j0}$, donde C_{j0} representa la capacitancia de la unión bajo polarización [6].

6.2.4. Nivel IV

Se tiene el mismo esquema que el nivel III (7), sin embargo, la capacitancia C_D en paralelo con la fuente de corriente se define como una capacitancia dinámica. El valor de C_D está definido por la ecuación (5). De esta manera queda definida por completo el comportamiento dinámico del Diodo: [6].

$$C_D = \begin{cases} \frac{I_{st}}{N V_T} e^{\frac{V_D}{N V_T}}, & \text{para } V_D \geq 0 \\ \frac{C_{j0}}{(1 - V_D/V_k)^m}, & \text{para } V_D < 0 \end{cases}, \quad (5)$$

en donde:

- C_{j0} es la capacitancia de polarización.

- V_k es el voltaje voltaje intrínseco del Diodo:.
- I_s es la corriente de saturación.
- V_d es el voltaje de polarización en el Diodo:.
- N es el coeficiente de emisión.
- m es el coeficiente de gradiente del Diodo:.
- V_T es el voltaje termal.
- t es el tiempo de transición.

6.3. Modelado del transistor

6.3.1. Nivel I

El Transistor: puede ser modelado como tres fuentes de corrientes interconectadas como se muestra en la Figura 8. I_{cc} está definida por la ecuación (6), I_{ec} está definida por la ecuación (7) y I_{ct} está definida por la ecuación (8) [6].

$$I_{cc} = I_s \left(e^{\frac{V_{BE}}{NV_T}} - 1 \right), \quad (6)$$

$$I_{ec} = I_s \left(e^{\frac{V_{BC}}{NV_T}} - 1 \right), \quad (7)$$

$$I_{ct} = I_{cc} - I_{ec}, \quad (8)$$

en donde:

- I_s es la corriente de saturación.
- V_{BE} es el voltaje de base-emisor.
- V_{BC} es el voltaje de base-colector.
- N es el coeficiente de emisión.
- V_T es el voltaje termal.

6.3.2. Nivel II

El segundo modelo toma en consideración resistencias fijas en serie a cada una de las terminales del Diodo: como se observa en la Figura 9 [6].

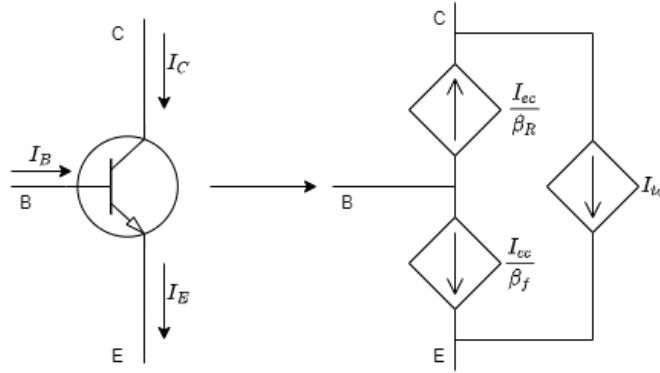


Figura 8: Esquema del modelo del Transistor: nivel I [6].

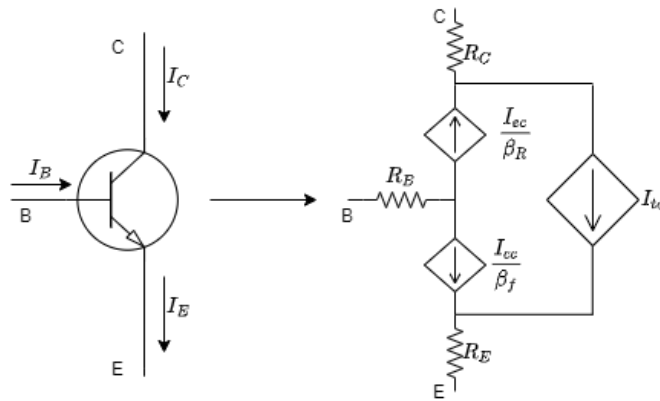


Figura 9: Esquema del modelo del Transistor: nivel II [6].

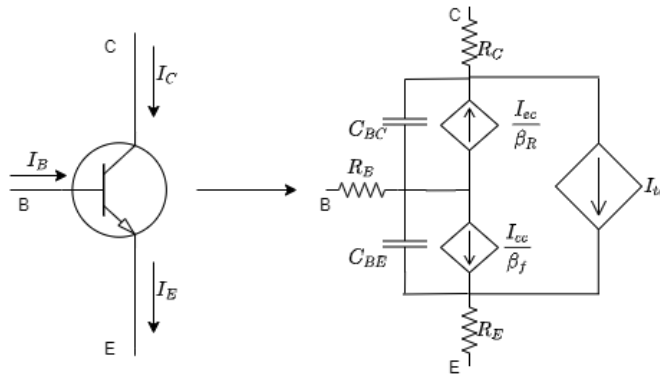


Figura 10: Esquema del modelo del Transistor: nivel III y IV [6].

6.3.3. Nivel III

El tercer nivel considera las capacitancias parásitas del capacitor como capacitancias fijas. Por lo tanto, se agrega los capacitores C_{BC} y C_{BE} en paralelo a las fuentes de corriente I_{ec} y I_{cc} respectivamente, así se obtiene el modelo descrito en la Figura 10. Esta representación del Transistor: es una aproximación más cercana al comportamiento dinámico real del Transistor: [6].

6.3.4. Nivel IV

Por último, se considera un comportamiento dinámico para el valor de capacitancias C_{BE} y C_{BC} . Estos valores están definidos por las ecuaciones (9) y (10) [6]. De esta manera se define por completo el modelo dinámico del Transistor:.

$$C_{BC} = \begin{cases} \frac{I_{st}}{NV_T} e^{\frac{V_{BC}}{NV_T}} + \frac{C_{jc}}{F^2} \left(F3 + \frac{m_{jc} V_{BC}}{V_{jc}} \right), & \text{para } V_{BC} \geq V_{jc} FC \\ \frac{I_{st}}{NV_T} e^{\frac{V_{BC}}{NV_T}} + \frac{C_{jc}}{(1-V_{BC}/V_{jc})^{m_{jc}}}, & \text{para } V_{BC} < V_{jc} FC \end{cases}, \quad (9)$$

$$C_{BE} = \begin{cases} \frac{I_{st}}{NV_T} e^{\frac{V_{BE}}{NV_T}} + \frac{C_{je}}{(1-V_{BE}/V_{je})^{m_{je}}}, & \text{para } V_{BE} < V_{je} FC \\ \frac{I_{st}}{NV_T} e^{\frac{V_{BE}}{NV_T}} + \frac{C_{je}}{(1-V_{BE}/V_{je})^{m_{je}}}, & \text{para } V_{BE} \geq V_{je} FC \end{cases}, \quad (10)$$

en donde:

- C_{je} es la capacitancia de polarización de base-emisor.
- V_{je} es el voltaje intrínseco del Transistor: de base-emisor.
- C_{jc} es la capacitancia de polarización de base-colector.
- V_{jc} es el voltaje intrínseco del Transistor: de base-colector.
- I_s es la corriente de saturación.
- N es el coeficiente de emisión.
- m_{je} es el coeficiente de gradiente del Transistor: de base-colector.
- m_{jc} es el coeficiente de gradiente del Transistor: de base-colector.
- V_T es el voltaje termal.
- t es el tiempo de transición.
- FC es el coeficiente de agotamiento.
- F2 es un coeficiente del Transistor:.
- F3 es un coeficiente del Transistor:.

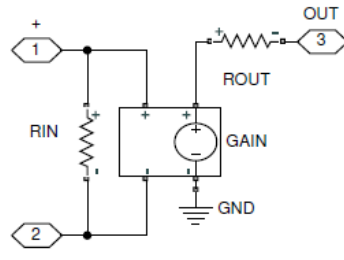


Figura 11: Esquema del modelo del Amplificador operacional: nivel I [6].

6.4. Modelo del amplificador operacional

6.4.1. Nivel I

Para el primer modelo se utiliza una fuente de voltaje dependiente la cual modela la ganancia del Amplificador operacional. Para definir el modelo de la forma que se muestra en la Figura 11 se requiere conocer la impedancia de entrada R_{in} y la impedancia de salida R_{out} . La ganancia del amplificador esta definida por la ecuación (11) [6].

$$V_{GAIN} = (V^+ - V^-) A_{OL}, \quad (11)$$

en donde:

- V^+ es el voltaje en la terminal positiva Amplificador operacional.
- V^- es el voltaje en la terminal negativa Amplificador operacional.
- A_{OL} es la ganancia de lazo abierto.

6.5. Modelado de espacio de estados

El movimiento de cualquier sistema dinámico finito puede ser representado como un sistema de ecuaciones diferenciales ordinarias de primer orden. A esto se le conoce comúnmente como representación por variables de estados [15], [16]. Se puede definir a las **variables de estado** como el conjunto más pequeño de variables linealmente independientes del sistema que permiten describir el sistema y sus salidas para cualquier conjunto de entradas $t \geq t_0$ [17]. Para sistemas físicos las variables de estado están compuestas por los elementos que definen el almacenamiento de masa, momento o energía. En el caso de los circuitos eléctricos las variables de estado se definen como los voltajes en las terminales de los capacitores y las corrientes a través de los inductores [16], [17].

Dado un vector de variables estados \mathbf{x} de dimensión n , un vector de entradas \mathbf{u} de dimensión m y un vector de salidas \mathbf{y} de dimensión q , se define el sistema de espacios de estados (12) el cual consiste en el espacio de n -dimensión de ecuaciones diferenciales de primer orden que definen la dinámica del sistema. Al sistema (12) se le conoce como un sistema un sistema invariante en el tiempo, debido a que tanto f como h no tienen dependencia explícita del tiempo t .

$$\dot{\mathbf{x}} = f(\mathbf{x}, \mathbf{u}), \quad (12a)$$

$$\mathbf{y} = h(\mathbf{x}, \mathbf{u}). \quad (12b)$$

Se conoce como espacio de estado lineal e invariante en el tiempo (LTI:) si el conjunto de ecuaciones (14) son lineales para todo \mathbf{x} y \mathbf{u} . Un espacio de estados LTI: está definido por:

$$\dot{\mathbf{x}} = \mathbf{A}\mathbf{x} + \mathbf{B}\mathbf{u}, \quad (13a)$$

$$\mathbf{y} = \mathbf{C}\mathbf{x} + \mathbf{D}\mathbf{u}. \quad (13b)$$

Donde:

- \mathbf{A} se conoce como la matriz dinámica del sistema y es de dimensiones $n \times n$.
- \mathbf{B} se conoce como la matriz de control y es de dimensiones $n \times m$.
- \mathbf{C} se conoce como la matriz de sensores y es de dimensiones $q \times n$.
- \mathbf{D} se conoce como la matriz de término directo y es de dimensiones $n \times q$.

Implementación de metodología planteada

Se puede definir el siguiente modelo para circuitos eléctricos no lineales:

$$\dot{\mathbf{x}} = \mathbf{Ax} + \mathbf{Bu} + \mathbf{Qi}, \quad (14a)$$

$$\mathbf{y} = \mathbf{Cx} + \mathbf{Du} + \mathbf{Ri}, \quad (14b)$$

$$\mathbf{v} = \mathbf{Ex} + \mathbf{Fu} + \mathbf{Gi}, \quad (14c)$$

$$\mathbf{i} = f(\mathbf{v}), \quad (15)$$

El sistema (14) se construye en base al sistema (13). El desarrollo y definición de este sistema esta explicado a detalle por Guarcax, en la tesis “*Emulación digital no lineal del sintetizador minimoog*” [9].

Debido a que el sistema planteado para el espacio de estados indicado en la ecuación (14), corresponde al planteamiento de un Sistema lineal: e invariante en el tiempo es posible realizar la simulación del sistema por medio de la discretización del sistema o realizando la estimación del valor futuro por medio de un método numérico. El utilizar el sistema en tiempo discreto conlleva recalcular el sistema discreto cada vez que se realiza un cambio en los parámetros del sistema. Por lo tanto, se propuso utilizar el método numérico de *Runge-Kutta* de orden 4 (RK4) para la implementación del sistema. Utilizar un método numérico, en lugar del sistema discreto, permite cambiar el valor de los parámetros del sistema en tiempo real de manera sencilla.

El reto que presentó el plantear el sistema de esta manera es la dependencia mutua existente entre los sistemas 14 y 15. Es evidente que estos dos sistemas forman un sistema de ecuaciones diferenciales no lineales. La resolución de este sistema de ecuaciones ha sido

abordada por el Phd. Udo Zolzer y el Phd. Yeh [18]-[20]. En las secciones consiguientes se plantea cómo resolver el problema presentado por el sistema de ecuaciones diferenciales no lineales sin realizar directamente una resolución numérica del sistema.

7.1. Circuito de prueba

El circuito utilizado para realizar las pruebas de los distintos métodos planteados fue un limitador de voltaje con diodos, como el que se muestra en la Figura 12. Este es un circuito que se encuentra comúnmente en efectos de distorsión y *Overdrive*: de guitarra, como el pedal BOSS DS-1. La simplicidad del circuito permite concentrarse en la implementación de la metodología y no el modelado del circuito. Para la simulación de los diodos D_1 y D_2 se utilizó el modelo de Diodo: nivel II. Luego de realizar la sustitución de los semiconductores por el modelo planteado se obtiene el diagrama eléctrico representado en la Figura 13, el cual se procede analizar para realizar la simulación del sistema.

La simulación de control se realizó por medio del software *LTSpice*. La cual se realizó

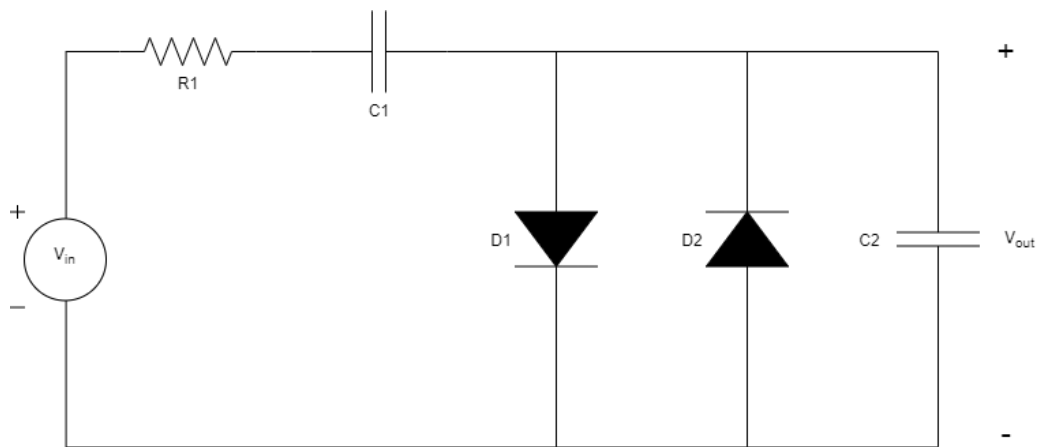


Figura 12: Limitador representado con diodos.

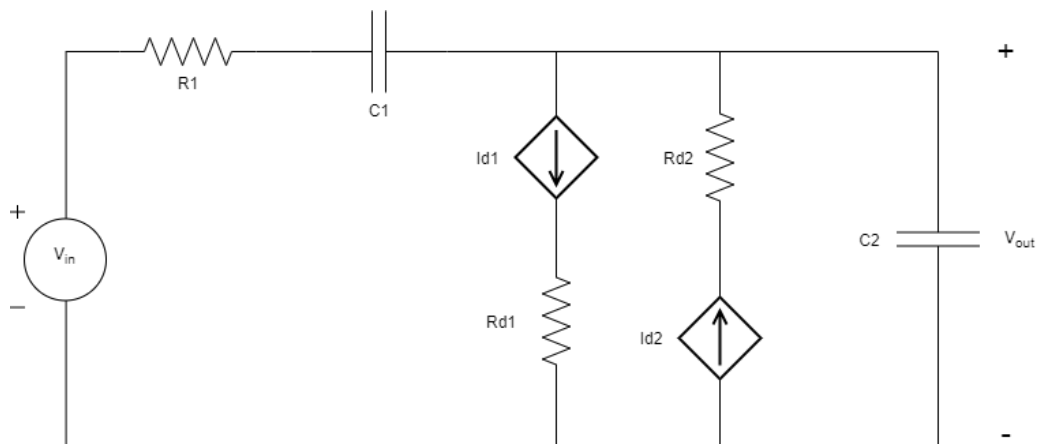


Figura 13: Limitador representado con el modelo de Diodo: planteado nivel II.

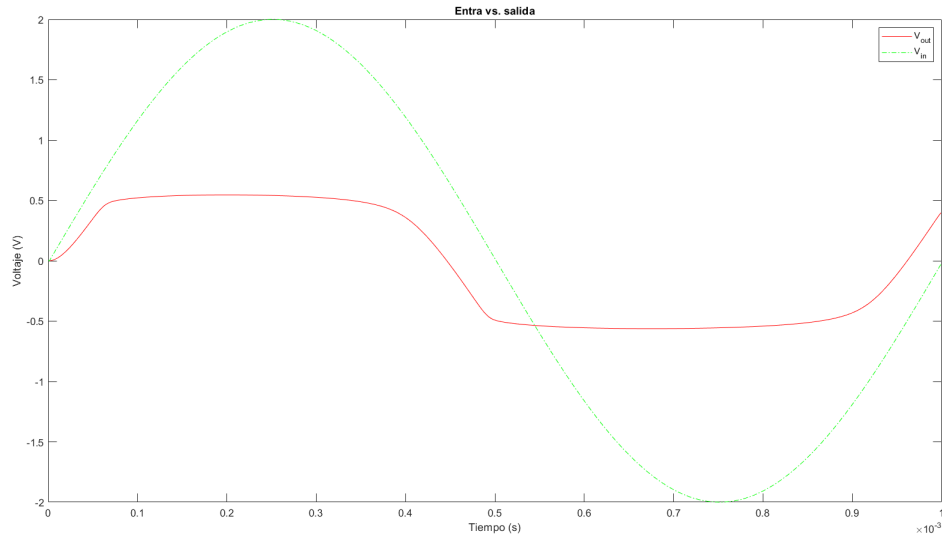


Figura 14: Voltajes de entrada y salida del limitador, simulado en *LTSpice*, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

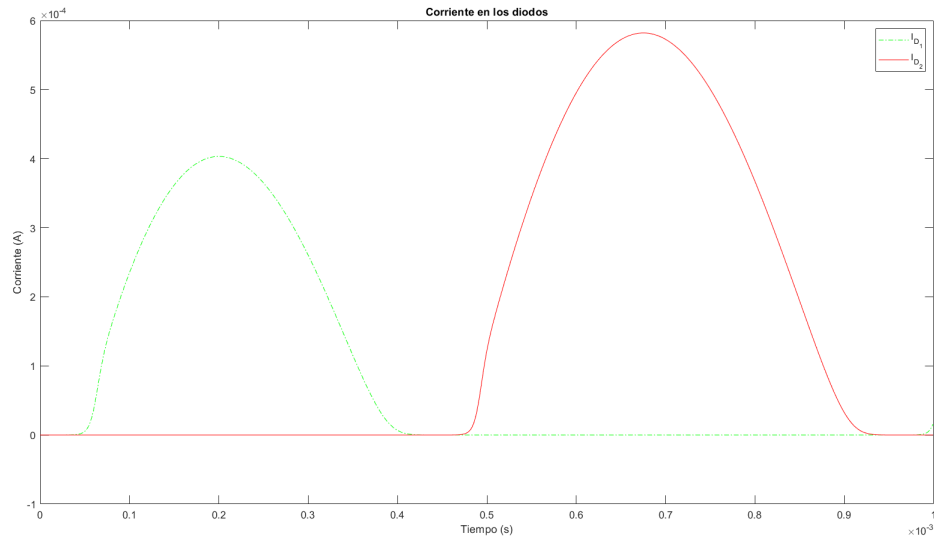


Figura 15: Corriente a través de los diodos del limitador, simulado en *LTSpice*, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

considerando los siguientes valores: $R_1 = 2.2 \text{ k}\Omega$, $C_1 = 0.1 \text{ }\mu\text{F}$, $C_2 = 0.01 \text{ }\mu\text{F}$ y $V_{in} = 2 \sin(2000\pi t) \text{ V}$. Se utilizó diodos 1N914 del fabricante *OnSemi*, el cual es posible describir con los parámetros de SPICE:: $I_s = 2.52 \times 10^{-9} \text{ A}$, $N = 1.752$, $V_t = 26 \times 10^{-3} \text{ V}$, $R_D = 0.568 \text{ }\Omega$ y $G_{min} = 10 \times 10^{-12} \text{ }\Omega^{-1}$. Todos los parámetros del Diodo: fueron extraídos del componente definido en *LTSpice*. En las Figuras 14 y 15 se puede observar el comportamiento esperado de la salida y las corrientes de los diodos del sistema, respectivamente.

Los distintos métodos de implementación fueron realizados utilizando modelado de es-

pacio de estados, de la forma (14). Las simulaciones se realizaron en MATLAB utilizando el método numérico RK4. La frecuencia de muestreo utilizada en las simulaciones fue un valor de sobre muestreo de 44100 HZ. Los valores de sobre muestreo utilizados y su impacto en la calidad de simulación obtenida son discutidos a más detalle en la sección 7.5. Luego de realizar el modelado se obtuvieron las matrices:

$$\mathbf{x} = \begin{bmatrix} V_{C_1} \\ V_{C_2} \end{bmatrix}, \quad \mathbf{i} = \begin{bmatrix} f(V_{D_1}) \\ f(V_{D_2}) \end{bmatrix},$$

$$\mathbf{u} = V_{in},$$

$$A = \begin{bmatrix} -\frac{1}{C_1 R_1} & -\frac{1}{C_1 R_1} \\ -\frac{1}{C_2 R_1} & -\frac{1}{C_2 R_1} \end{bmatrix}, \quad B = \begin{bmatrix} \frac{1}{C_1 C_1} \\ \frac{1}{C_2 R_1} \end{bmatrix},$$

$$C = [0 \quad 1], \quad Q = \begin{bmatrix} 0 & 0 \\ \frac{1}{C_2} & -\frac{1}{C_2} \end{bmatrix},$$

$$E = \begin{bmatrix} 0 & -1 \\ 0 & 1 \end{bmatrix}, \quad G = \begin{bmatrix} R_{D_1} & 0 \\ 0 & -R_{D_2} \end{bmatrix},$$

$$D = 0, \quad R = [0 \quad 0].$$

7.2. Método I

La primera propuesta consistió en una aproximación de las corrientes no lineales de la forma:

$$\mathbf{i}[n] = f(\mathbf{v}[n-1]). \quad (16)$$

Es decir, se utilizan los valores de los voltajes de los componentes no lineales calculados en la iteración anterior.

Es evidente que la calidad de esta aproximación depende de la cercanía entre $\mathbf{v}[n]$ y $\mathbf{v}[n-1]$. Debido al comportamiento exponencial presente en la no linealidad del Diodo, mientras más grande sea el voltaje en las terminales del componente el método será más susceptible a pequeñas diferencias de voltaje entre $\mathbf{v}[n]$ y $\mathbf{v}[n-1]$. Este comportamiento se puede apreciar en las Figuras 16 y 17. El error producido por la aproximación de la corriente en el Diodo: se propaga a la señal de salida, produciendo una distorsión en el audio de salida. Este comportamiento es problemático porque se busca garantizar la fidelidad de la emulación del audio de salida. Es posible mitigar este efecto al aumentar la frecuencia de muestreo, aumentando el factor de sobre muestro de $\times 8$ a $\times 12$, como se observa en las Figuras 18 y 19.

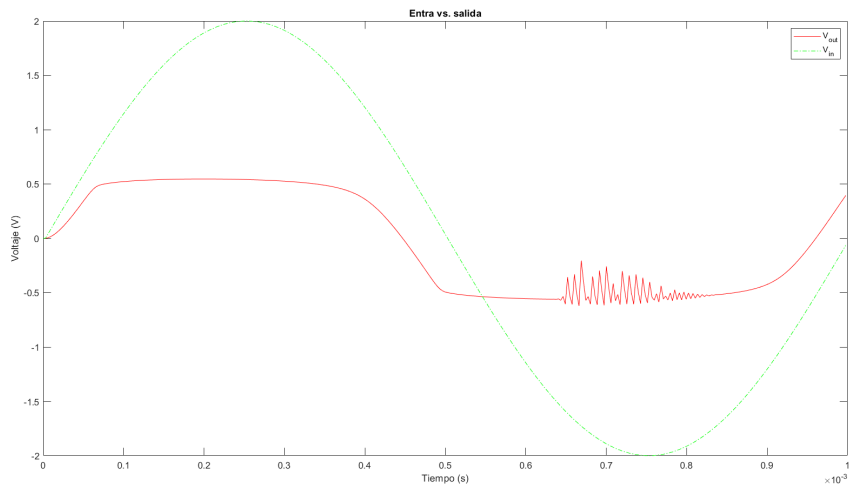


Figura 16: Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

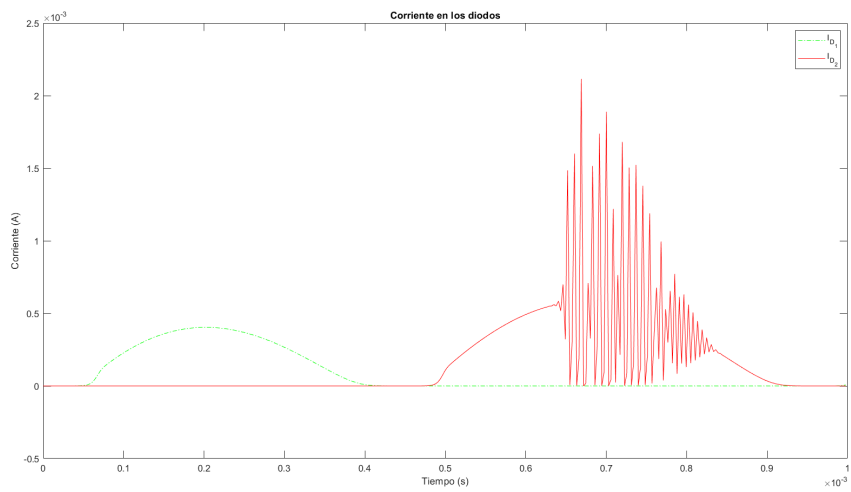


Figura 17: Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

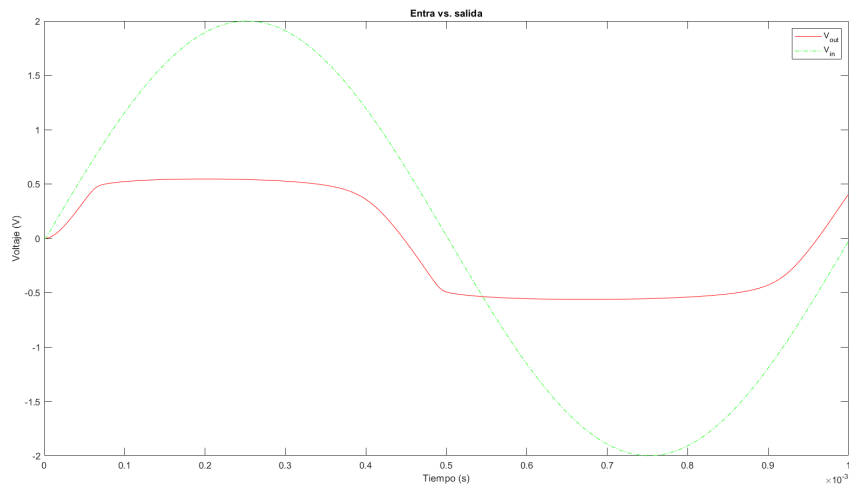


Figura 18: Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

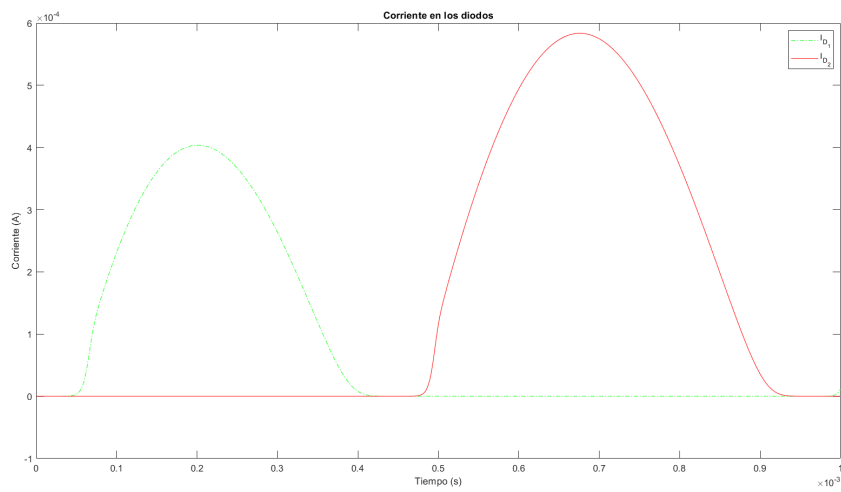


Figura 19: Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

7.3. Método II

El segundo método consiste en utilizar la dinámica del sistema para aproximar el valor futuro de la corriente de los componentes no lineales. La aproximación planteada está definida por:

$$\dot{\mathbf{i}}' = \left(\mathbf{I} - \frac{\partial f(\mathbf{v})}{\partial \mathbf{v}} \mathbf{G} \right)^{-1} \frac{\partial f(\mathbf{v})}{\partial \mathbf{v}} \left(\mathbf{E} \mathbf{A} \mathbf{x} + \mathbf{E} \mathbf{B} \mathbf{u} + \mathbf{E} \mathbf{Q} \mathbf{i} + \frac{d\mathbf{u}}{dt} \right). \quad (17)$$

En este método, la evaluación directa de la corriente, planteada en la ecuación (15) se reemplaza por la aproximación planteada en la ecuación (17). La ventaja que presentó este método es que se garantiza que el valor de las corrientes no lineales es el correspondiente a la iteración actual. Esta aproximación se calcula con el mismo método numérico utilizado para la resolución del espacio de estados planteado en la ecuación (14). Por lo tanto, es conveniente plantear un sistema aumentado:

$$\dot{\mathbf{z}} = \begin{bmatrix} \dot{\mathbf{x}} \\ \dot{\mathbf{i}}' \end{bmatrix}, \quad (18)$$

Así es posible resolver de manera simultánea ambos sistemas con la rutina de RK4. Para el cálculo de $\frac{\partial f(\mathbf{v})}{\partial \mathbf{v}}$ se utiliza una rutina de jacobiano numérico. Por lo tanto, no es necesario conocer la función explícita del jacobiano para poder evaluarlo. De manera similar, la derivada $\frac{d\mathbf{u}}{dt}$ puede ser calculada por medio de diferencias finitas.

En la Figura 20 se observa como con un factor de sobre muestreo de 8 se elimina la distorsión que produce el método I en la salida de la simulación del limitador. La salida del sistema, cualitativamente, presentó el comportamiento esperado que se observa en la Figura 14. Sin embargo, al observar las corrientes en los diodos en las Figuras 21 y 23 se evidencia que la corriente presentó un considerable desfase en magnitud. Este desfase causa que sea imposible implementar este método para la emulación de efectos de audio. Como se evidencia en la Figura 23 el error producido por el desfase se acumula con respecto al tiempo. Como consecuencia, es imposible garantizar la fidelidad simulación del sistema. Además, luego de cierto tiempo de simulación el sistema se satura debido al error acumulado en la corriente del sistema.

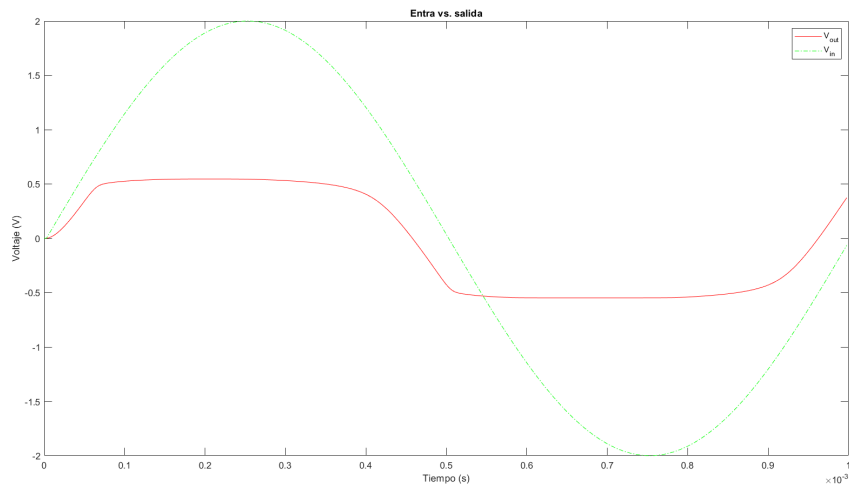


Figura 20: Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

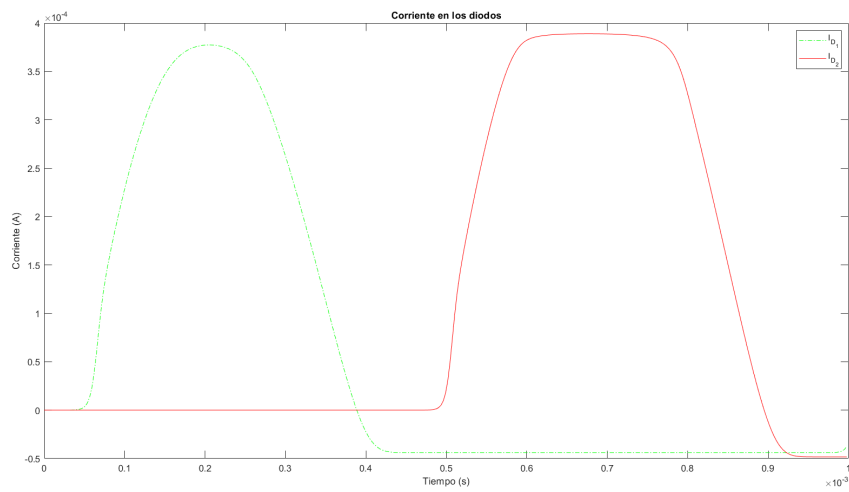


Figura 21: Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

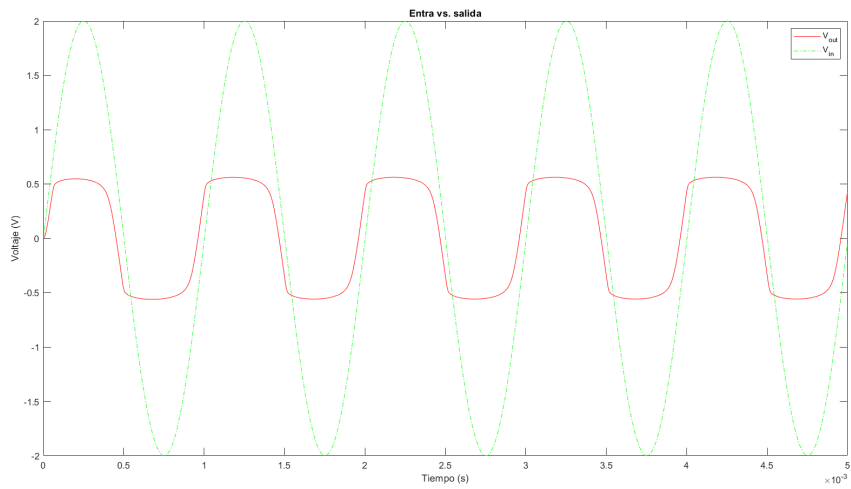


Figura 22: Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

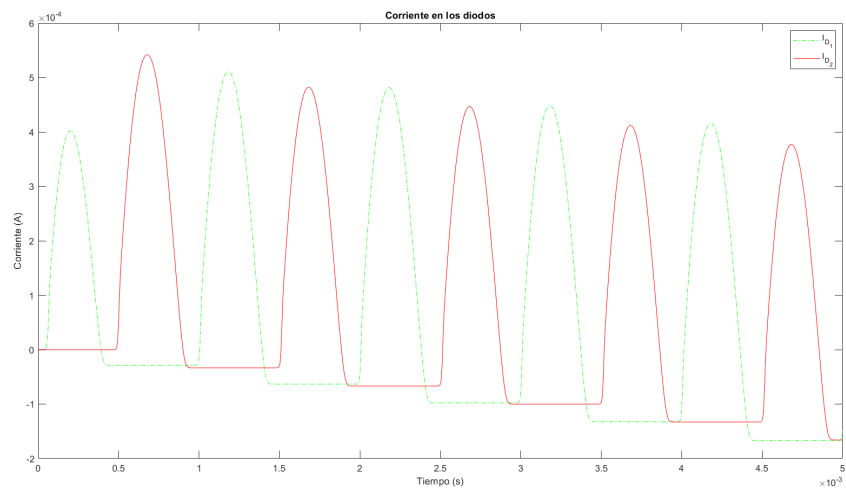


Figura 23: Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

7.4. Método III

El último método divide el cálculo del valor de las corrientes no lineales en dos etapas. La primera etapa consiste en la predicción del valor de las corrientes no lineales de la siguiente iteración. En esta se utiliza la aproximación de la ecuación (17) para predecir el valor futuro de las corrientes no lineales. Luego, se realiza una etapa de verificación de la corriente no lineal. Se utiliza la corriente obtenida en la etapa de predicción para calcular los voltajes de los componentes no lineales. Por último, se corrige el valor la corriente de la siguiente iteración con la ecuación (15). De esta manera, se utiliza una aproximación del valor futuro de los voltajes no lineales para calcular las corrientes no lineales.

Al igual que el método II, cualitativamente, los resultados del voltaje de salida de la simulación presentaron los resultados esperados; como se evidencia en las Figuras 25 y 27. También se observa en la Figura 26 que, con un factor de sobre muestreo de 8, las corrientes no lineales se comportan de la forma que aquellas obtenidas con el método II, con la excepción que la corriente no presentó el desfase negativo que produce el método II. Sin embargo, el comportamiento de las corrientes de la Figura 26 muestra diferencias en su amplitud con respecto a aquellas obtenidas en la simulación de *LTSpice*. Esta discrepancia se elimina aumentando el factor de sobre muestreo, como se muestra en la Figura 28.

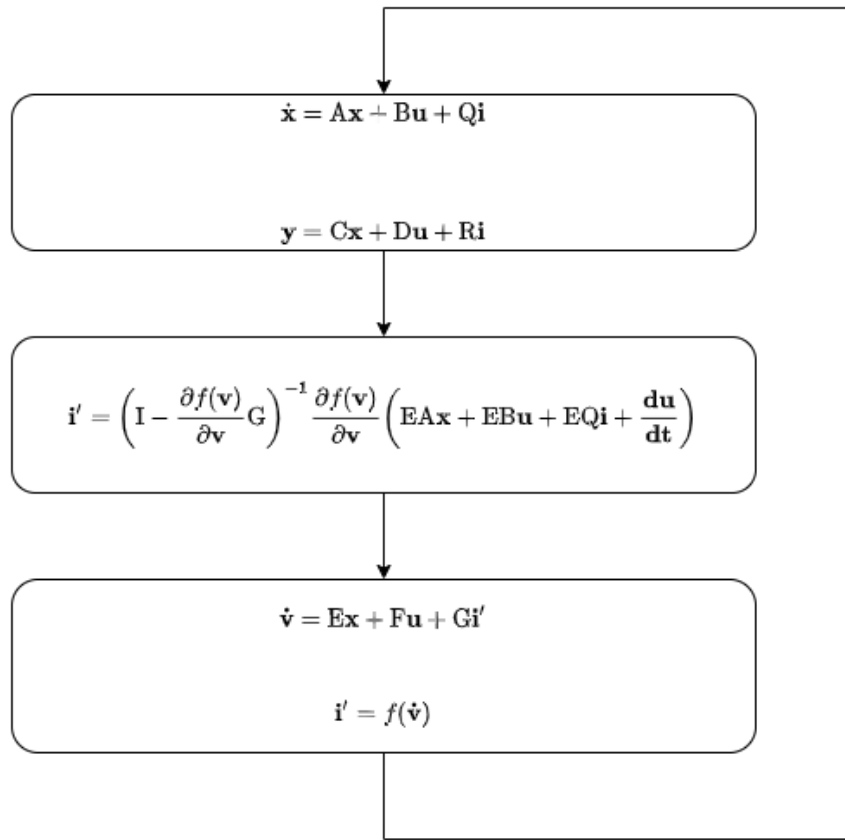


Figura 24: Pseudo-código de la implementación del método III.

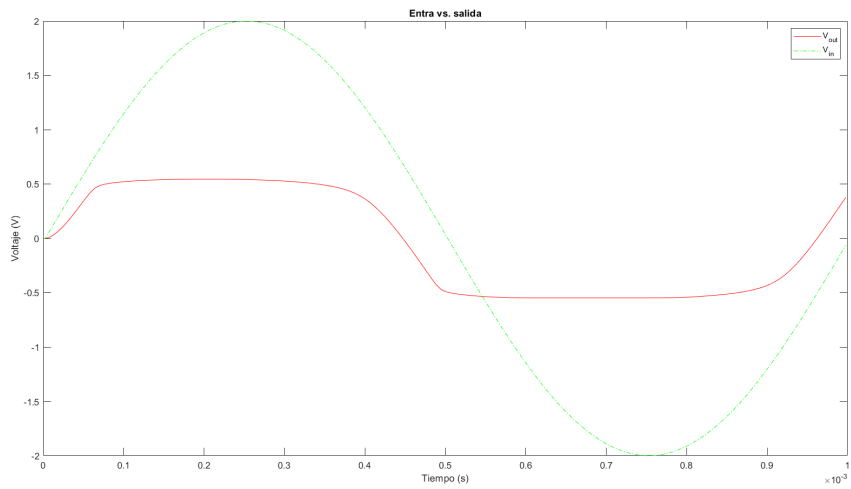


Figura 25: Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

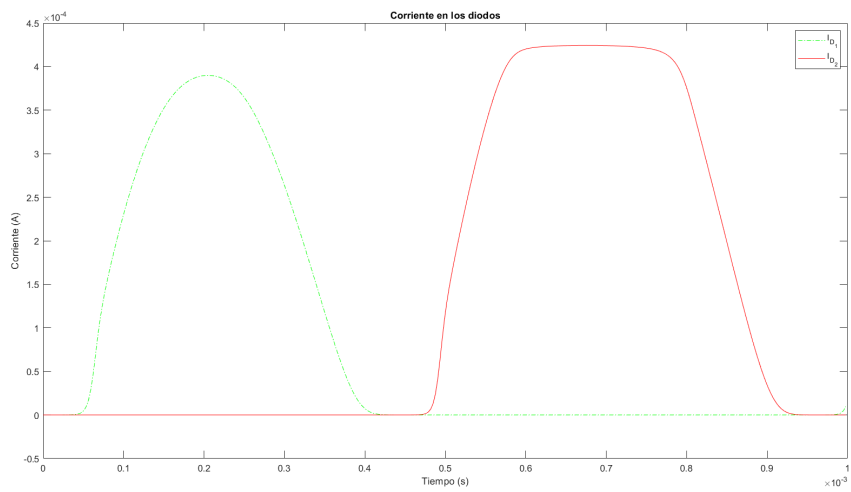


Figura 26: Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

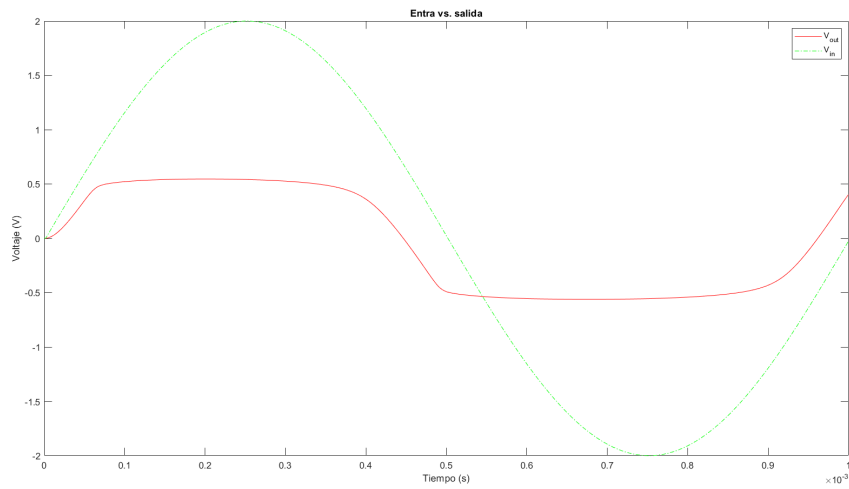


Figura 27: Voltajes de entrada y salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

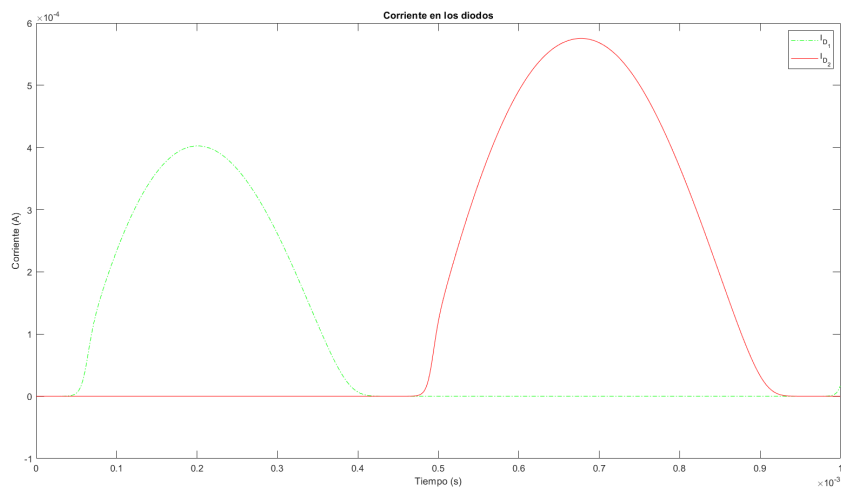


Figura 28: Corriente a través de los diodos del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

7.5. Comparación de los métodos

La comparación de los métodos planteados consistió en evaluar la calidad del voltaje de salida y de las corrientes de los componentes no lineales. Como punto de referencia para la comparación se utilizó la simulación del sistema de *LTSpice*. Se exportaron los datos del voltaje de salida y las corrientes en los diodos en formato WAV. Luego, se importaron los datos de *LTSpice* en MATLAB. Fue necesario normalizar el número de muestras de la señal de *LTSpice* para que se ajusten al número de muestras de la señal simulada en MATLAB. Por último, se analizó y comparo los datos generados con los tres métodos, variando el factor de sobre muestreo y la frecuencia de la señal de entrada.

Se utilizó $f_s = n \times 44100$ Hz como la frecuencia de muestreo de las simulaciones realizadas para las pruebas, donde n es el factor de sobre muestreo utilizado. Se utilizaron valores de sobre muestreo de 2, 4, 8, 12 y 16; los cuales son valores comunes utilizados en la industria musical. Los valores de las frecuencias de entrada fueron de 100 Hz, 1000 Hz, 10000 Hz y 20000 Hz. De esta manera los resultados abarcan valores en todo el rango de frecuencias audibles. Los resultados completos se encuentran en la sección 13.1.

La primera comparación realizada consistió en el cálculo del error cuadrático medio (RMSE). Se comparó tanto la magnitud del voltaje de salida como las magnitudes de las corrientes de los diodos del sistema. Lo primero que se puede notar al analizar los Cuadros 15 a 26 es que al aumentar la frecuencia de la señal de entrada se requiere un mayor factor de sobre muestreo para garantizar que los métodos pueden realizar la simulación del sistema. Para garantizar una simulación exitosa en todo el rango de frecuencias audibles es necesario como mínimo un factor de sobre muestreo de 12. De lo contrario es imposible afirmar que una señal de entrada de audio, que contenga frecuencias mayores a 10000 Hz, serán simuladas satisfactoriamente.

Fue evidente que el método II presentó el mayor RMSE de los tres métodos, tanto en el voltaje de salida como en la corriente en los diodos. El método II presentó un error en el voltaje de salida hasta 24.73 veces mayor con respecto método I y 20.93 veces mayor que el presentado por el método III (Cuadro 1). Esto se debe al error causado por el desfase de la magnitud de la corriente que presentó el método II, el cual aumenta conforme se incrementa la frecuencia de la señal de entrada. Incluso, el método II requiere un factor de sobre muestreo de 16 para poder simular la entrada sinusoidal con frecuencia de 20000 Hz, a diferencia de los métodos I y III que requieren un factor de sobre muestreo de 12 para realizar esta simulación (Cuadro 2). Por lo tanto, con los resultados obtenidos con el análisis del RMSE se descarta el uso del método II como una solución viable para la emulación de efectos de audio analógicos.

El RMSE que presentó el método I disminuyó considerablemente al aumentar el factor de sobre muestreo. El aumentar el factor de sobre muestreo de 8 a 12, cuando la señal de entrada tiene un valor de $2V_{pk}$ sinusoidal a 1000 Hz, disminuyó en un 871 % el RMSE de la magnitud del voltaje de salida (Cuadro 1). Sin embargo, estos cambios drásticos de calidad en la simulación únicamente se presentaron en el primer aumento del factor de sobre muestreo. El RMSE de la magnitud de la corriente de D_2 tiene un comportamiento muy similar al presentado por el RMSE del voltaje de salida, con una disminución máxima de 2.38×10^{-4} a 7.50×10^{-6} al aumentar el factor de sobre muestreo de 8 a 12 (Cuadro 4).

RMSE	V_{out}			
	sobre muestreo	Método I	Método II	Método III
2	-	-	-	-
4	-	-	-	-
8	0.0476	0.0361	0.0085	0.0085
12	0.0049	0.0241	0.0054	0.0054
16	0.0041	0.0182	0.0044	0.0044

Cuadro 1: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.

sobre muestreo	V_{out}		
	Método I	Método II	Método III
2	-	-	-
4	-	-	-
8	-	-	-
12	0.0376	-	0.0497
16	0.0278	0.3808	0.0345

Cuadro 2: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.

RMSE	I_{D_1}			
	sobre muestreo	Método I	Método II	Método III
2	-	-	-	-
4	-	-	-	-
8	6.87×10^{-6}	3.49×10^{-5}	6.59×10^{-6}	6.59×10^{-6}
12	6.23×10^{-6}	2.30×10^{-5}	5.52×10^{-6}	5.52×10^{-6}
16	4.10E-03	1.73×10^{-5}	5.26×10^{-6}	5.26×10^{-6}

Cuadro 3: Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.

De igual forma mejora la calidad de la simulación de la corriente de D_1 al aumentar. Sin embargo, la disminución del RMSE es más estable. Al analizar el mismo caso expuesto para el voltaje de salida y la corriente de D_1 , se obtiene una disminución en el RMSE del 19.5% (Cuadro 3). Estos resultados son consistentes con lo observado en las Figuras 16 a 19, las cuales muestran ruido que se genera tanto en el voltaje de salida como en la corriente de D_1 . También muestran como al aumentar el factor de sobre muestreo de 8 a 12 este ruido desaparece.

Por otro lado, el método III presentó RMSE bajos para para todos los factores admisibles de sobre muestreo, tanto para la corriente en los diodos como para el voltaje de salida del sistema. Nuevamente, comparando el caso de una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, se obtiene que aumentar el factor de sobre muestreo de 8 a 12 la disminución del RMSE es de un 57.4% para el voltaje de salida, 10.3% para la corriente de D_1 y 651.0% para la corriente de D_2 (Cuadros 1, 3 y 4). De igual manera, que el método I, la mayor disminución del RMSE la presentó la corriente de D_2 .

RMSE	I_{D_2}		
	sobre muestreo	Método I	Método III
2	-	-	-
4	-	-	-
8	2.38×10^{-4}	7.60×10^{-5}	5.41×10^{-5}
12	7.50×10^{-6}	2.82×10^{-5}	7.19×10^{-6}
16	6.58×10^{-6}	2.06×10^{-5}	6.07×10^{-6}

Cuadro 4: Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.

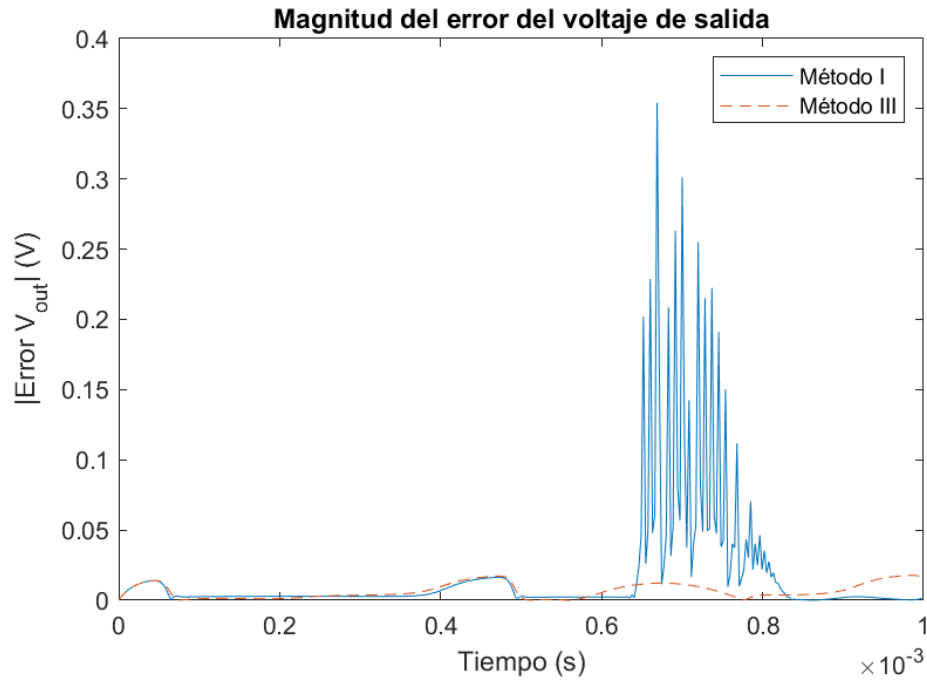


Figura 29: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

Al comparar los RMSE del método I y el método III se evidencia que el método III es más consistente con respecto a la calidad de la simulación del voltaje de salida. No obstante, el método I presentó valores de RMSE más bajos. Esta diferencia se vuelve más evidente a medida que se aumenta la frecuencia de la señal de entrada. Sin embargo, la diferencia no llega a ser muy significativa. El caso con mayor diferencia en el RMSE del voltaje de entrada, cuando se tiene una entrada de $2V_{pk}$ sinusoidal a 20000 Hz y un factor de sobre muestreo de 16, el RMSE del método III es 1.24 veces mayor que el que presentó el método I (Cuadro 2). Por otro lado, el RMSE de la corriente en los diodos es, consistentemente, menor en el método III; especialmente para la corriente de D_2 . El RMSE de la corriente de D_2 , utilizando el método I, es hasta 4.4 veces mayor que el del método III cuando se utiliza una entrada de $2V_{pk}$ sinusoidal a 20000 Hz (Cuadro 4). En general, el método I presentó RMSE más bajos para el voltaje de salida del sistema, mientras que el método III presentó RMSE más bajos para la corriente de los diodos.

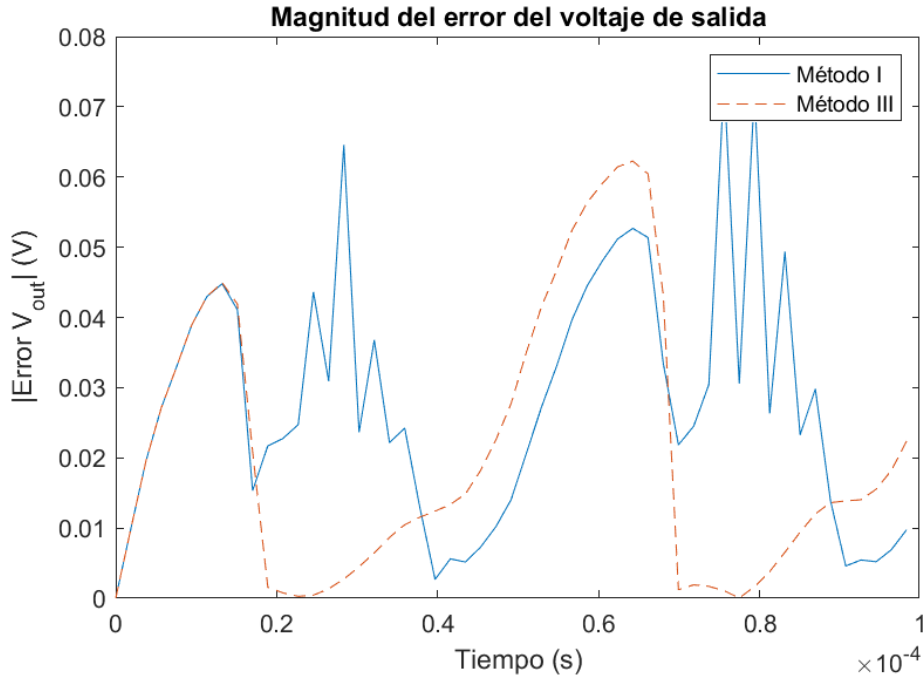


Figura 30: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

El segundo análisis que se realizó fue generar las figuras de la magnitud del error con respecto al tiempo. Hay que resaltar que, este análisis sólo se realizó para el método I y III, debido al bajo desempeño que presentó el método II. Las figuras se generaron para el voltaje de salida y las corrientes en los diodos. Los resultados de este análisis son congruentes con los obtenidos con el RMSE (Figuras 57 a 77). Al aumentar el factor de sobre muestreo la calidad de la simulación del voltaje de salida aumenta para ambos métodos. También se puede observar que el método I presentó, en general, errores de magnitud más bajos en el voltaje de salida que el método III. No obstante, el método I presentó un mayor número de oscilaciones en la simulación. Las oscilaciones en el error del voltaje de salida implican que existe ruido en la señal a pesar de que los valores del RMSE sean bajos (Figuras 29, 30 y 31). En aplicaciones de audio es crítico mantener el ruido de la señal al mínimo debido a que este satura y distorsionan el audio.

Por otra parte, el error de la magnitud en las corrientes en los diodos fue mayor para el método I. Otra observación interesante es que el error en ambos métodos presentó comportamientos muy similares (Figuras 32 y 33). Estos resultados muestran consistencia con los obtenidos con el RMSE de la magnitud de la corriente en los diodos. A pesar que, aparentemente, el simular la corriente de los semiconductores con ambos métodos es muy similar, la señal de salida del sistema presentó valores de error más bajos para el método I. Sin embargo, el método III presentó mayor consistencia con el error y este produce una salida más limpia.

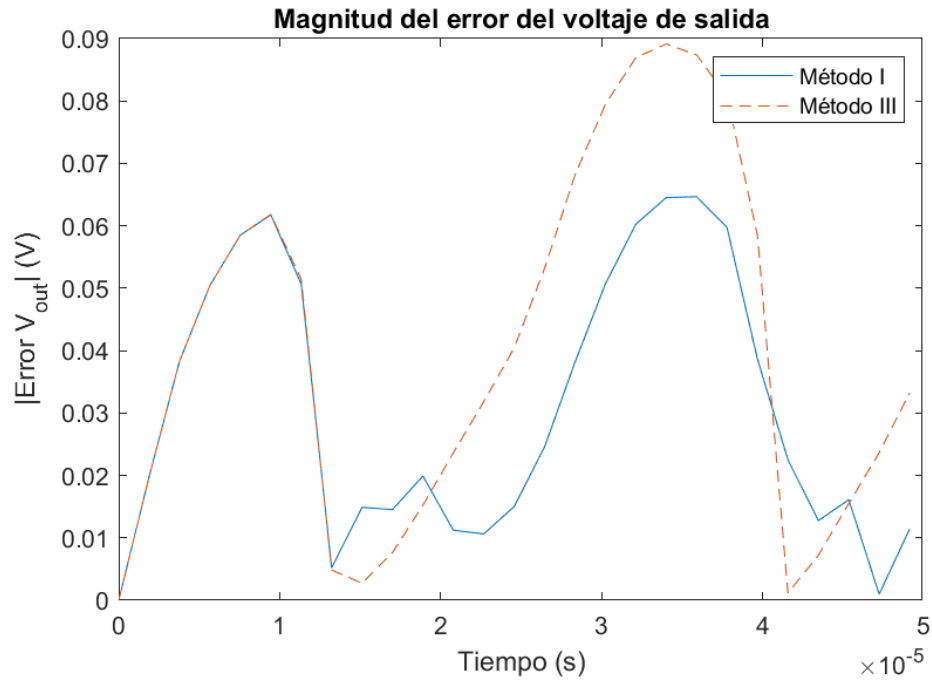


Figura 31: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

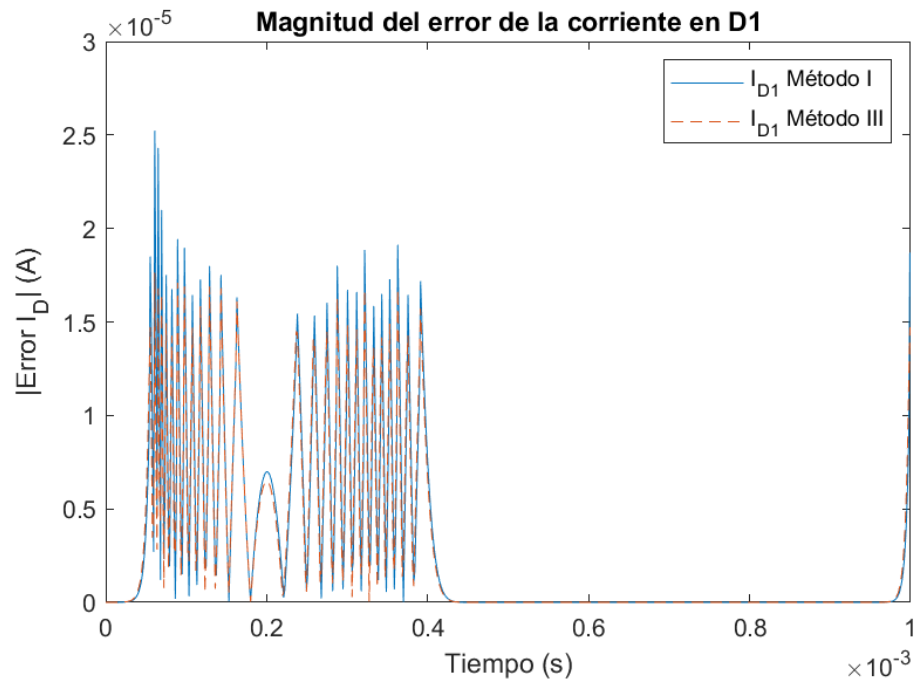


Figura 32: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

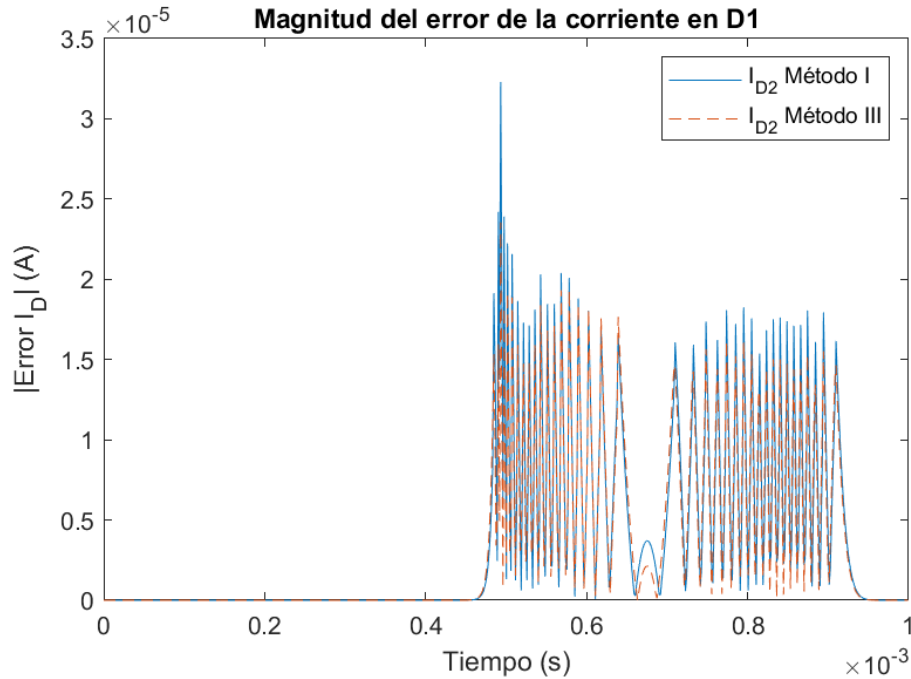


Figura 33: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

Por último, se calculó el error cuadrático medio del espectro del voltaje de salida del sistema. Este análisis está relacionado a la similitud de las frecuencias producidas por la simulación con los métodos planteados, lo cual es de suma importancia debido que el error en el espectro está correlacionado con la fidelidad del audio de la simulación. De la misma forma que el segundo análisis, en esta prueba sólo se enfocó en analizar los resultados del método I y III debido a que son los que brindaron un mejor desempeño.

El comportamiento del RMSE del espectro fue muy similar al que presentó el RMSE de la magnitud del voltaje de salida en el tiempo. De igual manera, al aumentar el factor de sobre muestreo se mejoró la respuesta del espectro (Cuadros 5, 6 y 7). Tanto el método I como el III dan valores de RMSE cercanos a cero. Nuevamente, el método III presentó valores de RMSE ligeramente mayores a los del método I, siendo el valor máximo del RMSE del método III 1.74 veces mayor al máximo del método I (Cuadro 7). En general, ambos métodos tienen un buen desempeño en frecuencia, lo que indica que se puede garantizar una simulación con una buena fidelidad.

El método I presentó la mayor calidad en la señal de salida en la simulación del limitador, como se muestra al analizar el error que presentó tanto en tiempo como en frecuencia. Sin embargo, se decidió utilizar el método III para realizar las pruebas que se presentaron en los capítulos consiguientes. Esto se debe a que, si bien la respuesta del método I es ligeramente superior en la calidad de la salida del sistema, el método III es más consistente con la calidad de la simulación. Esto significa que se puede utilizar factores de sobre muestreo más bajo, mejorando el desempeño de la simulación al implementarse en tiempo real. También, como muestra al analizar el error en el tiempo, el método III produce señales menos ruidosas en la salida del limitador.

RMSE sobre muestreo	Espectro de V_{out}	
	Método I	Método III
2	-	-
4	-	-
8	7.99×10^{-4}	4.67×10^{-4}
12	1.79×10^{-4}	2.03×10^{-4}
16	1.60×10^{-4}	1.69×10^{-4}

Cuadro 5: Error cuadrático medio del espectro del voltaje de salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.

RMSE sobre muestreo	Espectro de V_{out}	
	Método I	Método III
2	-	-
4	-	-
8	-	-
12	0.0045	0.008
16	0.0039	0.0058

Cuadro 6: Error cuadrático medio del espectro del voltaje de salida del limitador , con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo.

RMSE sobre muestreo	Espectro de V_{out}	
	Método I	Método III
2	-	-
4	-	-
8	-	-
12	0.0091	0.022
16	0.0082	0.0146

Cuadro 7: Error cuadrático medio del espectro del voltaje de salida del limitador , con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.

Comparación de los modelos propuestos

Con base en los resultados obtenidos en el capítulo anterior, se procede a realizar pruebas de la metodología considerando los distintos modelos del Diodo: propuestos por el Ing. Diego Morales en [6]. Para esto, se continuara utilizando el circuito del limitador de diodos como se describe en la sección 7.1. De igual manera, la metodología de análisis es similar a la utilizada en la sección 7.5. La principal diferencia que se evalúa el desempeño tanto para una entrada sinusoidal de amplitud $2V$ y una muestra de audio. También es necesario resaltar que no se realizaron las pruebas con factores de sobre muestreo de 12 y 16. Debido a que a partir de un factor de sobre muestreo de 12, es posible simular todo el espectro audible de frecuencias. Los resultados completos de este capítulo se encuentran en la sección 13.2.

8.1. Entrada sinusoidal

Nuevamente se inició la comparación realizando un análisis del error cuadrático medio de la amplitud en el tiempo. Esta vez, únicamente se realiza el análisis a la magnitud del voltaje de salida. Como se espera, el RMSE de la señal de salida aumenta a medida que se incrementa el valor de la frecuencia de entrada de la señal sinusoidal.

Es evidente que el aumentar el factor de sobre muestreo mejora la fidelidad de la simulación. El RMSE máximo con un factor de sobre muestreo de 12 fue de 0.05 (Cuadro 8). Mientras que, el RMSE máximo con un factor de sobre muestreo de 16 fue de 0.0345 (Cuadro 9). Es decir, el aumentar el factor de sobre muestreo disminuyó el RMSE máximo de la magnitud del voltaje de salida en un 31.0%. Hay que resaltar que el comportamiento de la evolución de los resultados es muy similar con ambos factores de sobre muestreo. Por ejemplo, los máximos previamente mencionados se dan con el nivel II y una frecuencia de entrada de 20000 Hz.

RMSE	V_{out}		
	Nivel I	Nivel II	Nivel III
Frecuencia (Hz)			
100	0.0023	0.0023	0.0023
1000	0.0054	0.0054	0.0052
10000	0.0282	0.028	0.0132
20000	0.0495	0.050	0.0378

Cuadro 8: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a distintas frecuencias y un factor de sobre muestreo de 12.

RMSE	V_{out}		
	Nivel I	Nivel II	Nivel III
Frecuencia (Hz)			
100	0.0023	0.0023	0.0023
1000	0.0044	0.0044	0.0043
10000	0.0206	0.0206	0.0176
20000	0.0344	0.0345	0.028

Cuadro 9: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.

Otra observación interesante es que, con una frecuencia de entrada 100 Hz, el valor del RMSE es el mismo tanto para los tres niveles de implementación como para ambos factores de sobre muestreo. Por otro lado, para ambos factores de sobre muestreo, el nivel I y II presentaron resultados idénticos, excepto para la frecuencia de 20000 Hz. En esta, el nivel II presentó el RMSE máximo mencionado anteriormente. Sin embargo, la diferencia entre ambos valores es mínima, teniendo una diferencia de 0.0005 para el factor de sobre muestreo de 12 y de 0.0001 para el factor de 16 (Cuadros 8 y 9). Por otro lado, el nivel de implementación III presentó un RMSE más bajo con respecto a los otros dos niveles. El máximo presentado por el método II es 1.32 veces mayor al presentado por el nivel III (Cuadro 8). Además, el nivel II presentó la mayor fidelidad altas frecuencias. Indicando que este nivel de complejidad del Diodo: es más consistente con la exactitud de la simulación del modelo del Diodo:.

Al analizar las figuras de la magnitud del error respecto al tiempo se pudo corroborar los resultados obtenidos con el RMSE. Por ejemplo, al observar la Figura 34 la alta similitud entre la magnitud del error de los voltajes de salida. Se observa, en la Figura 35, que los errores del nivel I y II tienen comportamientos muy similares, mientras que el error del nivel III difiere con respecto a los niveles. En general, el comportamiento del error en los tres modelos es bastante consistente.

Finalmente, se realizó el análisis del RMSE en magnitud de la frecuencia. Al igual que el análisis en tiempo el método II presentó los RMSE máximos, cuando la frecuencia de entrada es de 20000 Hz, siendo estos de 0.0466 con un factor de sobre muestreo de 12 y de 0.0306 con factor de sobre muestreo de 16. Aun así, el nivel I y III también presentaron valores de RMSE muy similares, teniendo una diferencia máxima de 0.0006 (Cuadros 10 y 11). Sin embargo, a diferencia de los resultados obtenidos en el análisis en tiempo, el nivel II presentó valores de RMSE más altos en comparación a los otros dos niveles. Esto excepto, en la frecuencia de entrada de 100 Hz en la cual presentó el RMSE más bajo para ambos factores de sobre muestreo. Esto demostró que a pesar que en tiempo los resultados del

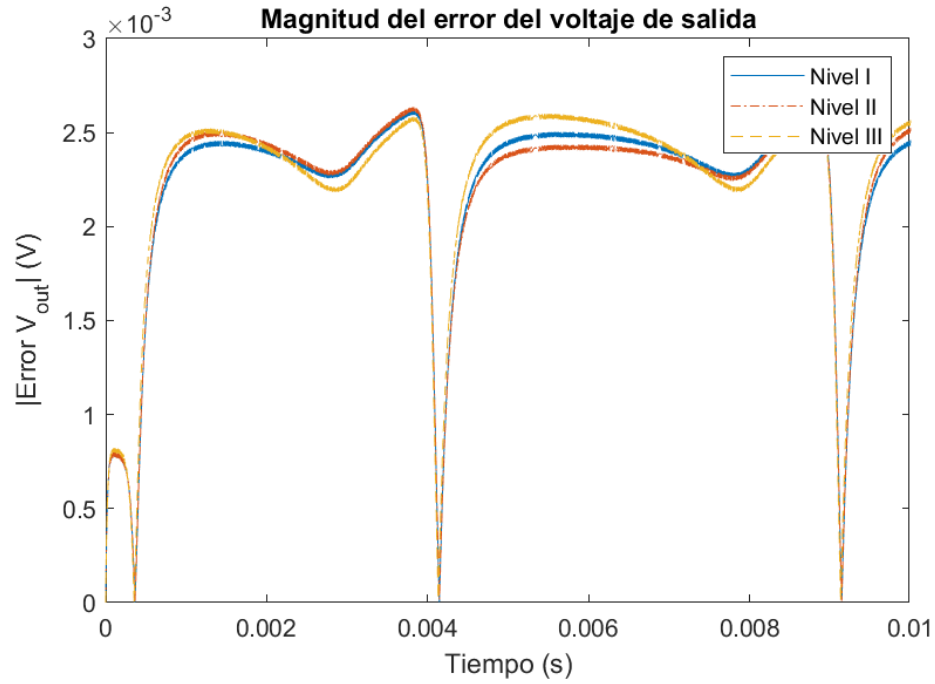


Figura 34: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

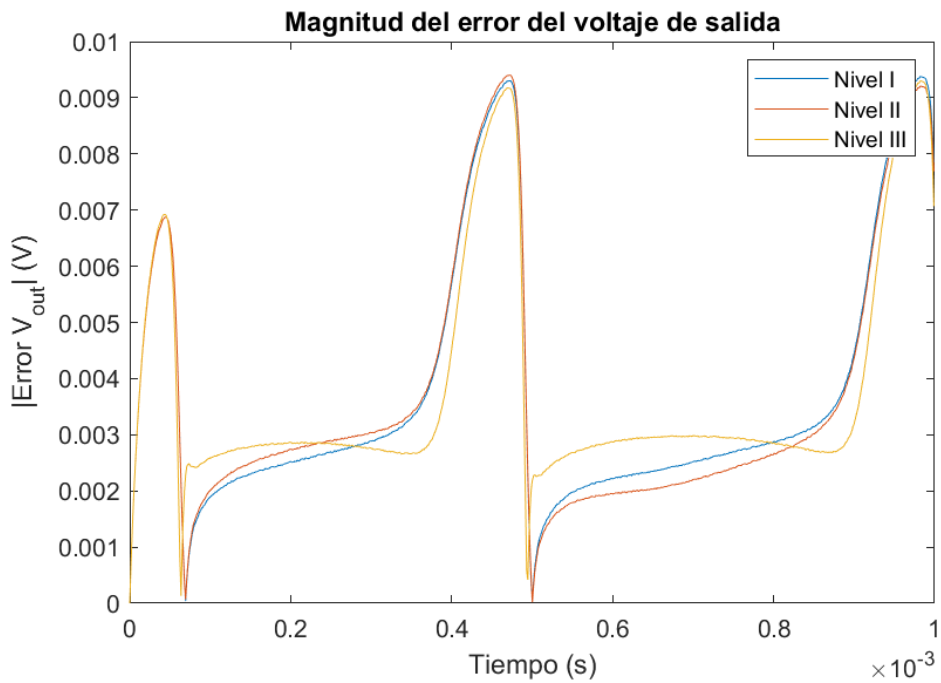


Figura 35: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

RMSE fueron los mismos para la señal con frecuencia de 100 Hz, en el espectro la calidad de simulación difiere.

RMSE	Espectro de V_{out}		
	Frecuencia (Hz)	Nivel I	Nivel II
100	2.22×10^{-4}	2.19×10^{-4}	2.27×10^{-4}
1000	4.16×10^{-4}	4.23×10^{-4}	3.95×10^{-4}
10000	0.0172	0.0174	0.0094
20000	0.046	0.0466	0.0173

Cuadro 10: Error cuadrático medio del espectro del voltaje de salida, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12.

RMSE	Espectro de V_{out}		
	Frecuencia (Hz)	Nivel I	Nivel II
100	2.59×10^{-4}	2.57×10^{-4}	2.64×10^{-4}
1000	3.51×10^{-4}	3.52×10^{-4}	3.61×10^{-4}
10000	0.012	0.0121	0.0082
20000	0.0303	0.0306	0.0173

Cuadro 11: Error cuadrático medio del espectro del voltaje de salida, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.

El nivel III presentó, nuevamente, el RMSE más bajo con ambos factores de sobre muestreo. Por lo tanto, se concluye que el nivel III presentó el mejor desempeño de los tres niveles de operación, tanto en tiempo como en frecuencia. Los resultados demuestran que este nivel tiene la mayor fidelidad. Es importante resaltar que tanto el nivel I y II presentaron resultados aceptables, sin embargo, al buscar la mayor fidelidad posible en la emulación es necesario buscar implementar el modelo que presente los mejores resultados.

8.2. Entrada de audio

Como entrada de audio se utilizó una grabación de guitarra sin efectos. En la Figura 36 se observa tanto la entrada de audio como el audio de salida procesado. El comportamiento es el esperado ya que, la salida sigue la forma de la señal de entrada pero esta se ve limitada al voltaje de operación del Diodo. Las pruebas con audio presentaron resultados importantes debido a que las señales de audio presentaron un nivel de complejidad alto. Por lo tanto, es de suma importancia tener una respuesta adecuada tanto en el dominio del tiempo como en el dominio de la frecuencia. La Figura 37 muestra el espectro de la simulación de *LTSpice* en conjunto con los resultados con la metodología planteada. En esta Figura, se observa que la metodología planteada logra reproducir adecuadamente el espectro de la señal de salida. También se observa, como se concluyó anteriormente, que a medida que la frecuencia aumenta la simulación va perdiendo fidelidad. Sin embargo, en todo el rango de frecuencias audibles se presentó una respuesta de alta fidelidad.

Se realizó la comparación de la fidelidad del voltaje de salida utilizando los distintos niveles de complejidad del modelo del Diodo. Al comparar el RMSE de la magnitud del voltaje de salida en el tiempo, nuevamente, los niveles I y II presentaron resultados con gran similitud, con una diferencia máxima de 0.0001. Sin embargo, a diferencia de lo esperado, el nivel III presentó los valores de RMSE más altos de los tres niveles. El error de los niveles I

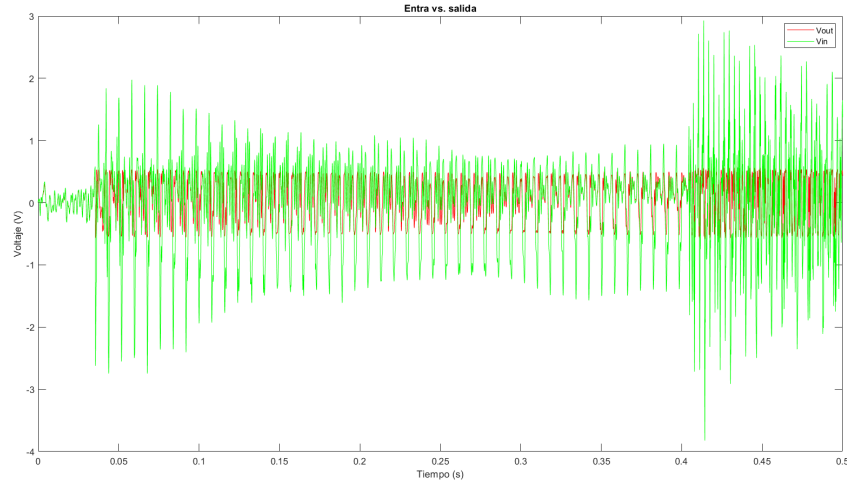


Figura 36: Voltaje de entrada y salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, entrada de audio.

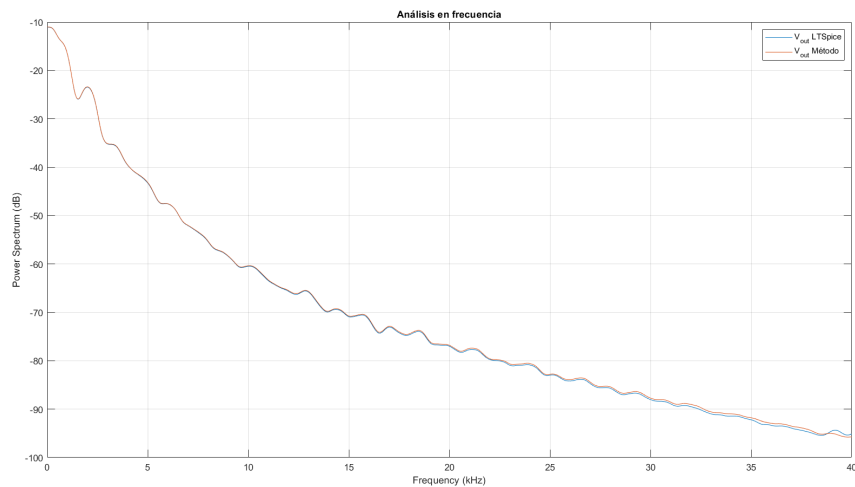


Figura 37: Espectro del voltaje salida del limitador, comparando la simulación en MATLAB con una $f_s = 12 \times 44100$ Hz y la simulación en *LTSpice*, con una entrada de audio.

y II no muestran mejora al aumentar el factor de sobre muestreo. Por el contrario, el nivel III presentó una reducción del 57.0 % cuando se aumenta el factor de sobre muestreo de 12 a 16 (Cuadro 12).

El análisis del RMSE de la magnitud del espectro del voltaje de salida confirmó el comportamiento que se puede observar en la Figura 37, en la cual se observa la alta fidelidad que presentó la metodología en el espectro de la señal de salida. El aumentar la frecuencia de se sobre muestreo mostró un impacto positivo en la fidelidad de la emulación para todos los casos, teniendo la reducción más significativa en los resultados del nivel III, donde se reduce un 28.8 % el valor del RMSE. El análisis de espectro también muestra que el nivel III tiene una mayor fidelidad en el tono de la salida de audio. Los niveles I y II presentaron,

RMSE	V_{out}			
	Sobre muestreo	Nivel I	Nivel II	Nivel III
12	0.002	0.002	0.007	
16	0.002	0.0021	0.003	

Cuadro 12: Error cuadrático medio de la magnitud del voltaje de salida, con una entrada de audio a distintas frecuencias de muestreo.

RMSE	Espectro de V_{out}			
	Sobre muestreo	Nivel I	Nivel II	Nivel III
12	1.03×10^{-4}	1.03×10^{-4}	1.02×10^{-4}	
16	7.89×10^{-5}	7.94×10^{-5}	7.31×10^{-5}	

Cuadro 13: Error cuadrático medio del espectro del voltaje de salida, con una entrada de audio a distintas frecuencias de muestreo.

de igual manera, resultados aceptables en el espectro (Cuadro 13).

A pesar de que, el nivel III presentó el RMSE más alto en el análisis de tiempo, el sonido de salida generado al utilizar este nivel de complejidad del Diodo: presentó un sonido más característico al audio generado con *LTSpice*. Esto dado que, la similitud en el espectro representa que los armónicos característicos del audio generado están presentes. Este resultado es, particularmente interesante debido a que en las pruebas realizadas con entradas sinusoidales presentaron comportamientos similares en la evolución del RMSE de la señal de salida.

Modelado del pedal BOSS DS-1

Luego de, concluir con las comparación y validación de metodologías, así como la comparación de los modelos de diodos planteados, se prosiguió a realizar el modelado del circuito completo del pedal BOSS DS-1. Con el fin de simplificar el modelado del circuito completo se dividió el pedal en subcircuitos. Por lo tanto, el modelo del circuito entero estará compuesto del sistema aumentado de cada uno de los subcircuitos. Se comparó cualitativamente la simulación realizada para cada uno de los subcircuitos con su contraparte simulada en *LTSpice*. Por último, se realizó una comparación cuantitativa y cualitativa del desempeño del modelo del pedal completo. Para esta serie de simulaciones se utilizó el método III planteado para la implementación.

9.1. Buffer de entrada

El primer circuito analizado fue *buffer* de entrada del pedal, el cual se observa en la Figura 38. Este subcircuito cumple con la función de desfasar positivamente el audio de entrada, a los rangos de operación del pedal V_{ss} y V_{dd} ; como se observa en la Figura 39. Además, funciona como acople de impedancias entre el circuito del efecto y la guitarra eléctrica. Este sistema fue el primero en ser modelado utilizando el modelo del transistor. Este sistema presenta un excelente punto de partida para las pruebas con transistores BJT utilizados en efectos de audio. Gracias a que este circuito que permite un modelado sencillo del sistema, al utilizar la metodología planteada. Se realiza el modelado utilizando el nivel III de implementación del transistor ya que, este presenta el mejor desempeño en simulaciones según Guarcax [9].

Para el modelado y simulación del sistema descrito en la Figura 38 se utilizaron los siguientes valores: $V_{SS} = 9V$ y $V_{dd} = 4.5V$. Se utilizó el transistor BC546B manufacturado por la empresa NXP. Los parámetros necesarios para la simulación se utilizaron los indicados

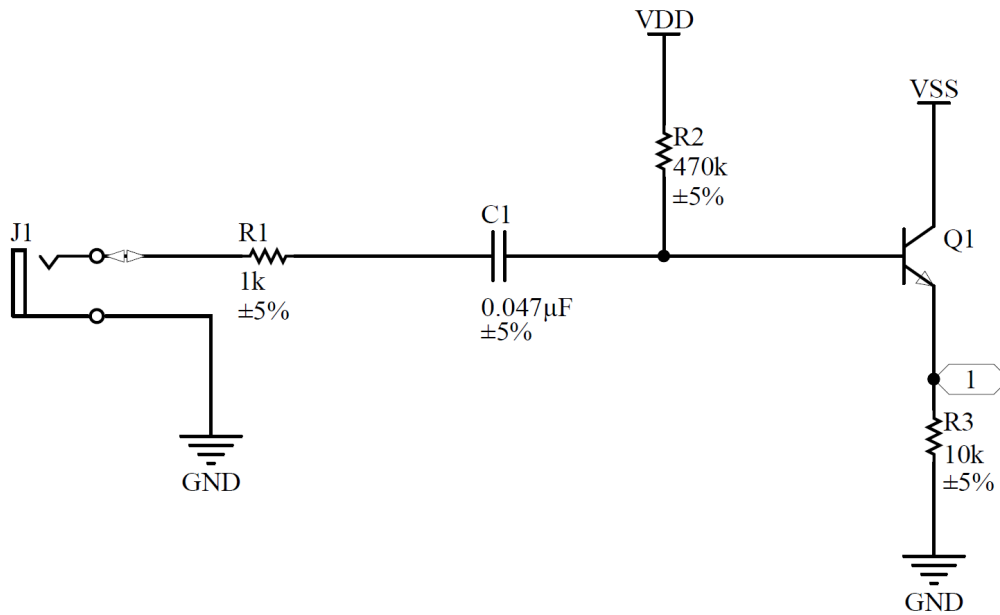


Figura 38: Esquemático del *buffer* de entrada [6]

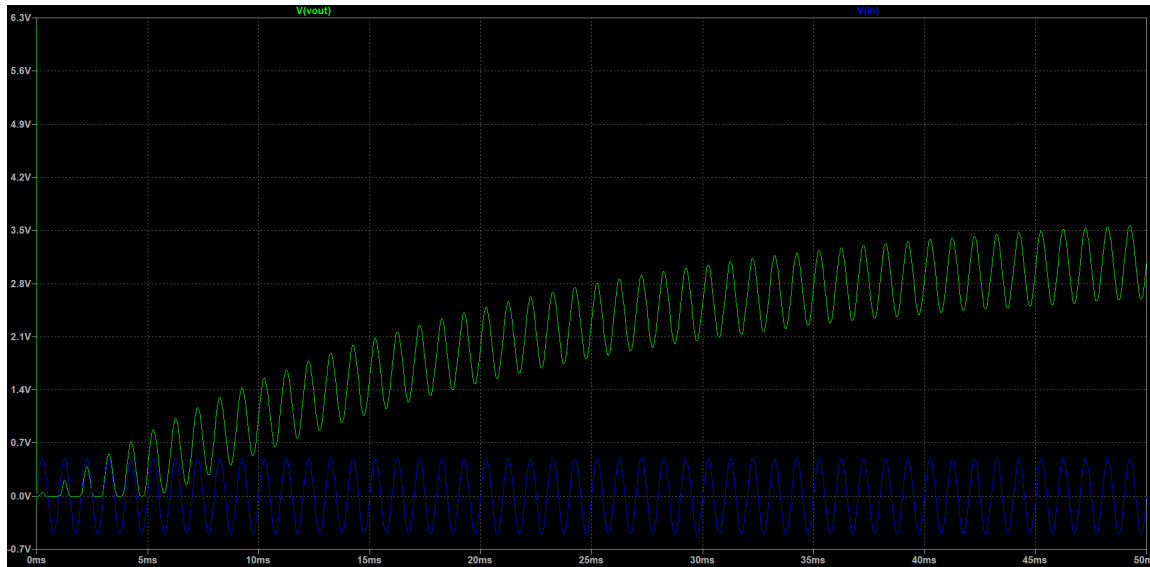


Figura 39: Voltajes de entrada y salida del *buffer* de entrada, simulado en *LTSpice*, con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz.

en el *software LTSpice*.

Inicialmente se propuso continuar realizando la simulación del sistema utilizando el método numérico RK4. Sin embargo, al realizar las primeras pruebas la salida de la simulación se comportaba divergentemente. Luego de, corroborar el correcto modelado del sistema, se prosiguió a realizar pruebas con distintos métodos numéricos para verificar si el problema

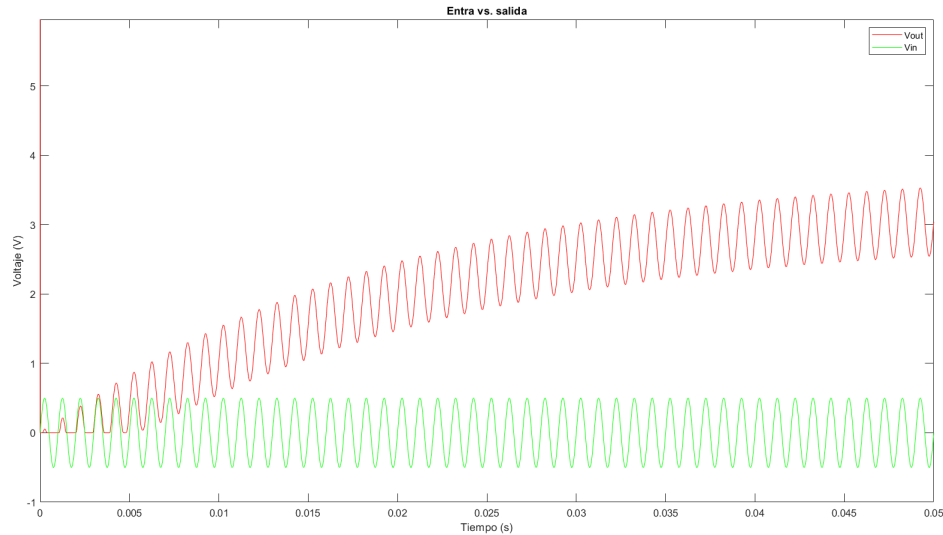


Figura 40: Voltajes de entrada y salida del *buffer* de entrada, simulado en *MATLAB*, con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz.

reside en el modelado o en el método numérico utilizado. La primera prueba se realizó utilizando el *solver* de ecuaciones diferencias de paso variable. Específicamente, se utilizó el *solver* de *MATLAB* *ode45*. Sin embargo, no se obtuvo una simulación completa del algoritmo debido a que, al correrlo se saturaba la memoria asignada a la simulación antes de converger a la respuesta.

La última, prueba se realizó utilizando un *solver* de ecuaciones diferenciales rígidas. Específicamente, se utilizó el *solver* *ode15s*. Con este *solver* se logró una simulación exitosa como se observa en la Figura 40. Se observa que el comportamiento obtenido por la simulación concuerda con el descrito por la simulación de *LTSpice*. La simulación captura incluso la transiente inicial que presenta el voltaje de salida de la simulación. Este resultado confirma que el problema reside en el método de simulación del sistema y no en el método de modelado. Debido a que, el sistema de ecuaciones diferenciales que describe el sistema se vuelve rígido. Por lo tanto, se requiere métodos numéricos más complejos para realizar simulación. Es probable que la rigidez provenga de la transiente inicial del sistema y se requiera una frecuencia de muestreo muy alta para poderse realizar con un método de numérico tradicional.

9.2. Transistor de amplificación

El siguiente subcircuito propuesto consiste en el transistor de amplificación descrito por la Figura 41. Este consiste en un filtro pasa altas, con frecuencia de corte de 33.86Hz, y un transistor con topología *Shunt Feedback Common Emitter*. Para el modelado y simulación del sistema se utilizaron los siguientes valores: $V_{SS} = 9V$ y $V_{dd} = 4.5V$. Se utilizó el transistor BC546B manufacturado por la empresa NXP. Los parámetros necesarios para la simulación se utilizaron los indicados en el *software* *LTSpice*. La simulación se realizó utilizando el

solver ode15s de MATLAB. Los resultados obtenidos de la simulación son muy similares a los obtenidos con la simulación de *LTSpice* como se observa en las Figuras 42 y 43.

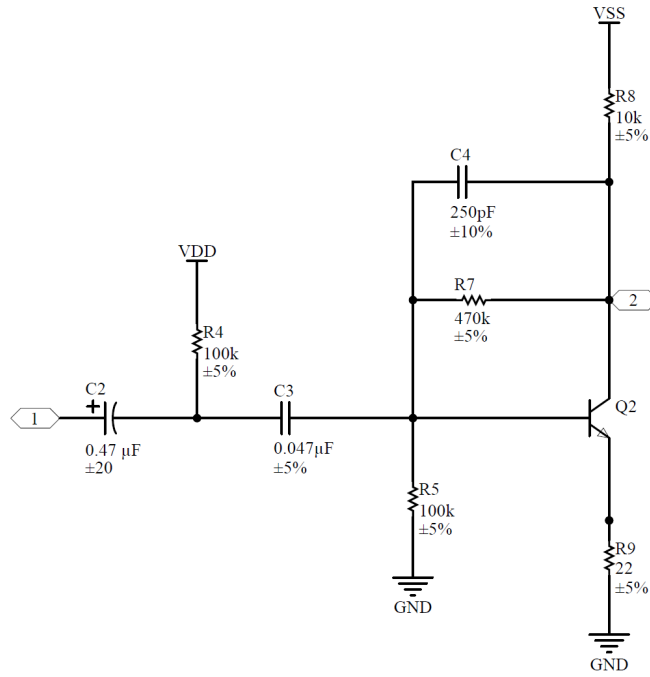


Figura 41: Esquemático del transistor de amplificación [6]

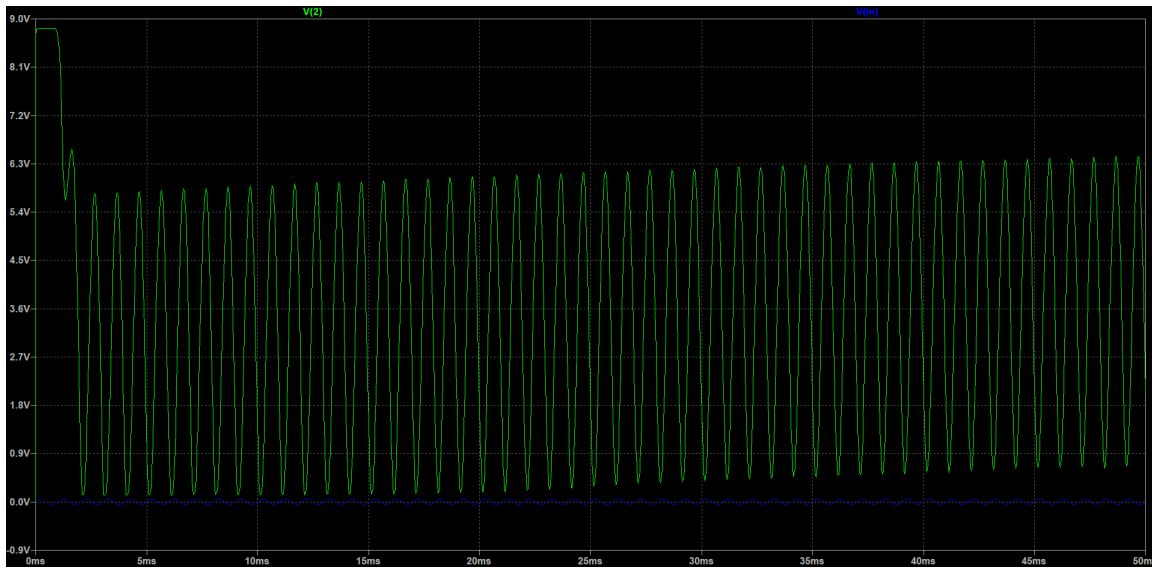


Figura 42: Voltajes de entrada y salida del transistor de amplificación, simulado en *LTSpice*, con una entrada de $0.05V_{pk}$ sinusoidal a 1000 Hz.

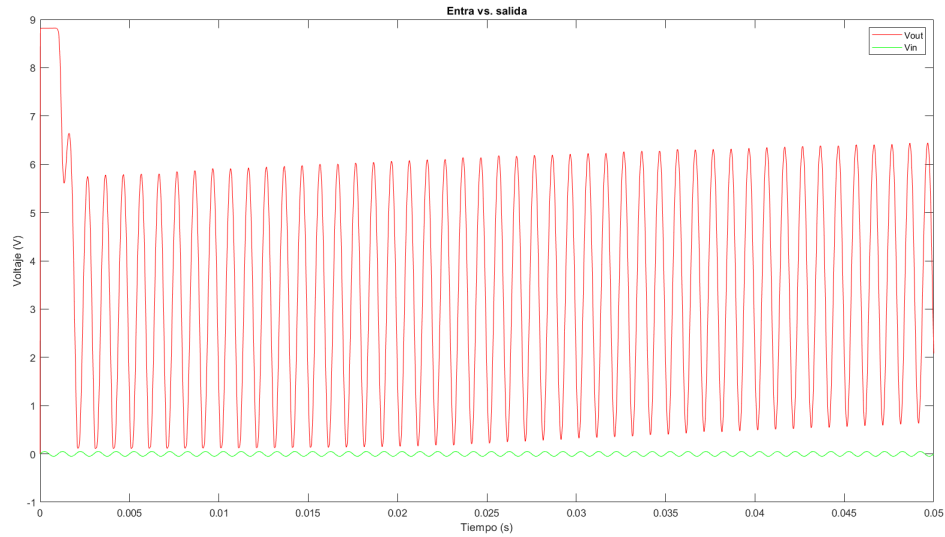


Figura 43: Voltajes de entrada y salida del transistor de amplificación, simulado en *MATLAB*, con una entrada de $0.05V_{pk}$ sinusoidal a 1000 Hz.

9.3. Ganancia de amplificador operacional y limitador

El subcircuito presente en la Figura 44 se compone de dos etapas: amplificación y el limitador. La primera etapa está formada por un filtro pasa altas, con frecuencia de corte de 23.3Hz, acoplado a un seguidor de voltaje; seguido de un amplificador operacional en configuración de amplificador no inversor. Esta primera etapa permite modular el porcentaje de la onda que será afectada por el limitador de voltaje. La segunda etapa consiste en el limitador de voltaje de segundo orden. Para el modelado y simulación del sistema se utilizaron los siguientes valores: $V_{SS} = 9V$ y $V_{dd} = 4.5V$. Se utilizó diodos 1N914 del fabricante *OnSemi*. Los parámetros necesarios para la simulación se utilizaron los indicados en el software *LTSpice*.

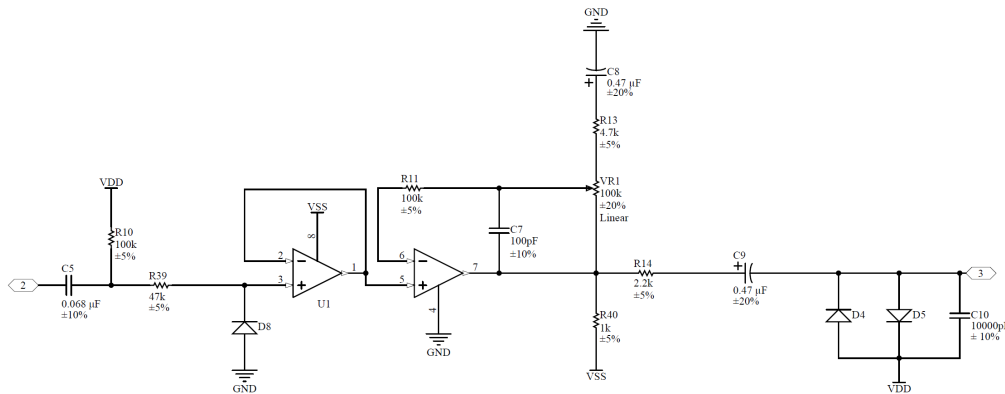


Figura 44: Esquemático de la etapa de amplificación y del limitador [6]

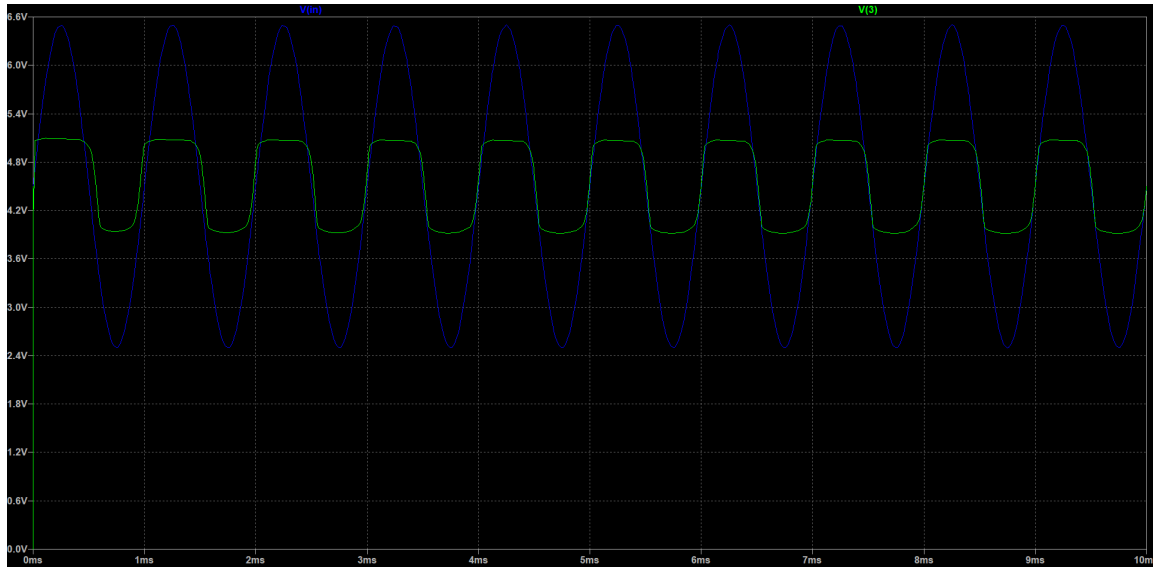


Figura 45: Voltajes de entrada y salida de la etapa de amplificación y del limitador, simulado en *LTSpice*, con una entrada de $3V_{pk}$ sinusoidal a 1000 Hz desfasada 4.5V.

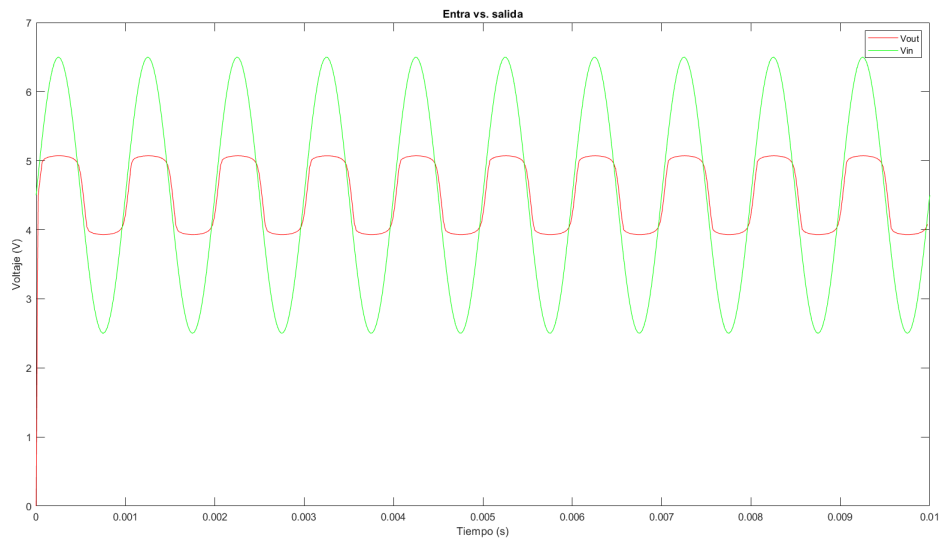


Figura 46: Voltajes de entrada y salida de la etapa de amplificación y del limitador, simulado en *MATLAB*, con una entrada de $3V_{pk}$ sinusoidal a 1000 Hz desfasada 4.5V.

Nuevamente, la simulación se realizó utilizando el *solver* ode15s de MATLAB. Se observó, en las Figuras 45 y 46, que el comportamiento en general del circuito es el esperado. Sin embargo, es evidente que existen ciertas diferencias en el desfase del sistema y forma del sistema. Dichas discrepancias se producen por la simplificación utilizada para el modelado de los amplificadores operacionales. La mayor parte del error presentado en el modelo completo proviene de esta etapa.

9.4. Tono y volumen

Este subcircuito que se describe en la Figura 47 permite al usuario variar el tono y volumen de la señal de salida. Para el modelado y simulación del sistema se utilizaron los siguientes valores: $V_{SS} = 9V$ y $V_{dd} = 4.5V$. La simulación se realizó utilizando el *solver* ode15s de MATLAB. Los resultados obtenidos de la simulación son muy similares a los obtenidos con la simulación de *LTSpice* como se observa en las Figuras 48 y 49.

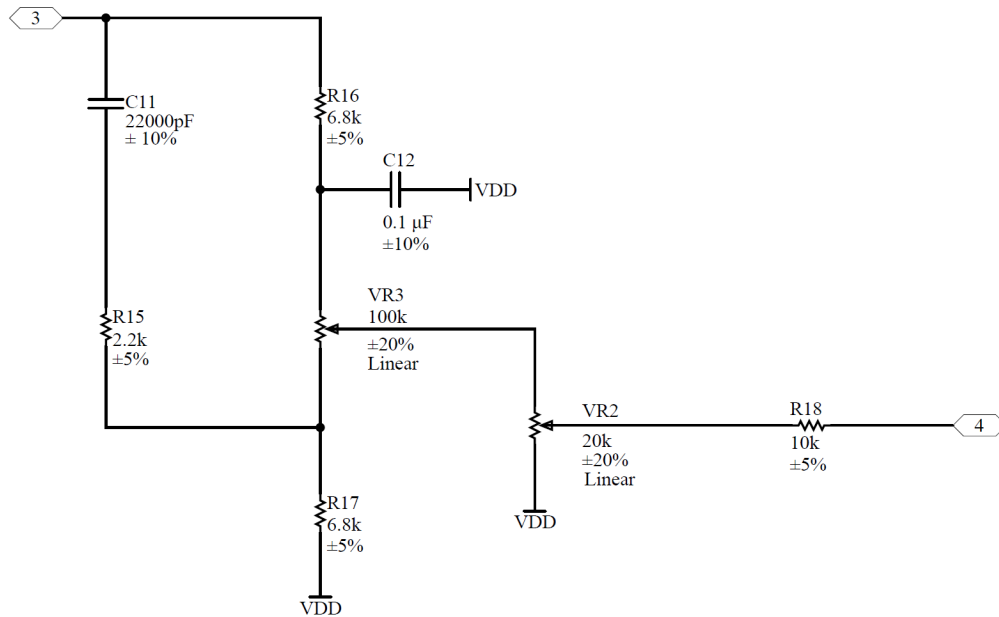


Figura 47: Esquemático del circuito de tono y volumen [6].

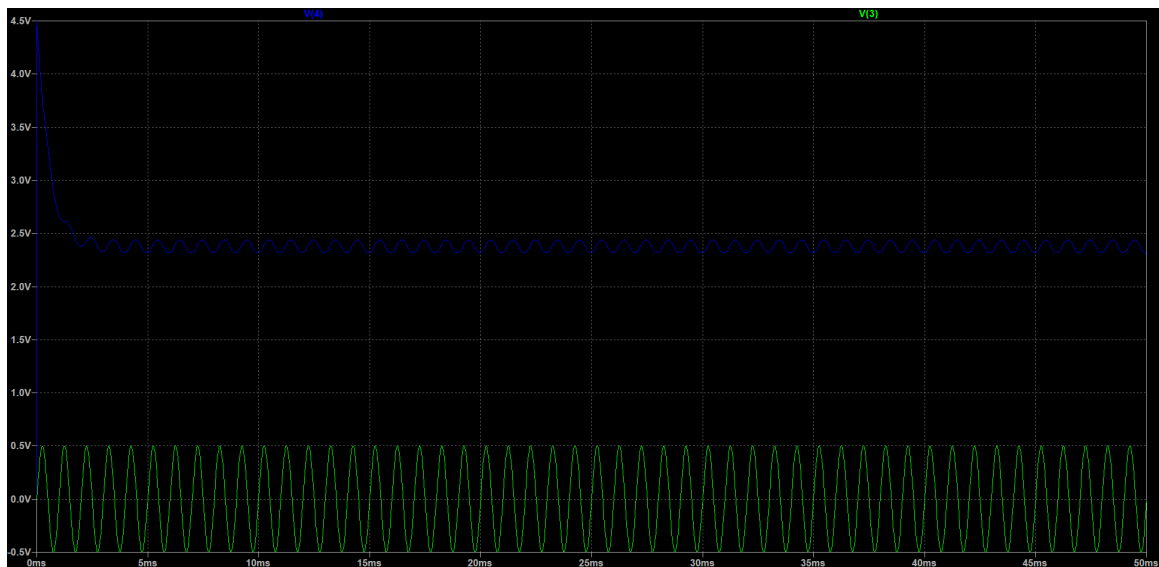


Figura 48: Voltajes de entrada y salida del circuito de tono y volumen, simulado en *LTSpice*, con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz.

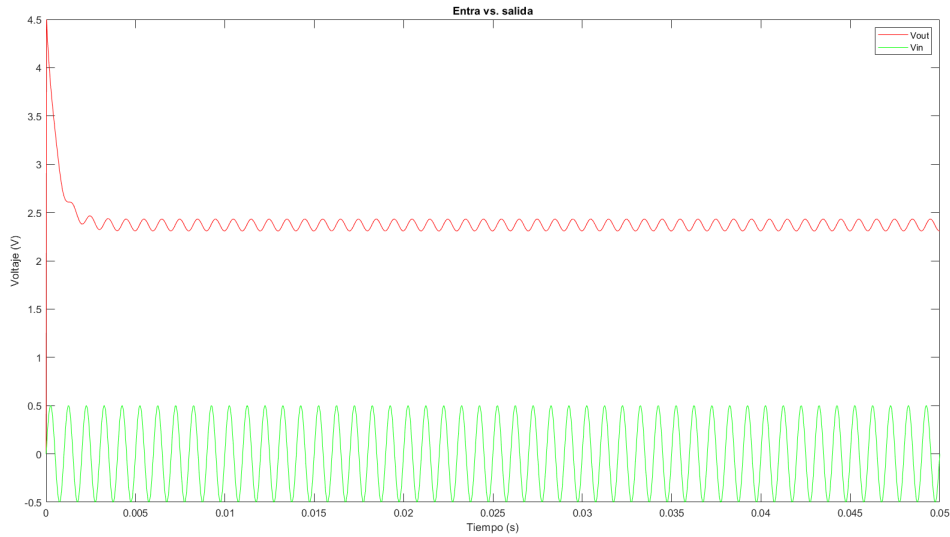


Figura 49: Voltajes de entrada y salida del circuito de tono y volumen, simulado en *MATLAB*, con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz.

9.5. Buffer de salida

La última etapa del sistema consiste en un *buffer* de salida del sistema, el cual se observa en la Figura 50. Al igual que el *buffer* de entrada este cumple la función de acople de impedancias entre el pedal y el amplificador o dispositivo al cual esté conectado el sistema. Además, cumple la función de retornar la señal a estar centrada en 0V. Para el modelado y simulación del sistema se utilizaron los siguientes valores: $V_{SS} = 9V$ y $V_{dd} = 4.5V$. La simulación se realizó utilizando el *solver ode15s* de *MATLAB*. Los resultados obtenidos de la simulación son muy similares a los obtenidos con la simulación de *LTSpice* como se observa en las Figuras 51 y 52.

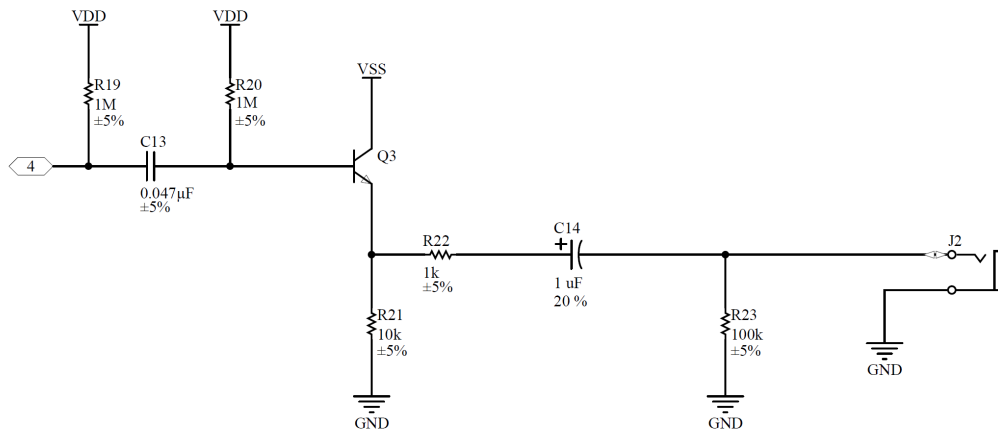


Figura 50: Esquemático del *buffer* de salida [6].

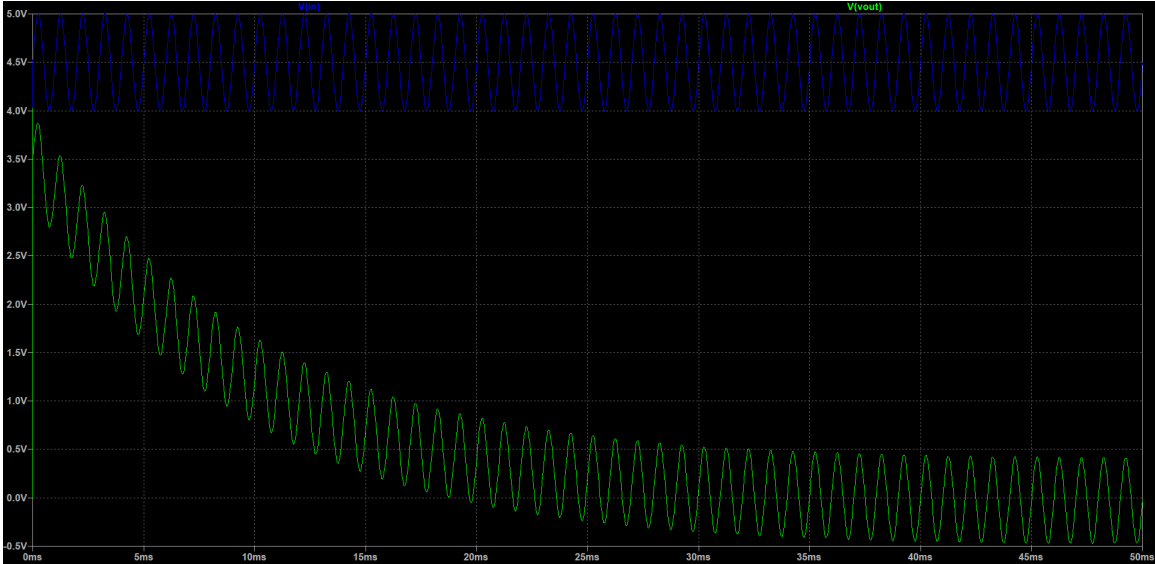


Figura 51: Voltajes de entrada y salida del *buffer* de salida, simulado en *LTSpice*, con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz desfasada 4.5V.

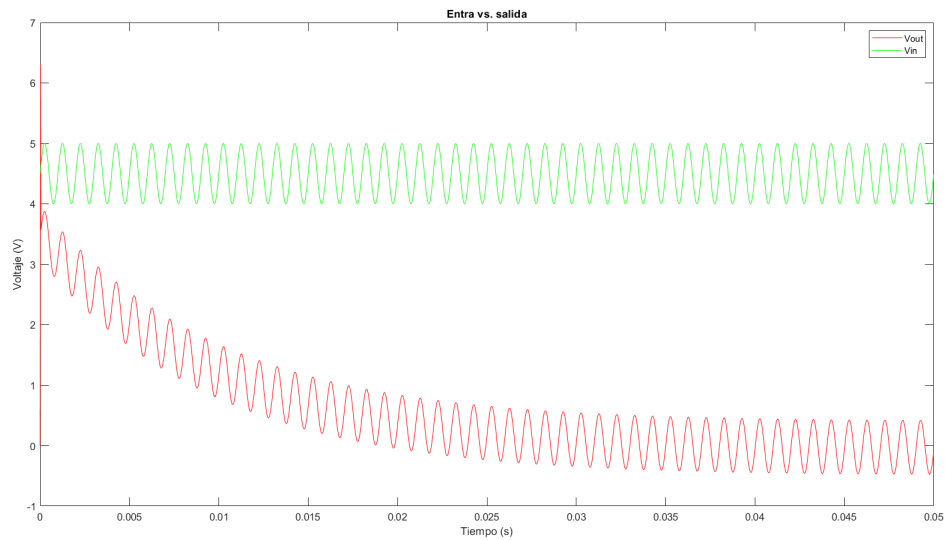


Figura 52: Voltajes de entrada y salida del *buffer* de salida, simulado en *MATLAB*, con una entrada de $0.5V_{pk}$ sinusoidal a 1000 Hz desfasada 4.5V.

9.6. Pedal BOSS DS-1

Una vez se realizó la exitosa simulación de cada uno de los subcircuitos planteados se procedió a realizar las pruebas con el circuito completo. La simulación planteada para el sistema completo se realiza por medio de una simulación en cascada. Esta forma de simulación es conveniente porque permite analizar la evolución de la señal en cada una de las etapas del circuito. De esta manera, es posible identificar la mayor fuente de error en la simulación. Sin embargo, es necesario aclarar que está no la forma más eficiente de

simulación. La simulación en cascada presenta la desventaja que es necesario realizar la simulación del largo de la señal múltiples veces. Como consecuencia el tiempo de simulación incrementa significativamente con cada etapa que se agrega. Si se busca una simulación, fuera de línea, de mayor eficiencia es necesario realizar el modelado del sistema completo.

9.6.1. Entrada sinusoidal

Con el objetivo de: garantizar que el modelo planteado realiza una simulación correcta de señales de entrada en todo el rango audible, se realizaron pruebas preliminares utilizando como entrada señales sinusoidales. Nuevamente, se realizó pruebas con señales sinusoidales con frecuencias de 100Hz, 1000Hz, 10kHz y 20kHz. Las simulaciones se realizaron con amplitudes de 100mV y 200mV con el fin de tomar en consideración voltajes de entrada en el rango común de operación de las bobinas de salida de las guitarras eléctricas. Para la simulación se utilizó el *solver* ode15s de MATLAB. Por lo tanto, para esta series de pruebas no se realizó la variación de la frecuencia de muestro. Sin embargo, las salidas de las simulaciones se presentan muestreadas a la frecuencia de audio estándar de 44.1kHz.

En la Figura 53, se puede observar una comparación directa de la señal de salida de la simulación en LTSpice y en MATLAB. La forma de las señales presenta, cualitativamente, un alto nivel de similitud. Sin embargo, es evidente que existe un desfase entre ambas señales. Este desfase se produce en la etapa de amplificación producida por el amplificador operacional, el cual en su modelo real, produce un desfase en entre su entrada y salida. La simplificación de los amplificadores operacionales realizada para el modelado del sistema no considera este fenómeno. Por otro lado, debido a las topologías sencillas que presentan los amplificadores operacionales en el sistema, seguido de voltaje y amplificador no inversor, no se lleva a estos componentes a saturación lo cual permite realizar la simplificación sin afectar

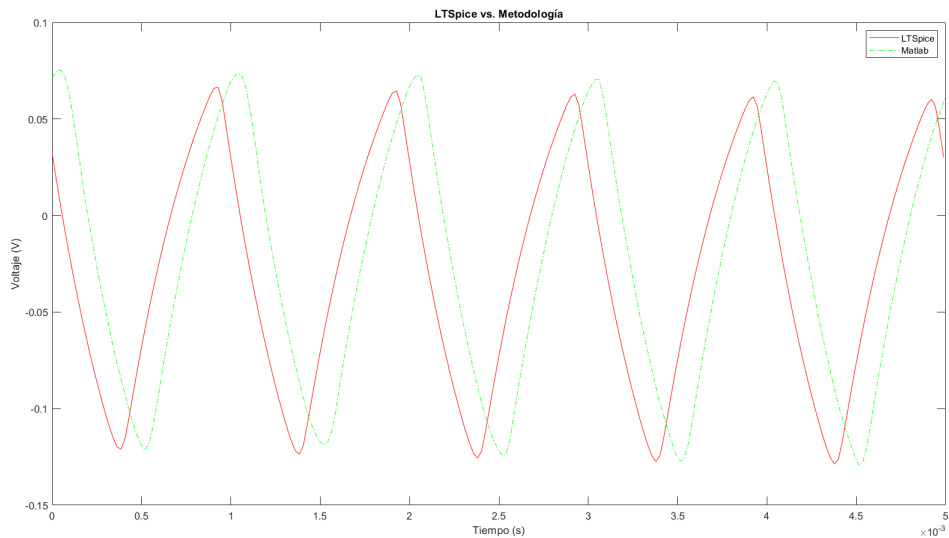


Figura 53: Voltajes de salida del pedal BOSS DS-1, simulado en *MATLAB* y *LTSpice*, con una entrada de $100mV_{pk}$ sinusoidal a 1000 Hz.

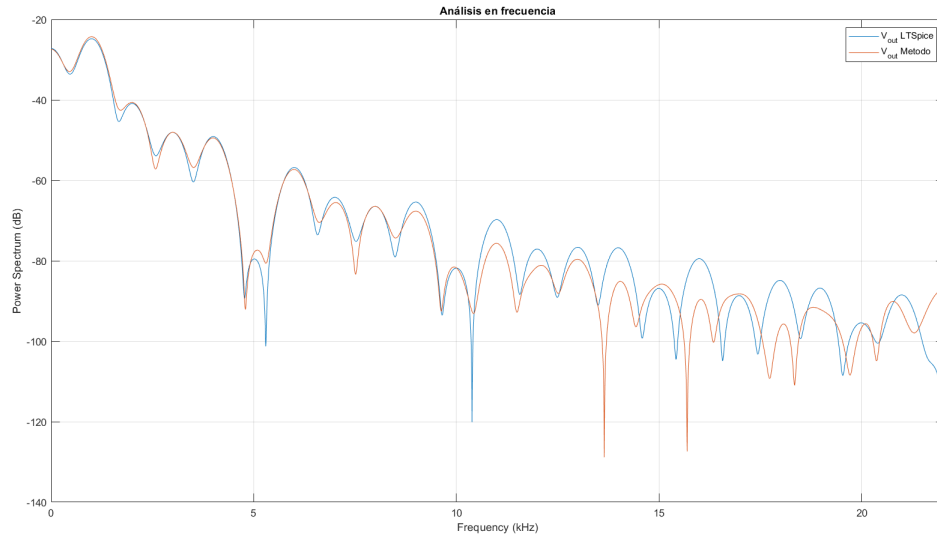


Figura 54: Espectro de salida del pedal BOSS DS-1, simulado en *MATLAB* y *LTSpice*, con una entrada de $100mV_{pk}$ sinusoidal a 1000 Hz.

a la forma de salida de la señal.

Debido al desfase entre ambas señales que se discute anteriormente, para estas pruebas no se realizó análisis del error en el tiempo. Debido a que, evidentemente el error cuadrático medio es alto para todos los casos. Por otro lado, el error histórico aumenta en intervalos constantes por el desfase de la señal con respecto al tiempo. Por lo tanto, no tiene sentido realizar este análisis.

Por lo tanto, el análisis en frecuencia es un excelente indicador para esta serie de pruebas. Debido a que, las frecuencias presentes en las señales de salida deberían ser similares a pesar del desfase que presente en el tiempo. Como se discutió con anterioridad el análisis en frecuencia es un excelente indicador para conocer la similitud entre el sonido de ambas señales de salida. En la Figura 54, se observa como se logra capturar correctamente el espectro de la señal de salida. La mayor similitud entre ambos espectros se encuentra en las frecuencias mas bajas. Si bien, la forma general del espectro no se pierde antes de los 20kHz, se observo que a medida que incrementa la frecuencia disminuye la similitud entre ambos espectros.

En el Cuadro 14 se encuentra los errores cuadráticos medios de las pruebas realizadas. Lo primero que se puede notar es que las pruebas que presentaron el error más alto fueron las señales de 10kHz. Este comportamiento es interesante porque las pruebas anteriores han mostrado consistentemente errores mayores a frecuencias más altas. Sin embargo, hay que tomar en consideración que el circuito del pedal BOSS DS-1 cuenta con una serie de filtros de baja frecuencia, lo que podría significar que la simulación correcta de estos es crucial para obtener la señal de salida deseada.

A pesar del comportamiento inusual, de la tendencia de los errores presentes en el cuadro 14, el rango de valores obtenidos se encuentra cercano a los obtenidos en el análisis de frecuencia de pruebas pasadas. Esto demuestra que la calidad de simulación no se reduce

RMSE	Espectro de V_{out}			
	Amplitud (mV)	100Hz	1000Hz	10kHz
100	6.84×10^{-5}	6.27×10^{-5}	4.19×10^{-4}	3.85×10^{-5}
200	1.14×10^{-4}	5.76×10^{-5}	1.63×10^{-4}	8.86×10^{-5}

Cuadro 14: Error cuadrático medio del espectro del voltaje de salida, con una entrada sinusoidal con distintas amplitudes.

drásticamente al aumentar la complejidad del circuito utilizado. También, esta serie de pruebas nos permite garantizar que el modelo del pedal BOSS DS-1 simular correctamente señales que presenten frecuencias en todo el rango audible. Sin embargo, hay que tomar en consideración que para la simulación de este circuito se utiliza un método numérico de mayor grado de complejidad que el utilizado en pruebas anteriores.

9.6.2. Entrada de audio

La última prueba realizada consistió en someter al sistema a una simulación con una entrada de audio. Esta entrada es la misma que se utilizó para las pruebas del circuito limitador de diodos de segundo orden para permitir una comparación del desempeño de ambas pruebas. En la Figura 55, se puede observar una comparación entre el resultado obtenido de las simulaciones de *LTSpice* y *MATLAB* donde, se observa un comportamiento similar a los resultados obtenidos con una entrada sinusoidal. Es decir, la forma que presenta la señal de salida es similar en ambos casos, sin embargo, se presenta un desfase en la señal de salida. Nuevamente, dicho desfase se presenta por la simplificación realizada a los amplificadores operacionales.

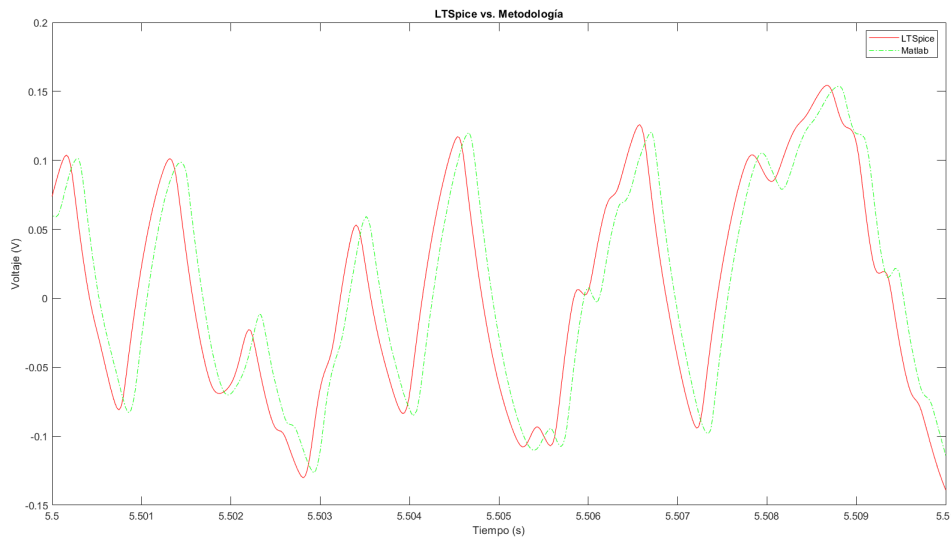


Figura 55: Voltajes de salida del pedal BOSS DS-1, simulado en *MATLAB* y *LTSpice*, con una entrada de audio.

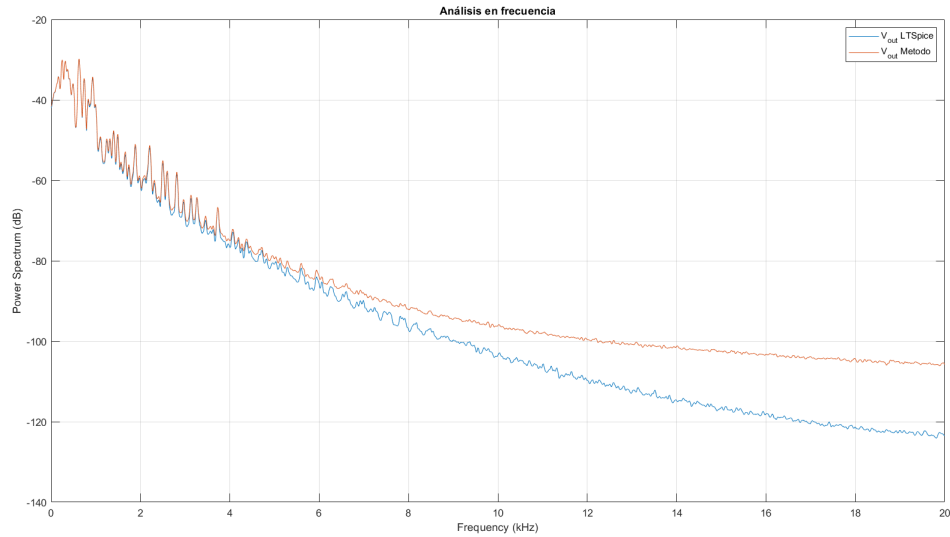


Figura 56: Espectro de salida del pedal BOSS DS-1, simulado en *MATLAB* y *LTSpice*, con una entrada audio.

Nuevamente, el análisis en frecuencia presenta una gran importancia para esta prueba, debido a que el análisis del error en el tiempo no es factible debido al desfase que presentan las señales. Además del hecho que, este brinda idea de la similitud de las frecuencias presentes en el sistema. La Figura 56, muestra la comparación del espectro de ambas simulaciones. En esta se puede observar que el error presente entre ambas señales antes de los 4000Hz es mínima y el error aumenta conforme la frecuencia aumenta. La simulación realizada en *MATLAB* presenta valores mayores de componentes de alta frecuencia, en comparación a la simulación realizada por *LTSpice*. Un punto importante para considerar es que, a pesar de que se analiza el espectro en todo el rango de frecuencias audibles, las notas generadas por instrumentos musicales no suelen sobrepasar frecuencias arriba de los 4kHz. Por esta razón, se observa que la mayor actividad en el espectro se encuentra antes de este valor.

El valor el error cuadrático medio entre ambos espectros es de 3.74×10^{-6} . Este valor es más bajo que los que los obtenidos en las pruebas con las entradas sinusoidales 14. Este valor es un muy buen indicador de la calidad del audio de salida. Por lo tanto, es posible afirmar que la metodología planteada permite la emulación digital del pedal BOSS DS-1 sin comprometer la calidad del audio, en comparación al audio generado por el *software LTSpice*.

- Fue posible utilizar una metodología basada en espacios de estados no lineales para la emulación digital de efectos analógicos de audio, utilizando modelos no lineales que describen el comportamiento físico de semiconductores. Permitiendo variar las características de *spice* de los semiconductores para modelarlos lo más cercano posible a lo descrito por la empresa que lo manufactura.
- La metodología planteada requiere una frecuencia de muestreo de al menos $f = 12 \times 44100$ HZ para garantizar un procesamiento exitoso de todo el espectro de frecuencias audibles para aplicaciones de limitadores de voltaje de diodos.
- Mediante las métricas propuestas se descarta el método II como metodología viable para la emulación digital de efectos de audio. Debido al alto error que presenta tanto en magnitud y frecuencia. También se concluye que los métodos I y III presentan resultados de alta fidelidad. Por lo tanto, son buenos candidatos para realizar emulación digital de efectos analógicos de audio.
- El modelo del diodo que utiliza la capacitancia en paralelo y la resistencia en serie (nivel III) presenta la mejor aproximación del voltaje de salida para aplicaciones de limitadores de voltaje de diodos.
- El modelo del transistor causa que el sistema resultante luego del modelado corresponda a un sistema de ecuaciones diferenciales rígidas.

- Debido a la gran similitud del desempeño encontrado entre el método I y III, se recomienda ampliar las pruebas realizadas en el capítulo 7, buscando comprobar cual de los dos métodos presenta una mayor viabilidad y fidelidad en un panorama general.
- Se recomienda realizar comparaciones del audio de la emulación con los generados por los circuitos físicos, lo cual no se pudo realizar en este trabajo como se explica en la sección 5. De esta manera, se puede tener un panorama más exacto de la fidelidad de la metodología planteada.
- Se recomienda ampliar el rango de aplicaciones de la metodología planteada. Dada la generalidad que presenta la metodología, para la simulación de sistemas dinámicos no lineales, es viable evaluar su efectividad en distintas ramas de la electrónica como circuitos de potencia y sistemas de control.
- Se recomienda continuar la investigación respecto a los métodos numéricos de resolución de ecuaciones diferenciales rígidas para realizar la simulación del sistema en tiempo real. Otra alternativa, es investigar el modelado de cuerpos rígidos utilizado en robótica el cual, permite la simulación de modelos complejos en tiempo real.

-
- [1] D. T. Yeh, J. S. Abel y J. O. Smith, “Simplified, physically-informed models of distortion and overdrive guitar effects pedals”, en *Proc. of the Int. Conf. on Digital Audio Effects (DAFx-07)*, Citeseer, 2007, págs. 10-14.
 - [2] I. Cohen y T. Hélie, “Real-time simulation of a guitar power amplifier”, 2010.
 - [3] U. Zölzer, *DAFX: digital audio effects*. John Wiley & Sons, 2011.
 - [4] M. Karjalainen y J. Pakarinen, “Wave digital simulation of a vacuum-tube amplifier”, en *2006 IEEE International Conference on Acoustics Speech and Signal Processing Proceedings*, IEEE, vol. 5, 2006, págs. V-V.
 - [5] D. T. Yeh, J. S. Abel y J. O. Smith, “Simulation of the diode limiter in guitar distortion circuits by numerical solution of ordinary differential equations”, *Proceedings of the Digital Audio Effects (DAFx’07)*, págs. 197-204, 2007.
 - [6] D. A. Morales, “Emulación digital de efectos de audio analógicos mediante análisis de sistemas dinámicos no lineales”, Universidad del Valle de Guatemala, 2018.
 - [7] B. J. Hosticka, “Performance comparison of analog and digital circuits”, *Proceedings of the IEEE*, vol. 73, n.º 1, págs. 25-29, 1985.
 - [8] D. T.-M. Yeh, *Digital implementation of musical distortion circuits by analysis and simulation*. Stanford University, 2009.
 - [9] J. M. Guarcax, “Emulación digital no lineal del sintetizador minimoog”, Universidad del Valle de Guatemala, 2020.
 - [10] R. J. Wilson, *Introduction to graph theory*. Pearson Education India, 1979.
 - [11] C. Boruah, K. Gogoi y C. Chutia, “Analysis of Some Electrical Circuits with the Help of Graph Theory Usin Network Equilibrium Equations”, *International Journal of Innovative Research in Science, Engineering and Technology*, vol. 6, n.º 1, 2017.
 - [12] F. Bullo, *Lectures on network systems*. Kindle Direct Publishing, 2019.
 - [13] F. Dörfler, J. W. Simpson-Porco y F. Bullo, “Electrical networks and algebraic graph theory: Models, properties, and applications”, *Proceedings of the IEEE*, vol. 106, n.º 5, págs. 977-1005, 2018.

- [14] J.-M. Gracia, “Matrices no negativas, paseos aleatorios y cadenas de Markov”, *Universidad del Pais Vasco Matemática Aplicada y Estadística*, 2002.
- [15] G. F. Franklin, J. D. Powell, A. Emami-Naeini y J. D. Powell, *Feedback control of dynamic systems*. Prentice hall Upper Saddle River, 2002, vol. 4.
- [16] K. J. Åström y R. M. Murray, *Feedback systems: an introduction for scientists and engineers*. Princeton university press, 2010.
- [17] N. S. Nise, *Control systems engineering*. John Wiley & Sons, 2020.
- [18] D. T. Yeh, “Automated physical modeling of nonlinear audio circuits for real-time audio effects—Part II: BJT and vacuum tube examples”, *IEEE Transactions on Audio, Speech, and Language Processing*, vol. 20, n.º 4, págs. 1207-1216, 2011.
- [19] D. T. Yeh, J. S. Abel y J. O. Smith, “Automated Physical Modeling of Nonlinear Audio Circuits For Real-Time Audio Effects—Part I: Theoretical Development”, *IEEE Transactions on Audio, Speech, and Language Processing*, vol. 18, n.º 4, págs. 728-737, 2010.
- [20] M. Holters y U. Zölzer, “A generalized method for the derivation of non-linear state-space models from circuit schematics”, en *2015 23rd European Signal Processing Conference (EUSIPCO)*, IEEE, 2015, págs. 1073-1077.
- [21] R. L. Boylestad y L. Nashelsky, *Electronic devices and circuit theory*. Prentice Hall, 2012.
- [22] G. Mossobrio y P. Massobrio, *Semiconductor devide modeling with SPICE*. McGraw-Hill, 1993.

13.1. Resultados capítulo I

13.1.1. Error cuadrático medio

RMSE	V_{out}			
	Sobre muestreo	Método I	Método II	Método III
2	0.0191	0.0179	0.06	
4	0.0026	0.0095	0.0027	
8	0.0023	0.0053	0.0024	
12	0.0023	0.0041	0.0023	
16	0.0022	0.0035	0.0023	

Cuadro 15: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz, según el método y el factor de sobre muestreo.

RMSE	V_{out}			
	Sobre muestreo	Método I	Método II	Método III
2	-	-	-	
4	-	-	-	
8	0.0476	0.0361	0.0085	
12	0.0049	0.0241	0.0054	
16	0.0041	0.0182	0.0044	

Cuadro 16: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.

RMSE	V_{out}		
Sobre muestreo	Método I	Método II	Método III
2	-	-	-
4	-	-	-
8	-	-	-
12	0.033	0.1921	0.028
16	0.0174	0.4312	0.0206

Cuadro 17: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo.

	V_{out}		
Sobre muestreo	Método I	Método II	Método III
2	-	-	-
4	-	-	-
8	-	-	-
12	0.0376	-	0.0497
16	0.0278	0.3808	0.0345

Cuadro 18: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.

RMSE	I_{D_1}		
Sobre muestreo	Método I	Método II	Método III
2	5.18×10^{-6}	1.02×10^{-5}	8.21×10^{-6}
4	5.12×10^{-6}	5.53×10^{-6}	5.12×10^{-6}
8	5.11×10^{-6}	5.20×10^{-6}	5.10×10^{-6}
12	5.10×10^{-6}	5.14×10^{-6}	5.10×10^{-6}
16	5.10×10^{-6}	5.12×10^{-6}	5.10×10^{-6}

Cuadro 19: Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 100 Hz, según el método y el factor de sobre muestreo.

RMSE	I_{D_1}		
Sobre muestreo	Método I	Método II	Método III
2	-	-	-
4	-	-	-
8	6.87×10^{-6}	3.49×10^{-5}	6.59×10^{-6}
12	6.23×10^{-6}	2.30×10^{-5}	5.52×10^{-6}
16	4.10×10^{-3}	1.73×10^{-5}	5.26×10^{-6}

Cuadro 20: Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.

RMSE	I_{D_1}			
	Sobre muestreo	Método I	Método II	Método III
2	-	-	-	-
4	-	-	-	-
8	-	-	-	-
12	1.63×10^{-4}	2.63×10^{-4}	3.20×10^{-5}	
16	5.55×10^{-5}	4.87×10^{-4}	1.95×10^{-5}	

Cuadro 21: Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo.

RMSE	I_{D_1}			
	Sobre muestreo	Método I	Método II	Método III
2	-	-	-	-
4	-	-	-	-
8	-	-	-	-
12	1.27×10^{-4}	-		6.16×10^{-5}
16	9.88×10^{-5}	4.31×10^{-4}	3.78×10^{-5}	

Cuadro 22: Error cuadrático medio de la corriente a través de D_1 , con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.

RMSE	I_{D_2}			
	Sobre muestreo	Método I	Método II	Método III
2	3.16×10^{-5}	6.07×10^{-5}	6.19×10^{-5}	
4	5.19×10^{-6}	6.88×10^{-5}	6.99×10^{-5}	
8	5.18×10^{-6}	6.95×10^{-5}	7.01×10^{-5}	
12	5.17×10^{-6}	6.97×10^{-5}	7.01×10^{-5}	
16	5.17×10^{-6}	6.98×10^{-5}	7.01×10^{-5}	

Cuadro 23: Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 100 Hz, según el método y el factor de sobre muestreo.

RMSE	I_{D_2}			
	Sobre muestreo	Método I	Método II	Método III
2	-	-	-	-
4	-	-	-	-
8	2.38×10^{-4}	7.60×10^{-5}	5.41×10^{-5}	
12	7.50×10^{-6}	2.82×10^{-5}	7.19×10^{-6}	
16	6.58×10^{-6}	2.06×10^{-5}	6.07×10^{-6}	

Cuadro 24: Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.

RMSE	I_{D_2}		
Sobre muestreo	Método I	Método II	Método III
2	-	-	-
4	-	-	-
8	-	-	-
12	2.55×10^{-4}	1.96×10^{-4}	3.95×10^{-5}
16	2.71×10^{-4}	4.67×10^{-5}	2.10×10^{-5}

Cuadro 25: Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo.

RMSE	I_{D_2}		
Sobre muestreo	Método I	Método II	Método III
2	-	-	-
4	-	-	-
8	-	-	-
12	1.10×10^{-4}	-	4.67×10^{-5}
16	1.53×10^{-4}	7.63×10^{-5}	3.21×10^{-5}

Cuadro 26: Error cuadrático medio de la corriente a través de D_2 , con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.

13.1.2. Magnitud del error histórico

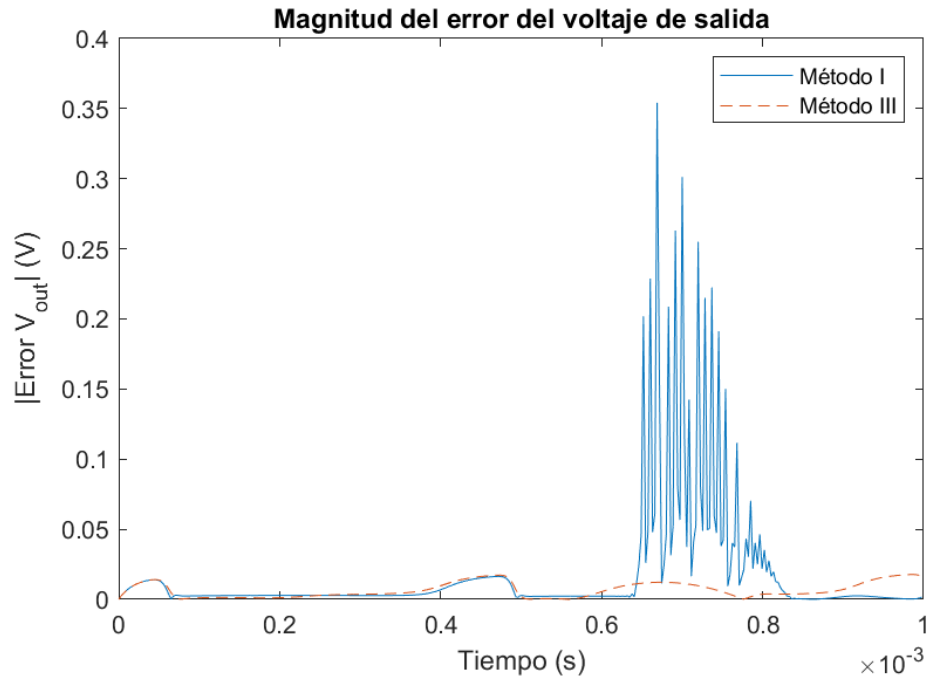


Figura 57: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

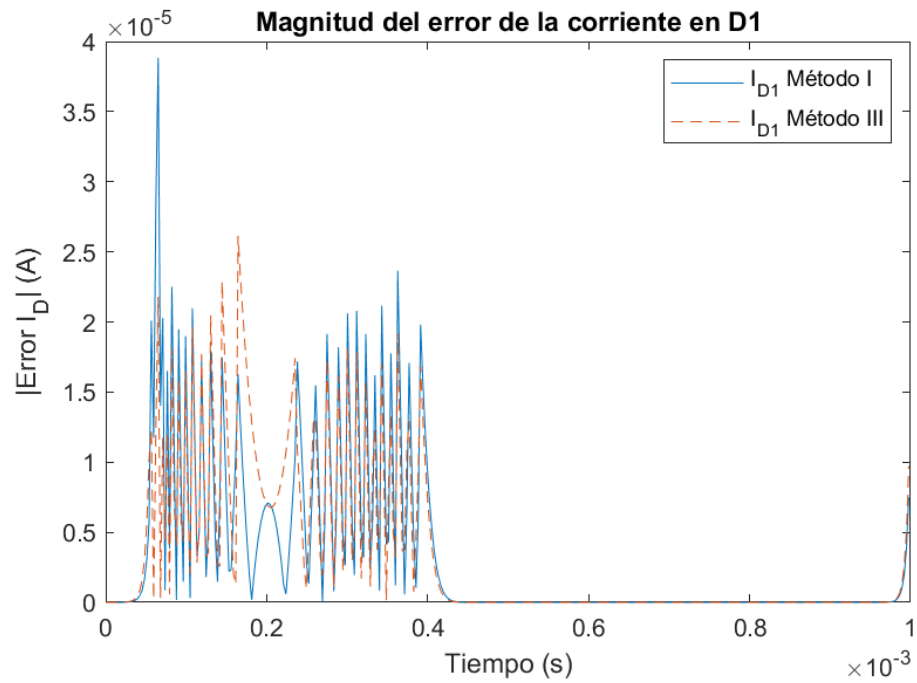


Figura 58: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

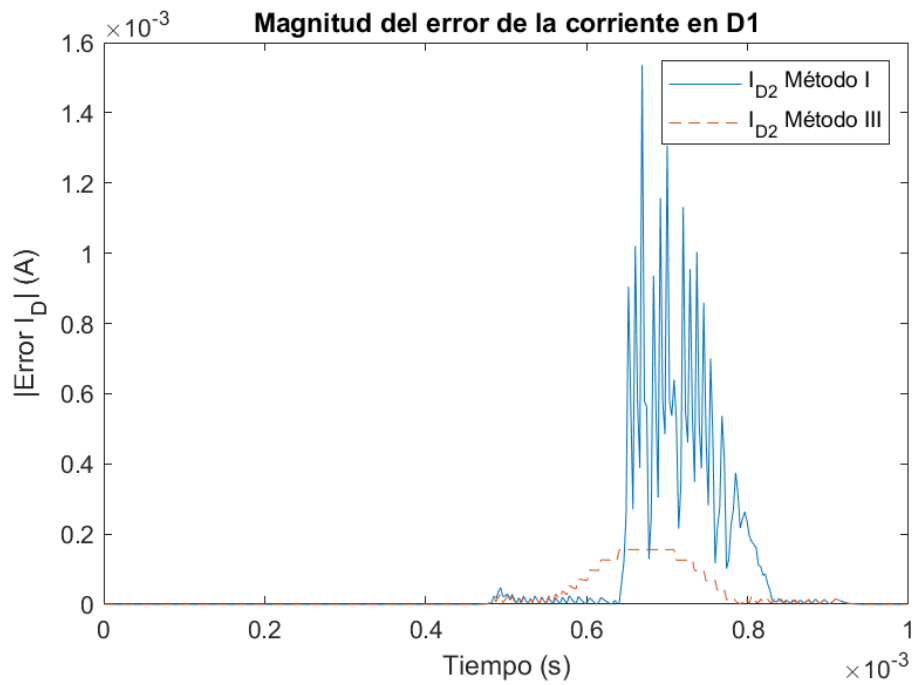


Figura 59: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 8 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

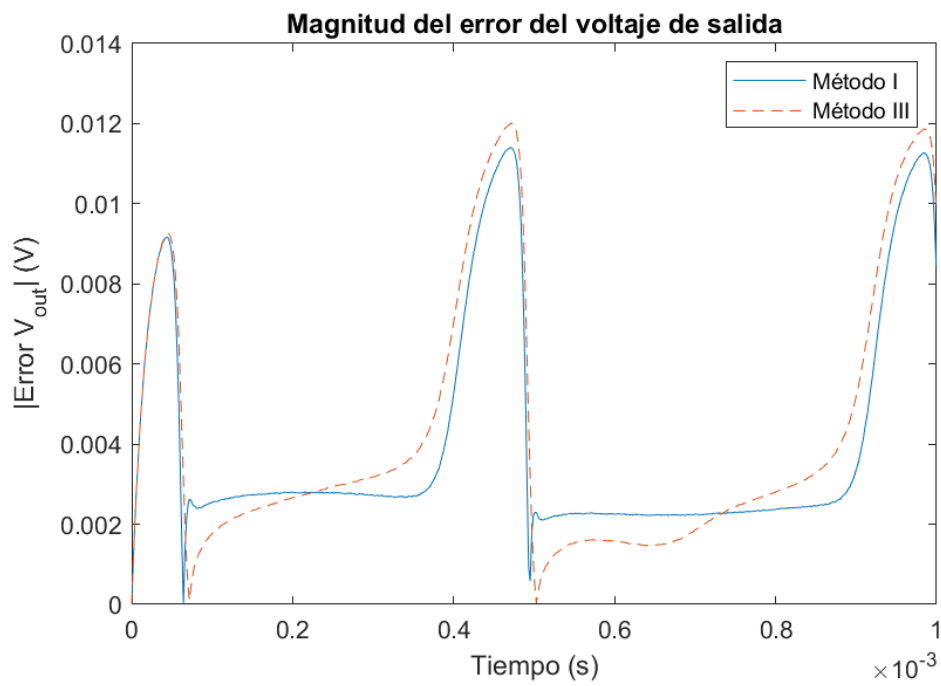


Figura 60: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

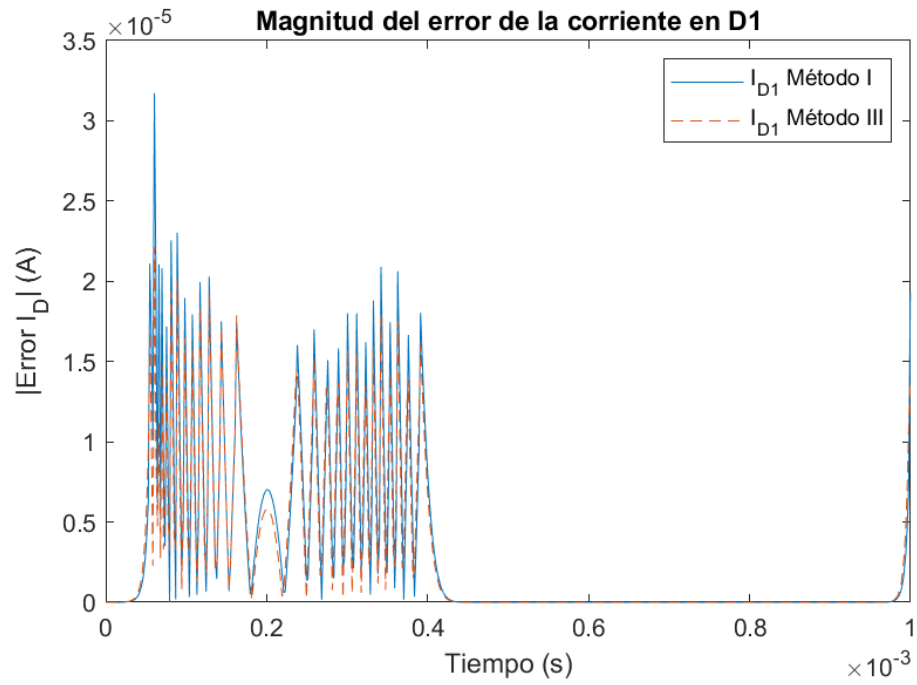


Figura 61: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

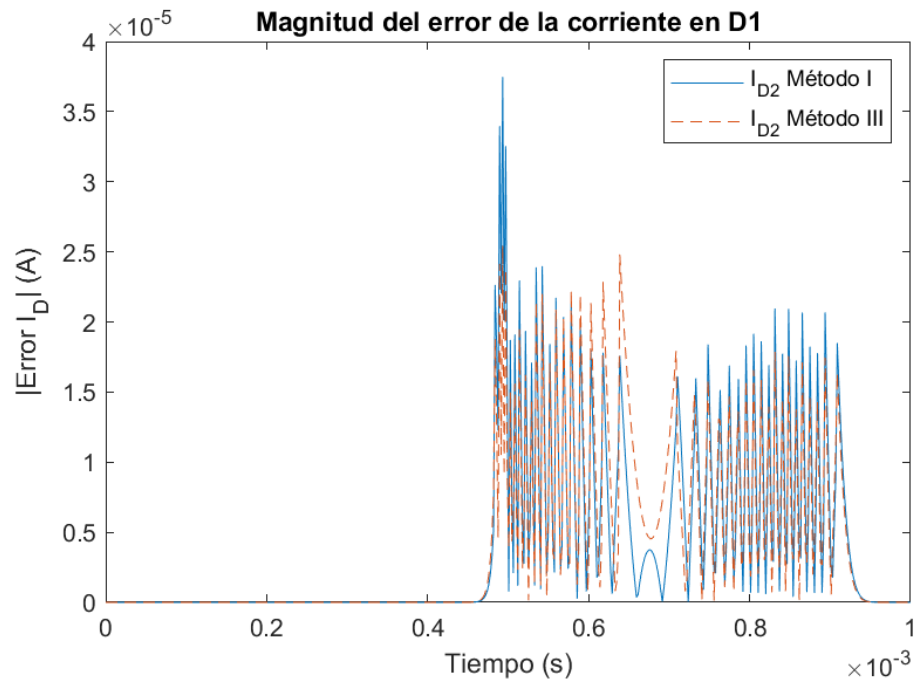


Figura 62: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

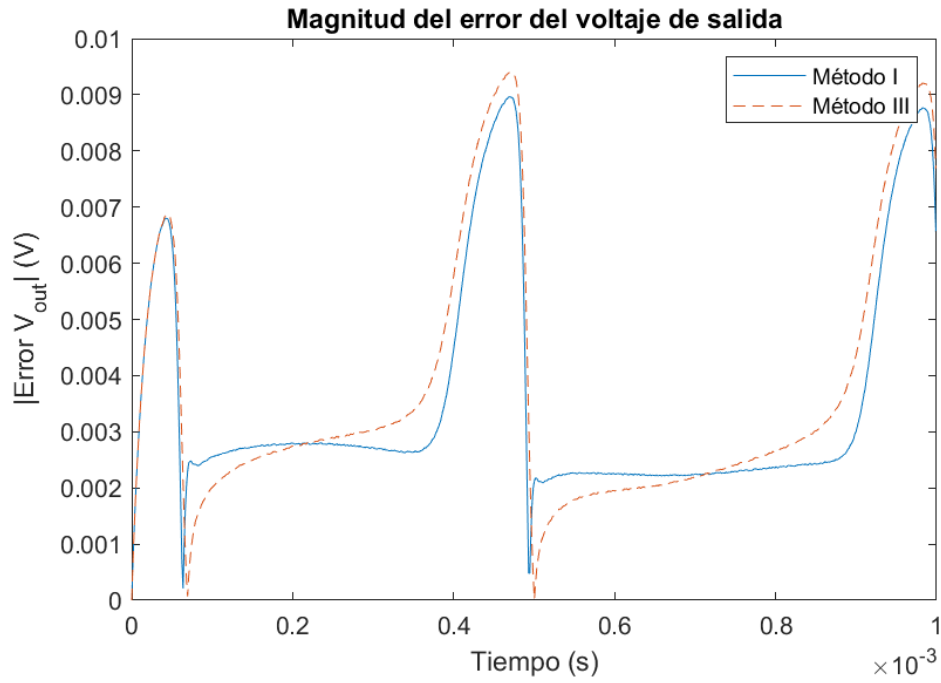


Figura 63: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

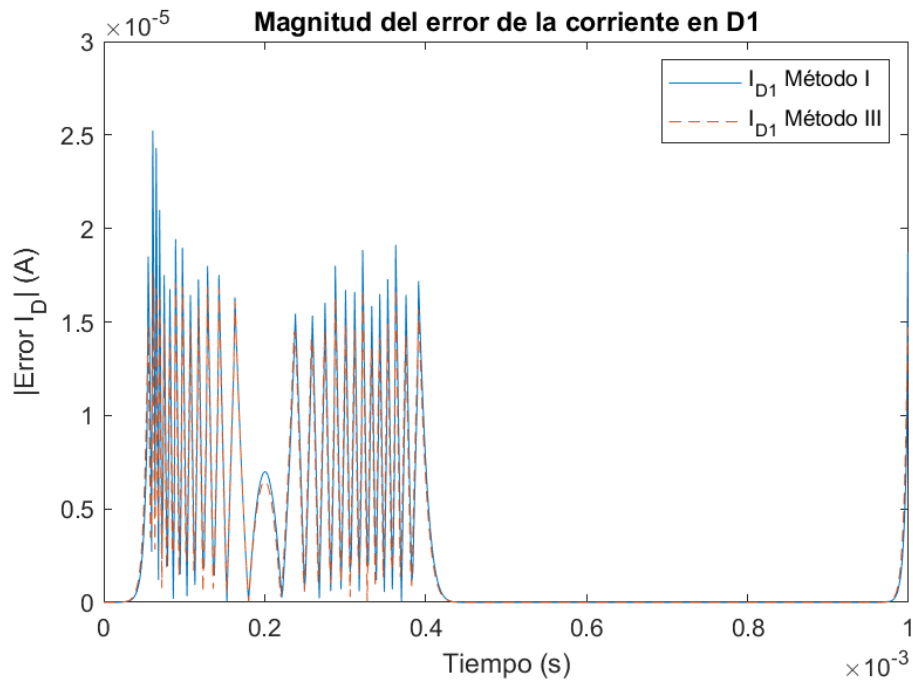


Figura 64: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

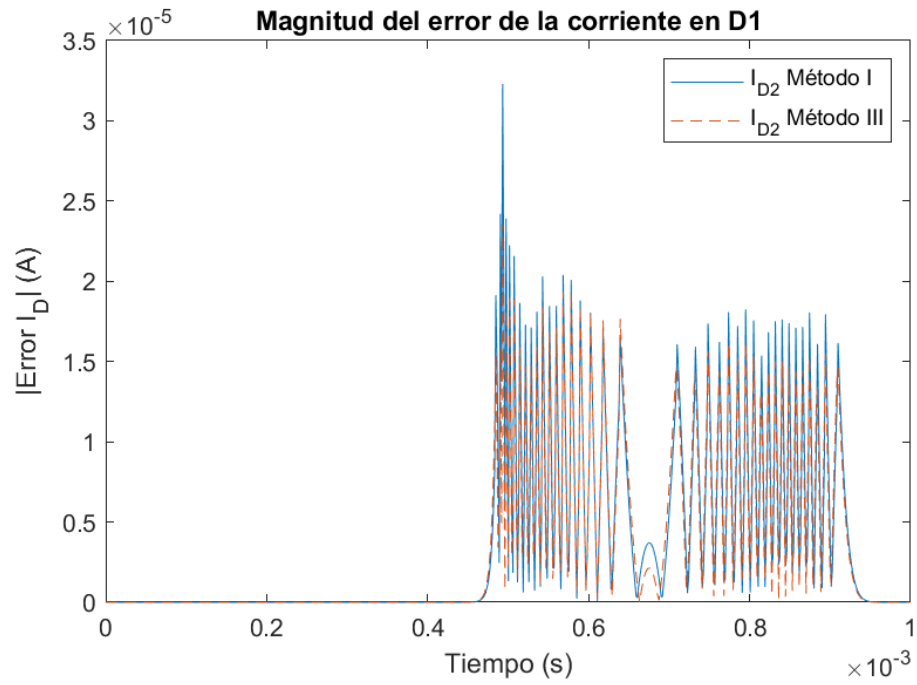


Figura 65: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

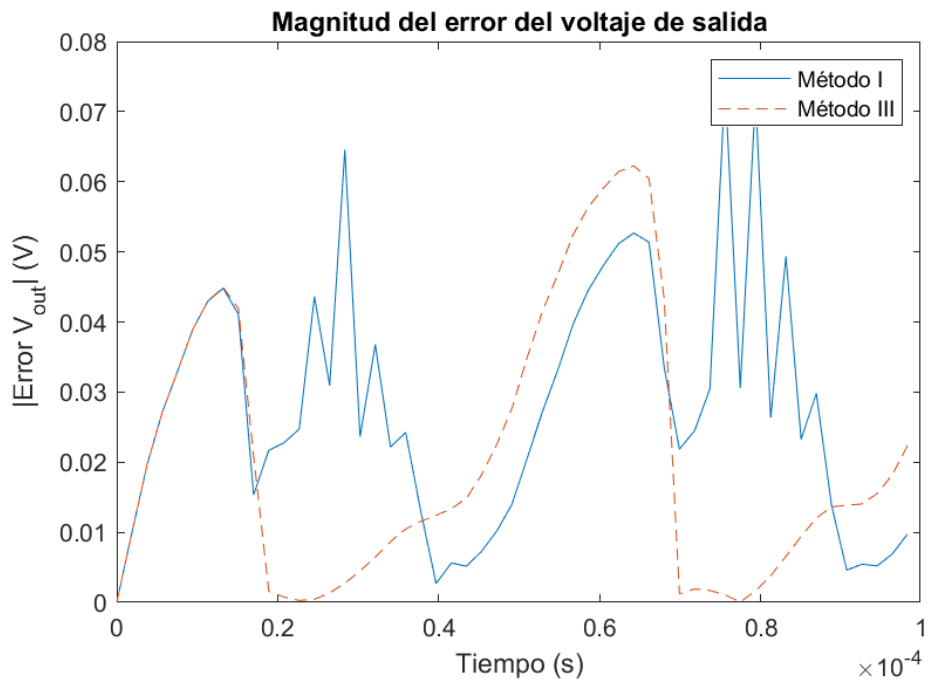


Figura 66: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

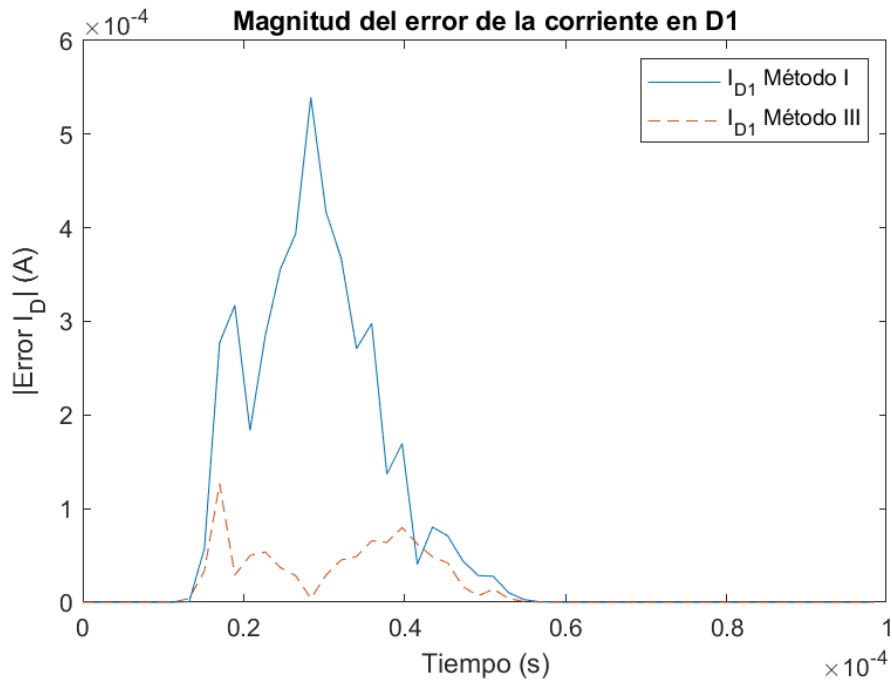


Figura 67: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

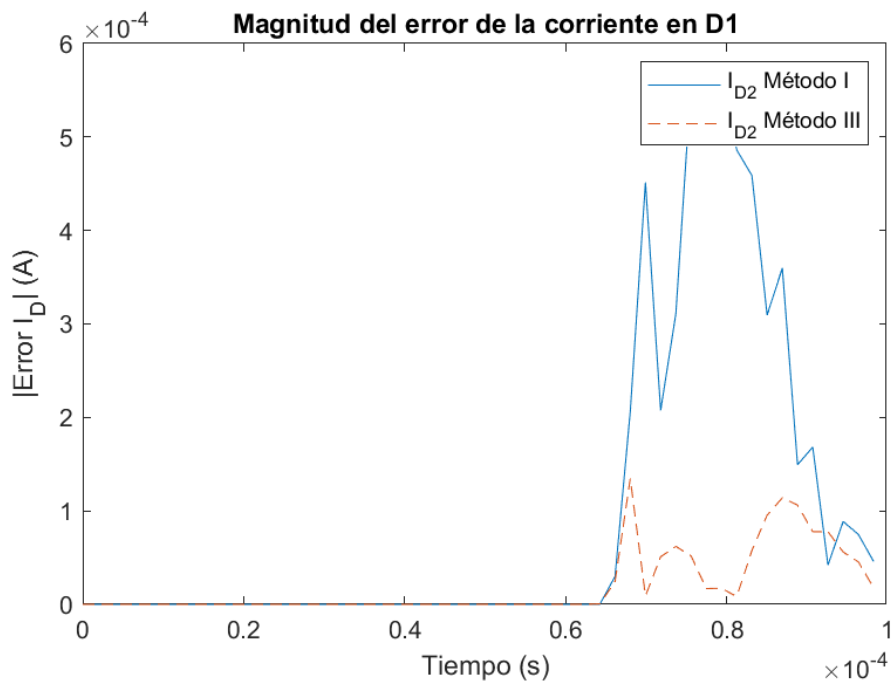


Figura 68: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

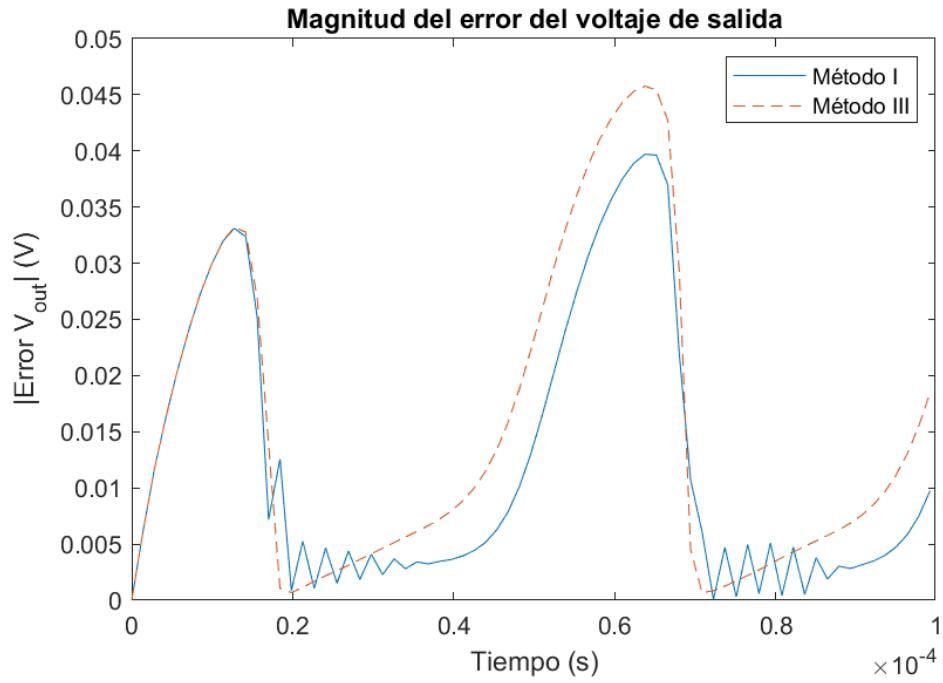


Figura 69: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

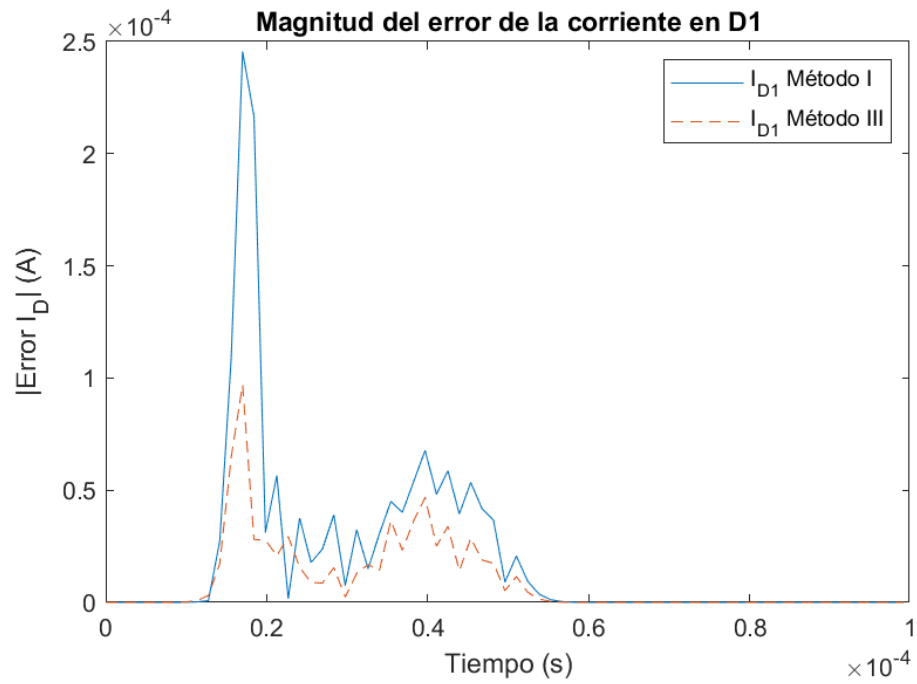


Figura 70: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

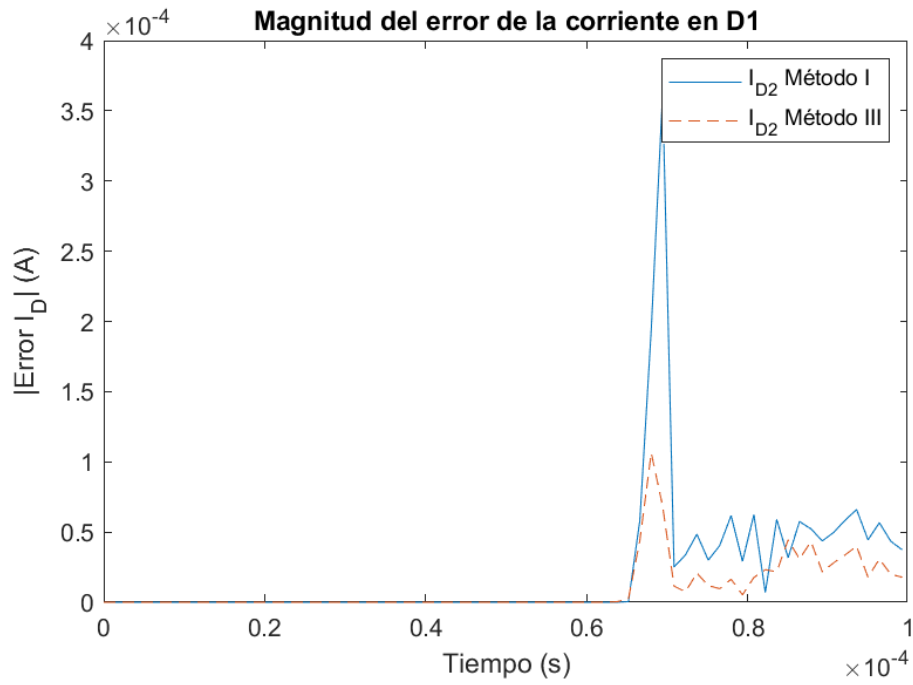


Figura 71: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

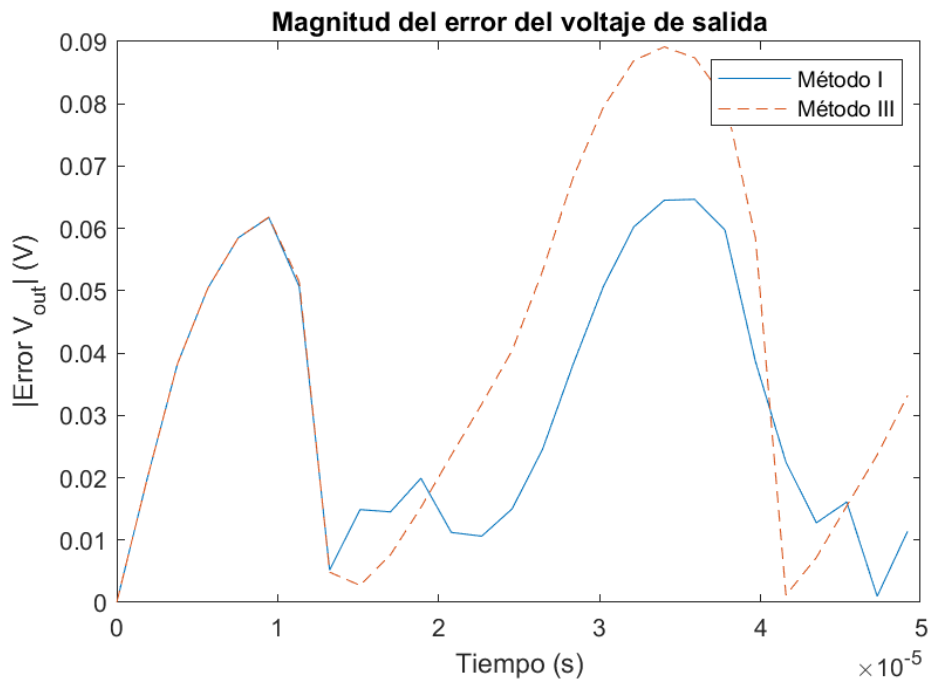


Figura 72: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

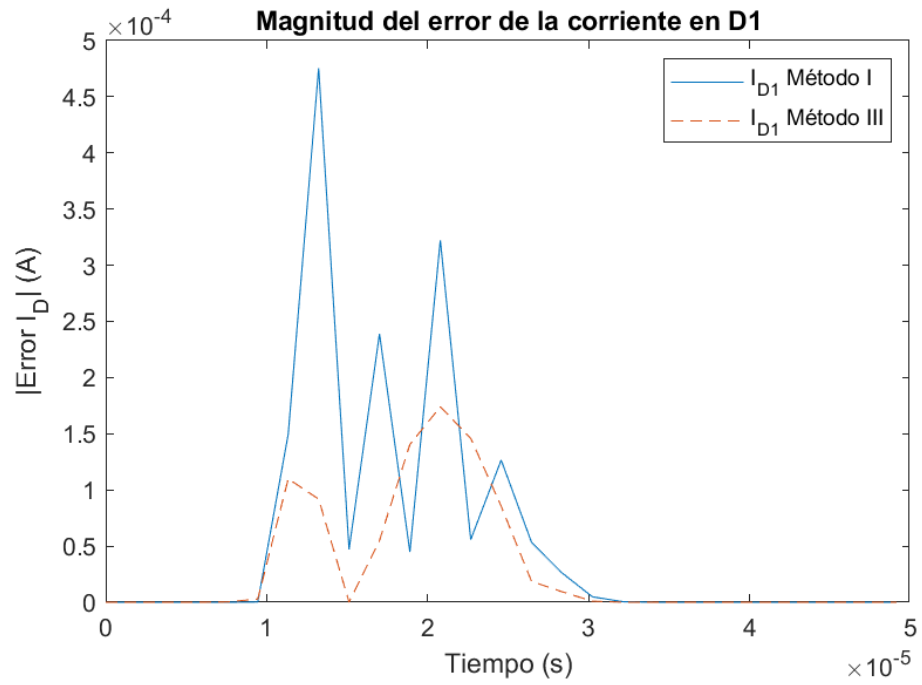


Figura 73: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

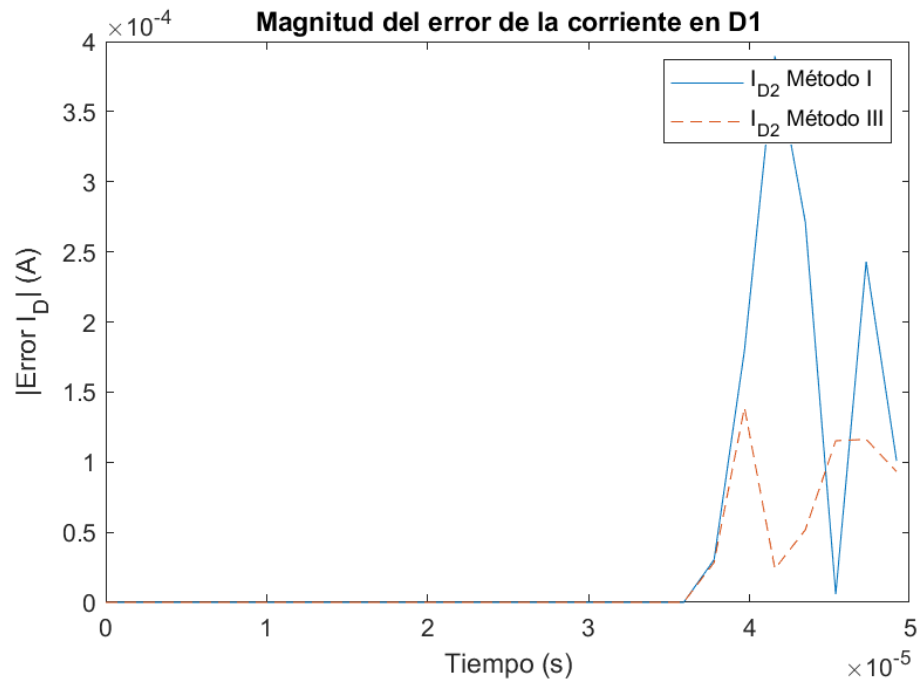


Figura 74: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

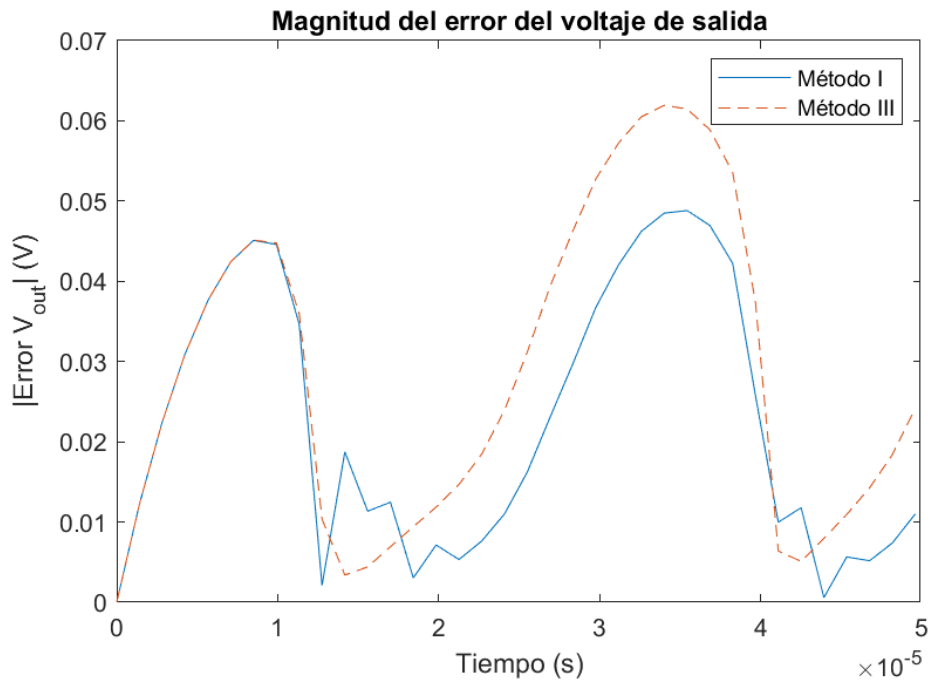


Figura 75: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

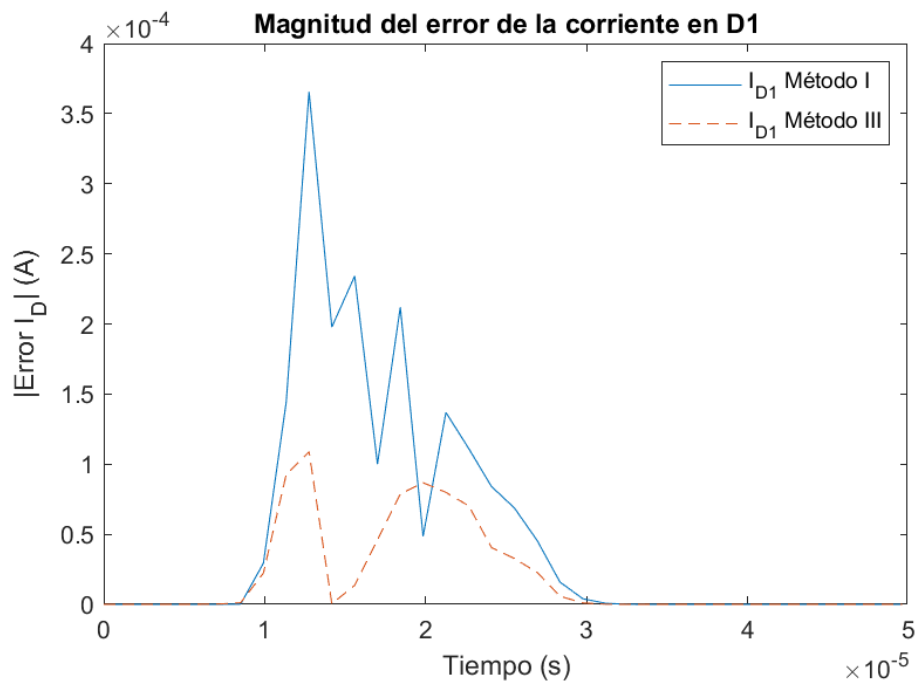


Figura 76: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

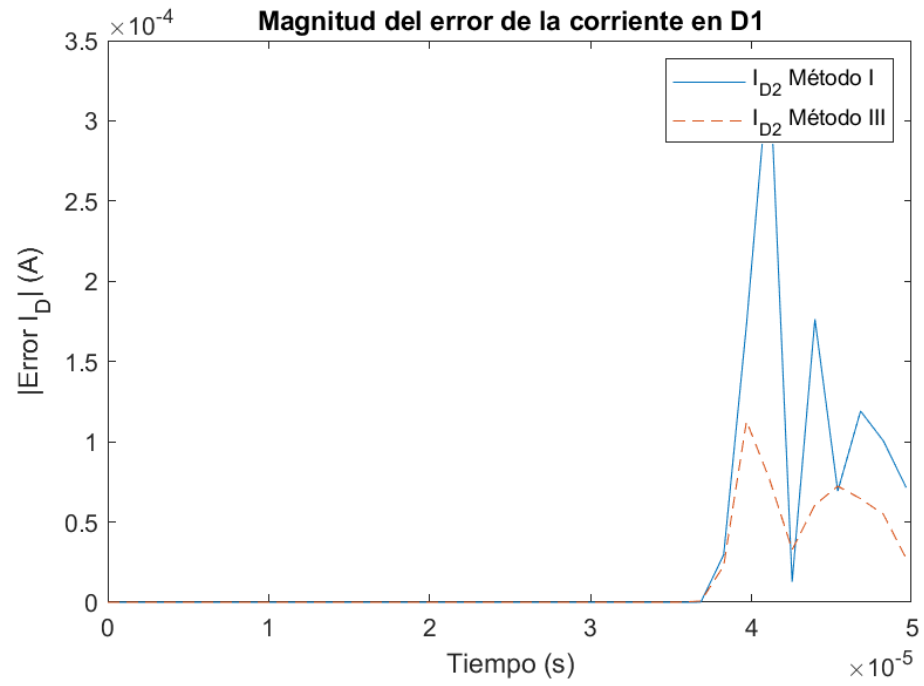


Figura 77: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

13.1.3. Error cuadrático medio del espectro

RMSE	Espectro de V_{out}		
	Sobre muestreo	Método I	Método III
2	-	-	-
4	-	-	-
8		7.99×10^{-4}	4.67×10^{-4}
12		1.79×10^{-4}	2.03×10^{-4}
16		1.60×10^{-4}	1.69×10^{-4}

Cuadro 27: Error cuadrático medio del espectro del voltaje de salida del limitador, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz, según el método y el factor de sobre muestreo.

RMSE	Espectro de V_{out}		
	Sobre muestreo	Método I	Método III
2	-	-	-
4	-	-	-
8	-	-	-
12		0.0045	0.008
16		0.0039	0.0058

Cuadro 28: Error cuadrático medio del espectro del voltaje de salida del limitador , con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz, según el método y el factor de sobre muestreo.

RMSE	Espectro de V_{out}		
	Sobre muestreo	Método I	Método III
2	-	-	-
4	-	-	-
8	-	-	-
12		0.0091	0.022
16		0.0082	0.0146

Cuadro 29: Error cuadrático medio del espectro del voltaje de salida del limitador , con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz, según el método y el factor de sobre muestreo.

13.2. Resultados capítulo II

13.2.1. Error cuadrático medio con entrada sinusoidal

RMSE	V_{out}		
Frecuencia (Hz)	Nivel I	Nivel II	Nivel III
100	0.0023	0.0023	0.0023
1000	0.0054	0.0054	0.0052
10000	0.0282	0.028	0.0132
20000	0.0495	0.05	0.0378

Cuadro 30: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12.

RMSE	V_{out}		
Frecuencia (Hz)	Nivel I	Nivel II	Nivel III
100	0.0023	0.0023	0.0023
1000	0.0044	0.0044	0.0043
10000	0.0206	0.0206	0.0176
20000	0.0344	0.0345	0.028

Cuadro 31: Error cuadrático medio de la salida del limitador, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.

RMSE	I_{D_1}		
Frecuencia (Hz)	Nivel I	Nivel II	Nivel III
100	5.10×10^{-6}	5.10×10^{-6}	7.01×10^{-5}
1000	5.51×10^{-6}	5.52×10^{-6}	3.18×10^{-4}
10000	3.14×10^{-5}	3.20×10^{-5}	4.23×10^{-4}
20000	6.11×10^{-5}	6.16×10^{-5}	2.75×10^{-4}

Cuadro 32: Error cuadrático medio de la corriente a través de I_{D_1} , con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12.

RMSE	I_{D_1}		
Frecuencia (Hz)	Nivel I	Nivel II	Nivel III
100	5.10×10^{-6}	5.10×10^{-6}	7.01×10^{-5}
1000	5.26×10^{-6}	5.26×10^{-6}	3.18×10^{-4}
10000	1.93×10^{-5}	1.95×10^{-5}	3.74×10^{-4}
20000	3.76×10^{-5}	3.78×10^{-5}	2.66×10^{-4}

Cuadro 33: Error cuadrático medio de la corriente a través de I_{D_1} , con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.

RMSE	I_{D_2}			
	Frecuencia (Hz)	Nivel I	Nivel II	Nivel III
100	5.18×10^{-6}	7.01×10^{-5}	7.06×10^{-5}	7.06×10^{-5}
1000	7.27×10^{-6}	7.19×10^{-6}	7.19×10^{-6}	1.88×10^{-5}
10000	4.05×10^{-5}	3.95×10^{-5}	3.95×10^{-5}	4.04×10^{-4}
20000	4.67×10^{-5}	4.67×10^{-5}	4.67×10^{-5}	2.76×10^{-4}

Cuadro 34: Error cuadrático medio de la corriente a través de I_{D_2} , con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12.

RMSE	I_{D_2}			
	Frecuencia (Hz)	Nivel I	Nivel II	Nivel III
100	5.17×10^{-6}	7.01×10^{-5}	7.06×10^{-5}	7.06×10^{-5}
1000	6.08×10^{-6}	6.07×10^{-6}	6.07×10^{-6}	3.19×10^{-4}
10000	2.12×10^{-5}	1.95×10^{-5}	1.95×10^{-5}	3.72×10^{-4}
20000	3.21×10^{-5}	3.21×10^{-5}	3.21×10^{-5}	2.71×10^{-4}

Cuadro 35: Error cuadrático medio de la corriente a través de I_{D_2} , con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.

13.2.2. Magnitud del error histórico con entrada sinusoidal

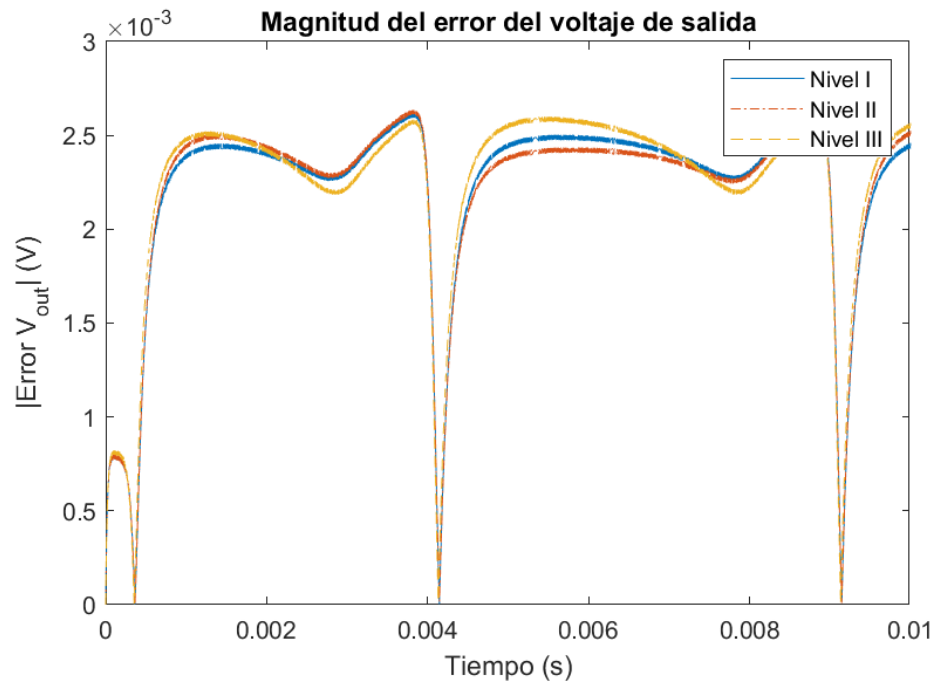


Figura 78: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.

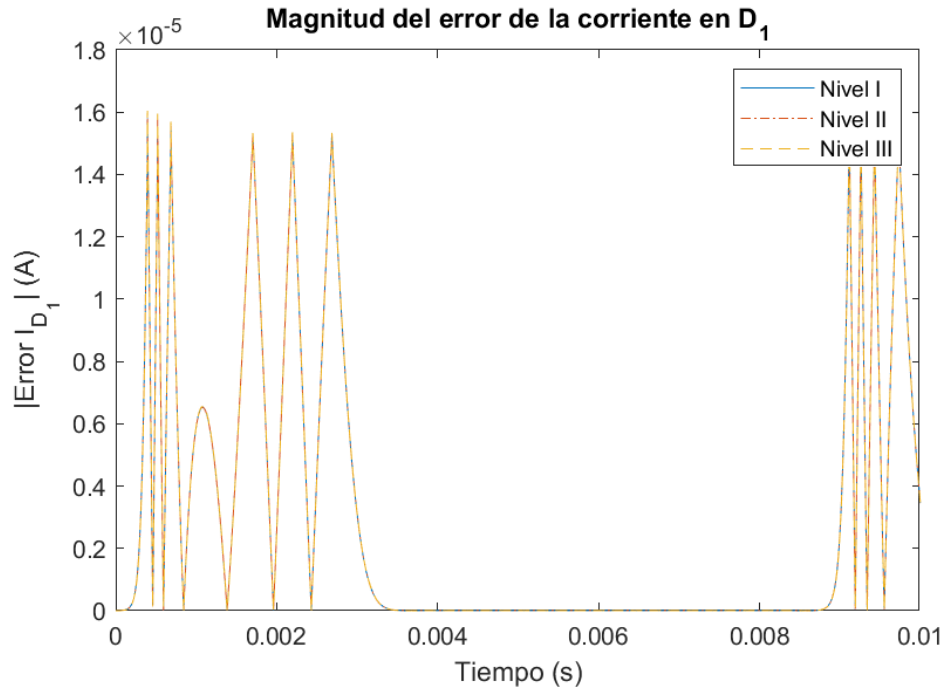


Figura 79: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.

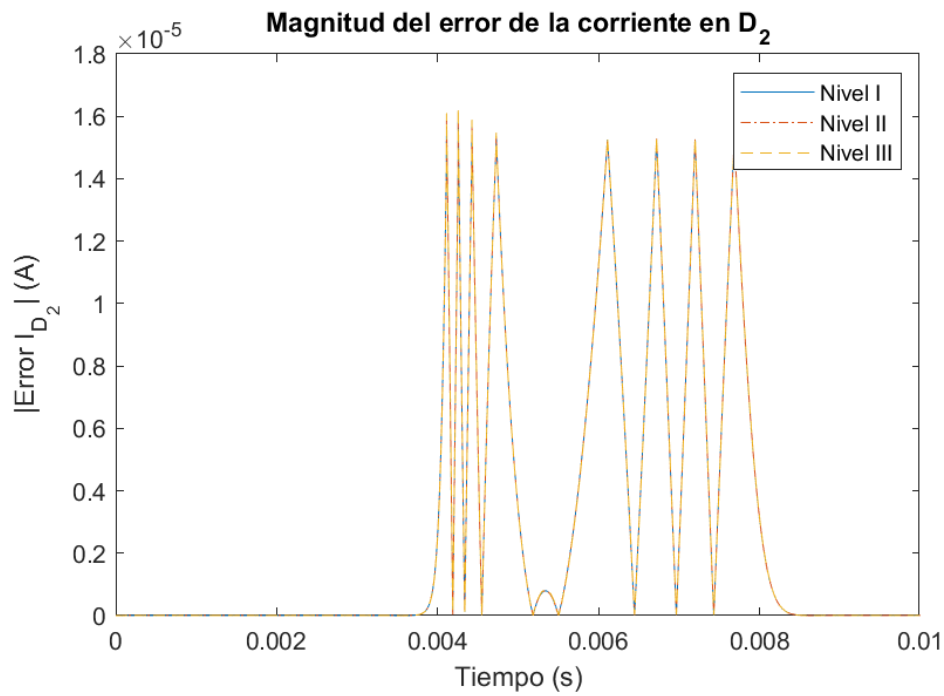


Figura 80: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.

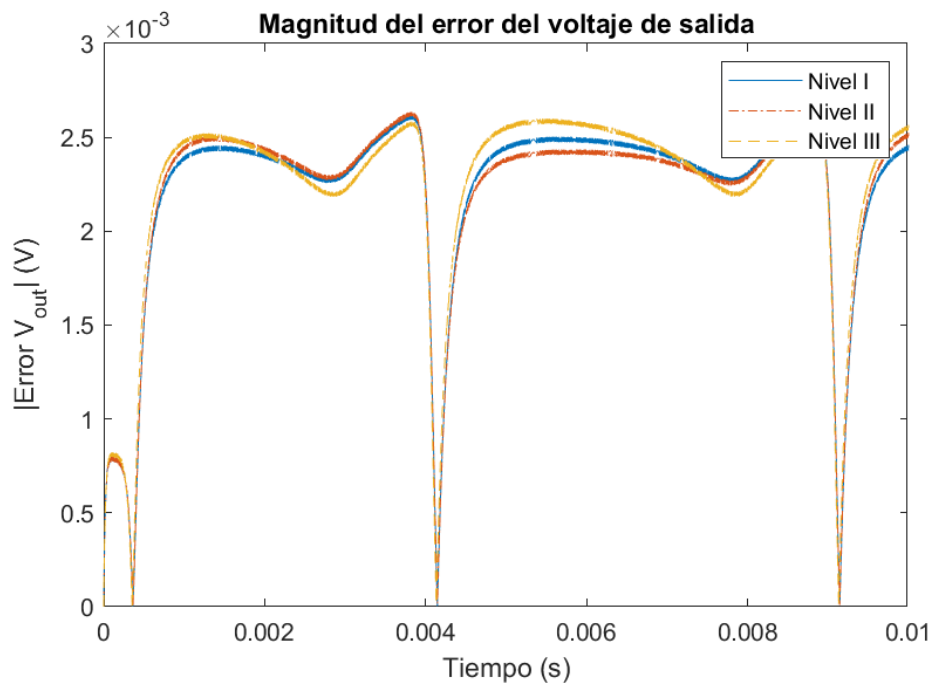


Figura 81: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.

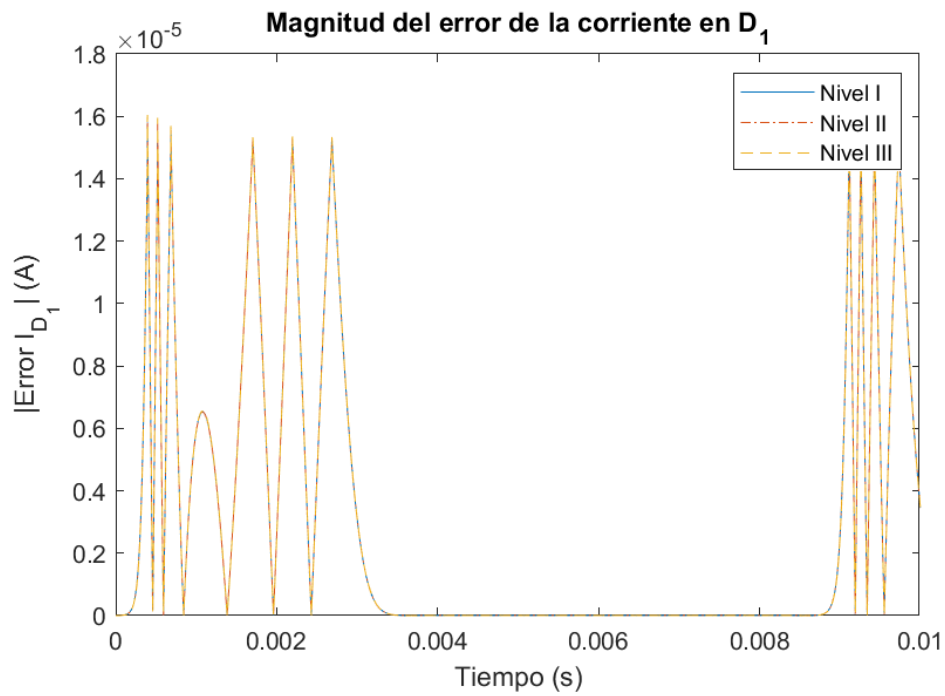


Figura 82: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.

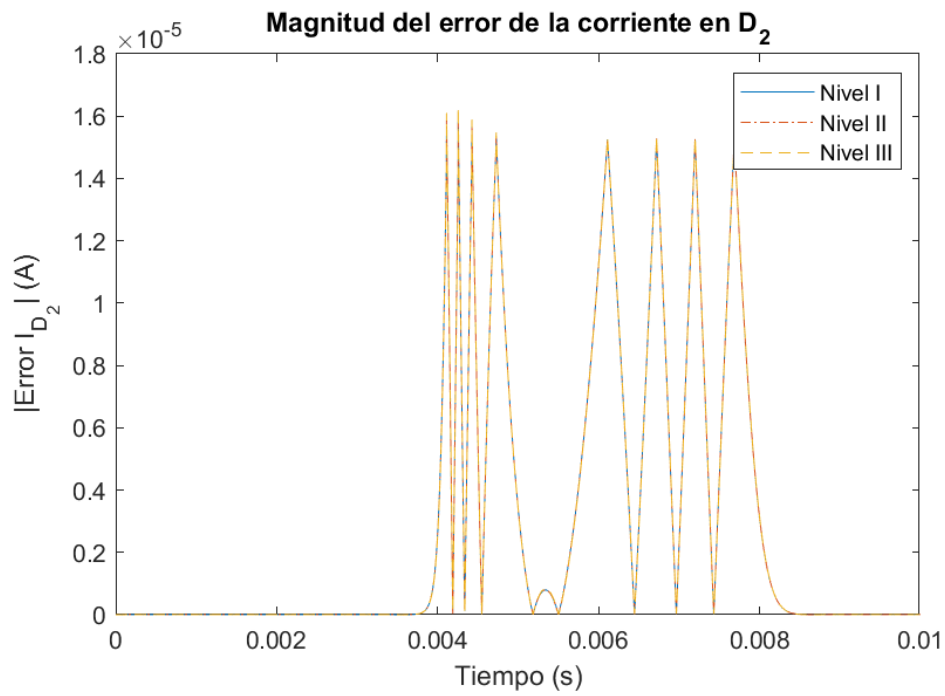


Figura 83: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 100 Hz.

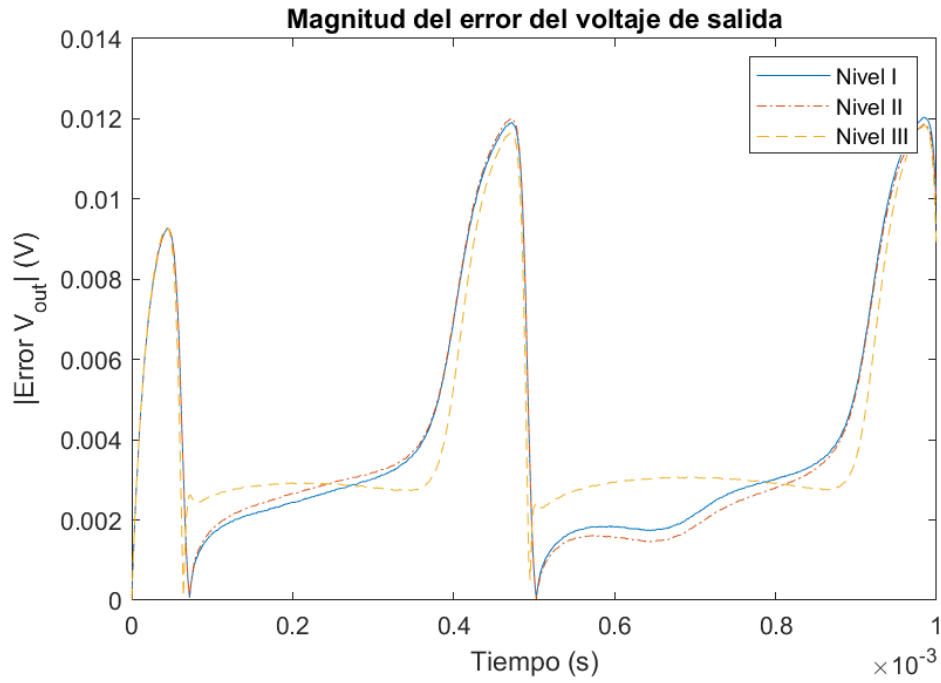


Figura 84: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

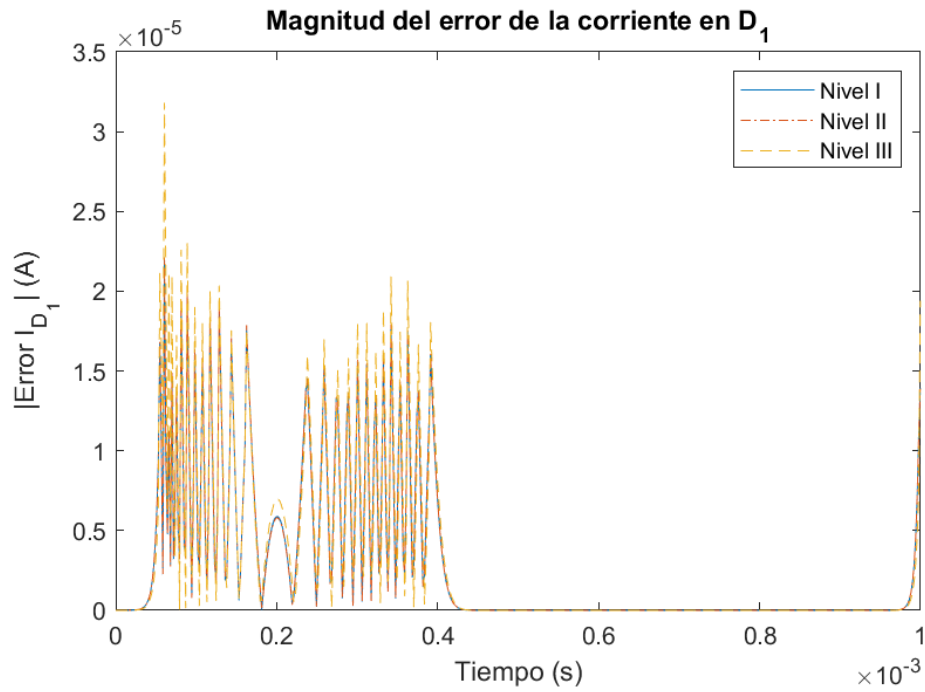


Figura 85: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

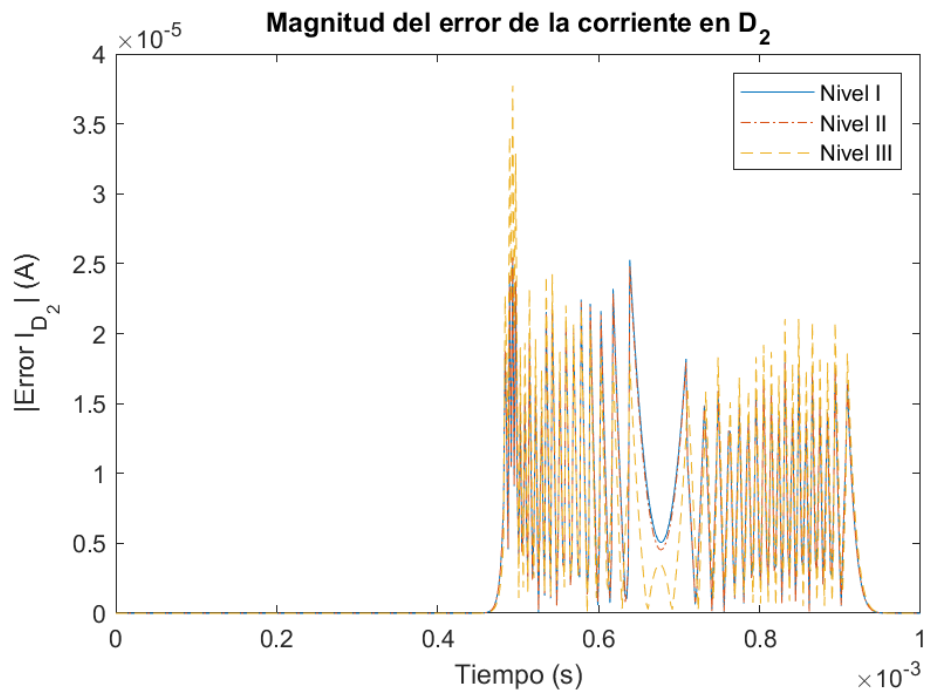


Figura 86: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

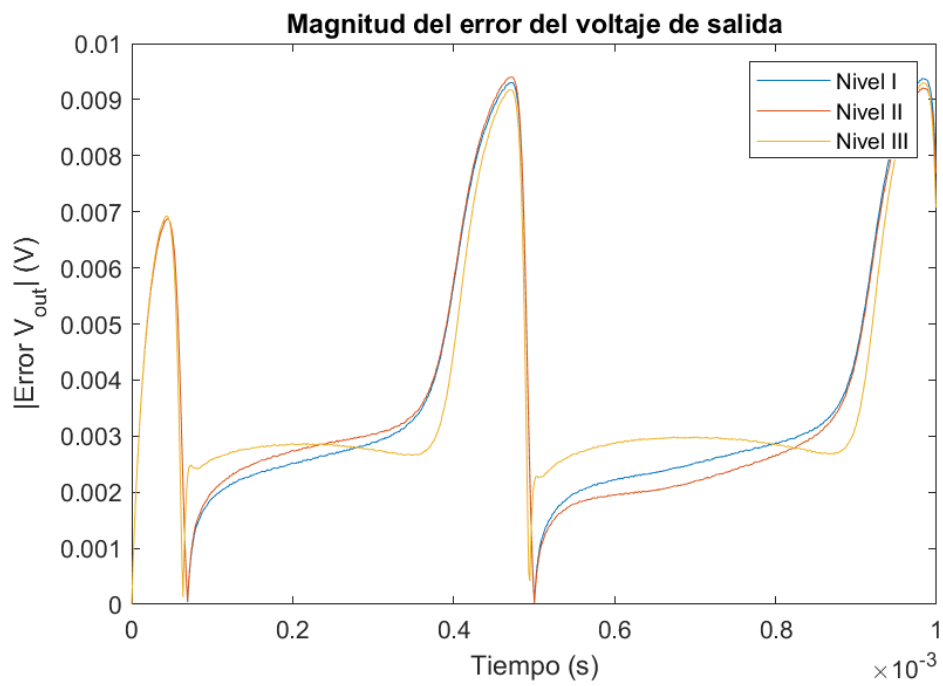


Figura 87: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

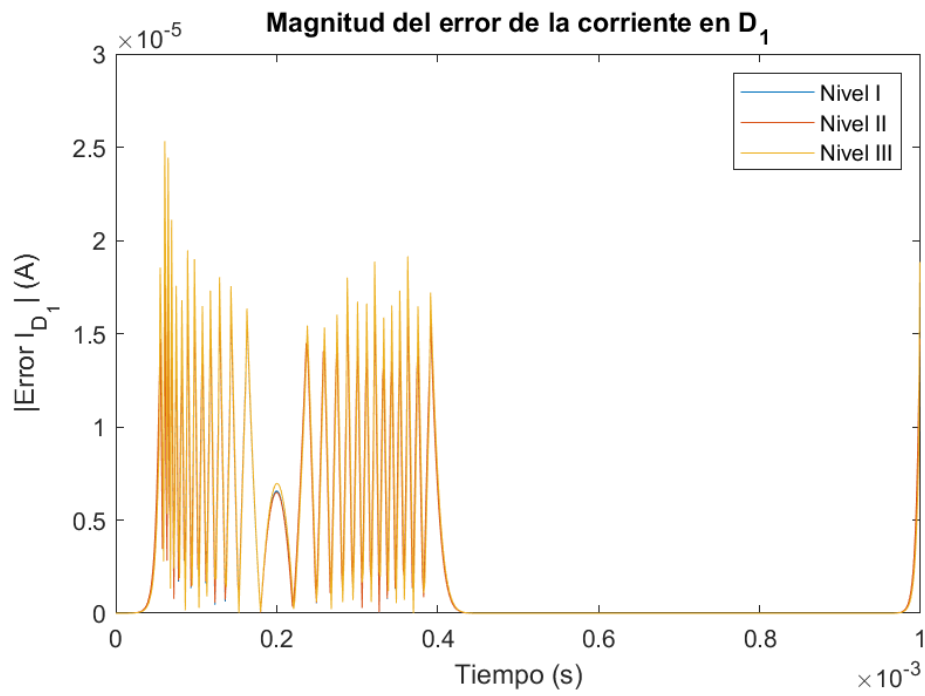


Figura 88: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

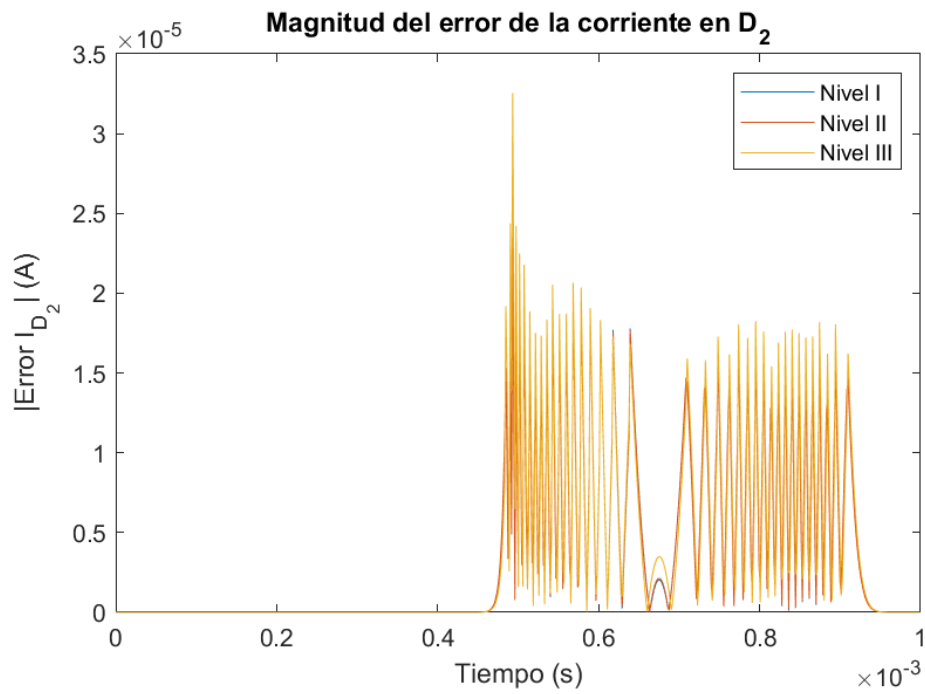


Figura 89: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 1000 Hz.

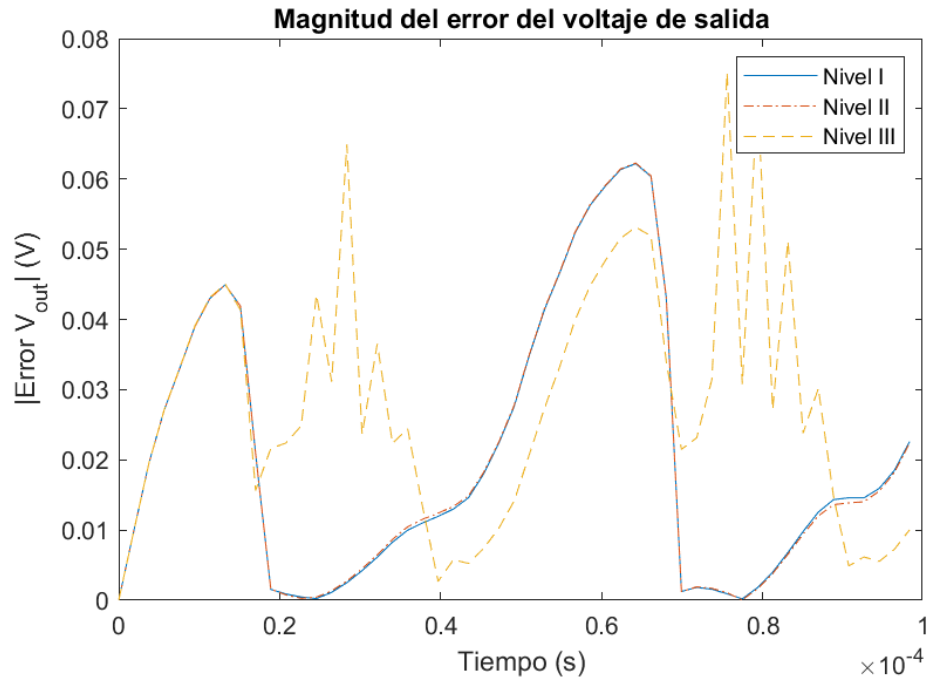


Figura 90: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

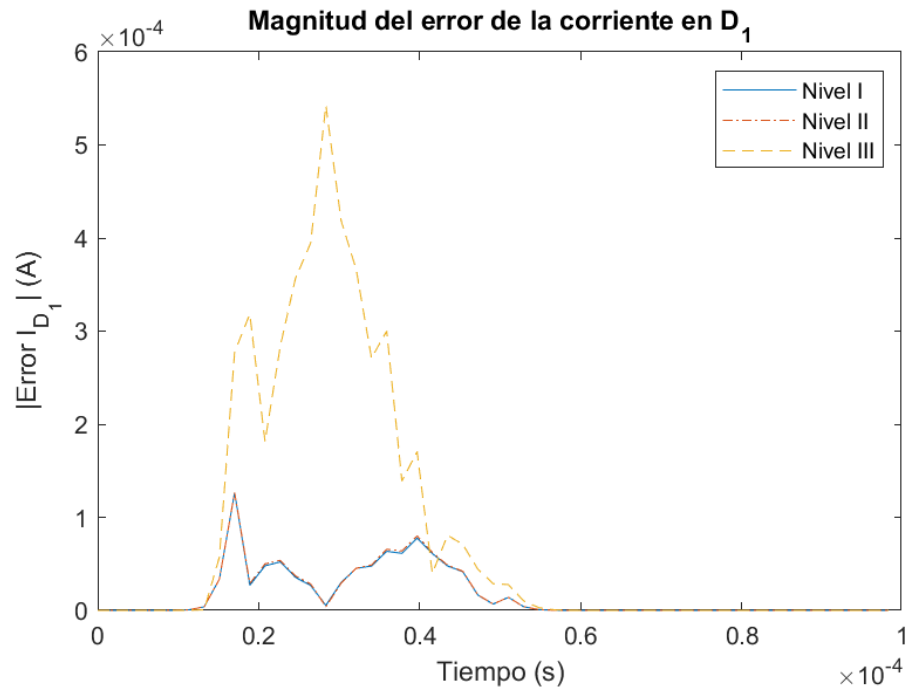


Figura 91: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

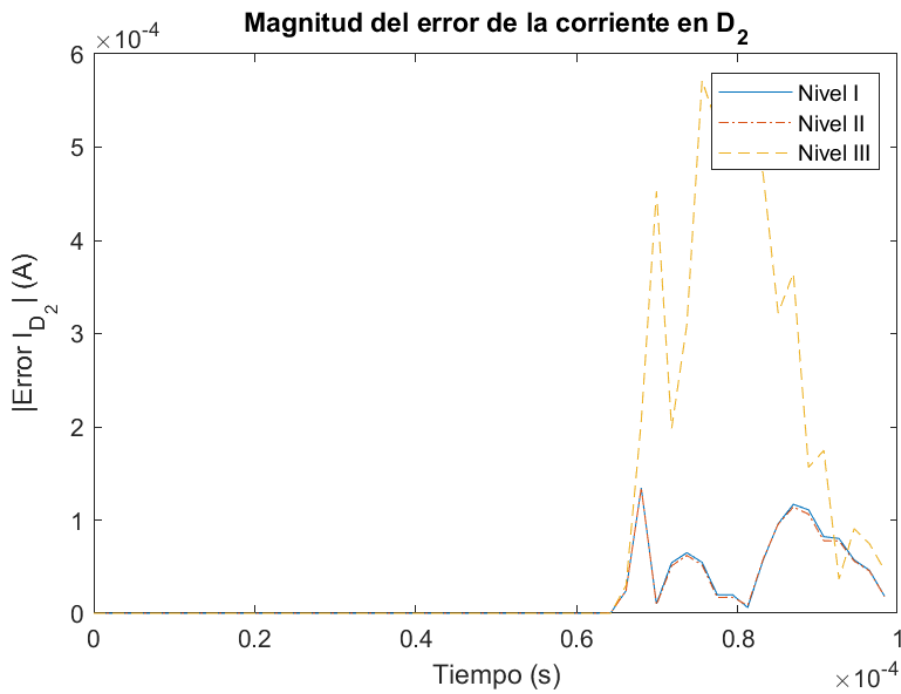


Figura 92: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

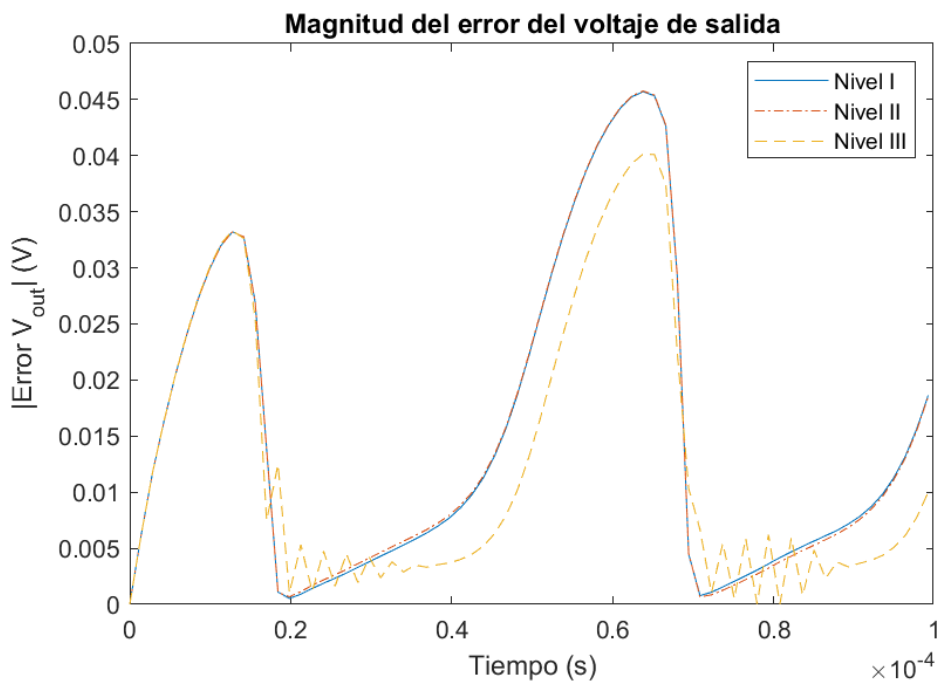


Figura 93: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

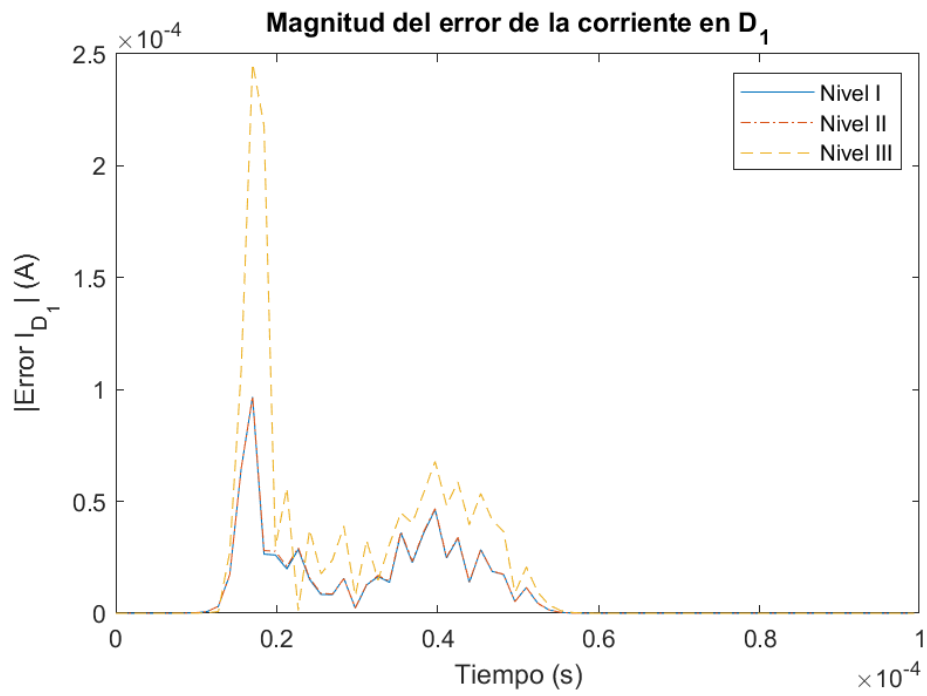


Figura 94: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

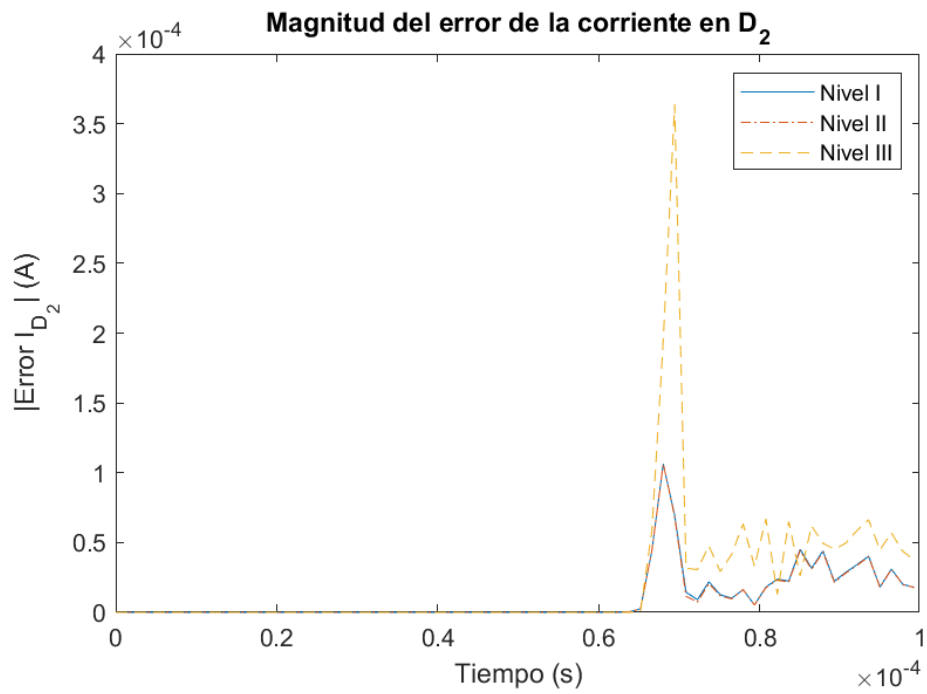


Figura 95: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 10000 Hz.

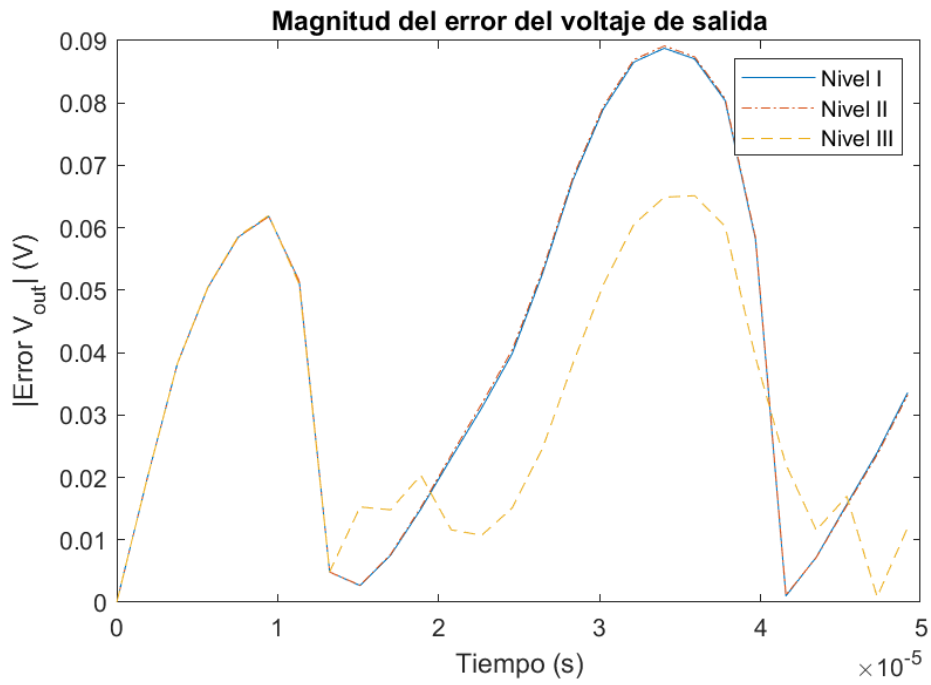


Figura 96: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

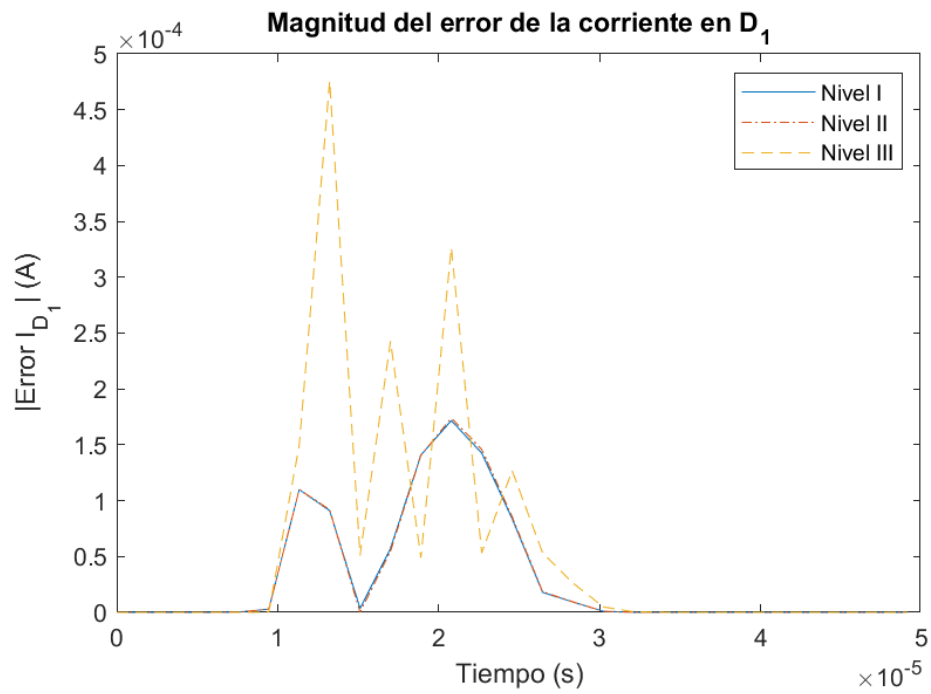


Figura 97: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

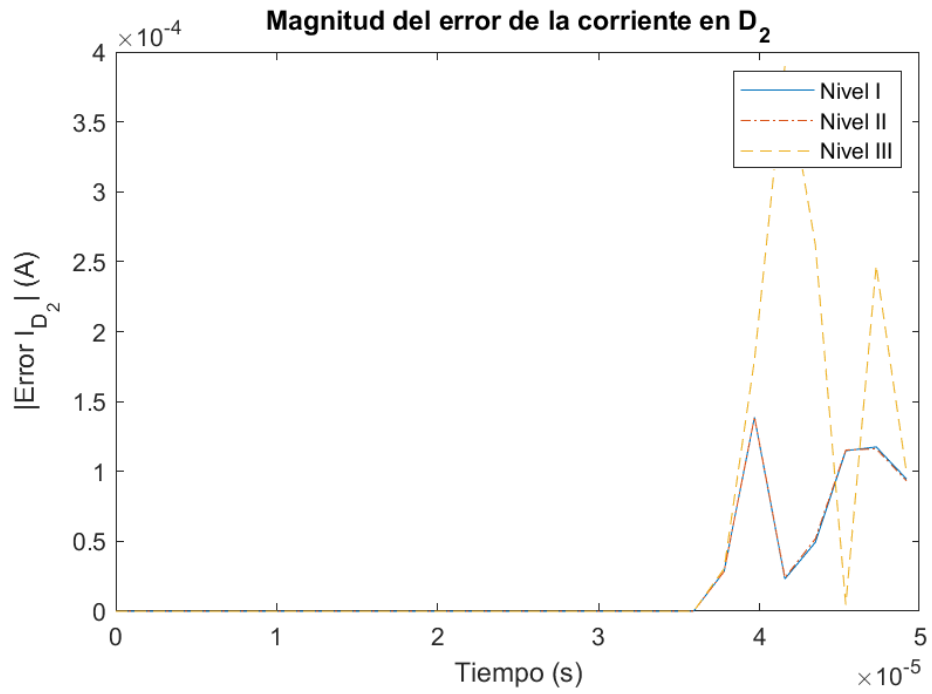


Figura 98: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 12 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

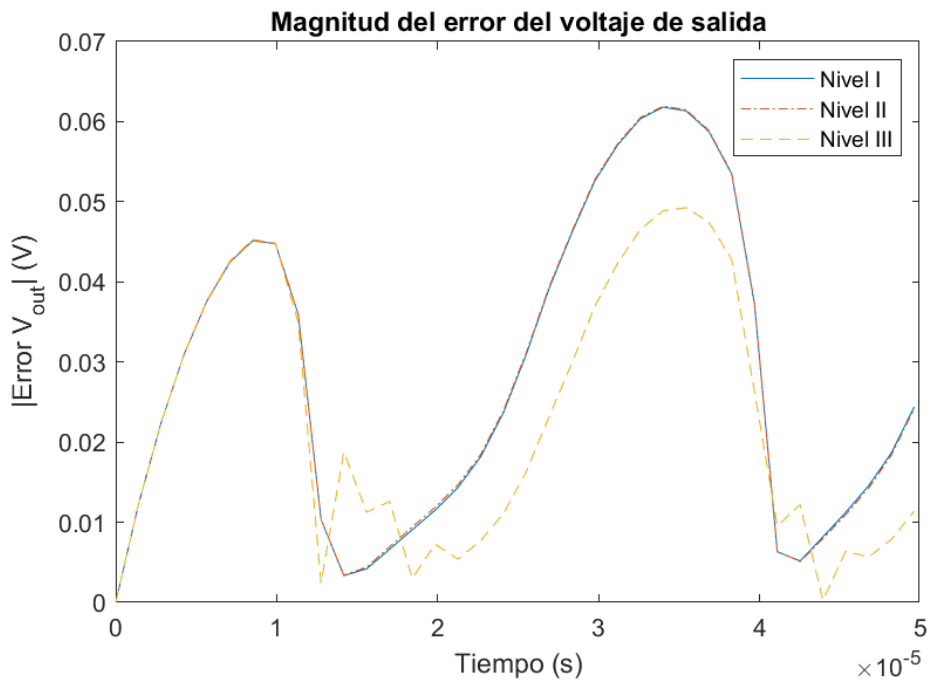


Figura 99: Error del voltaje salida del limitador, simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

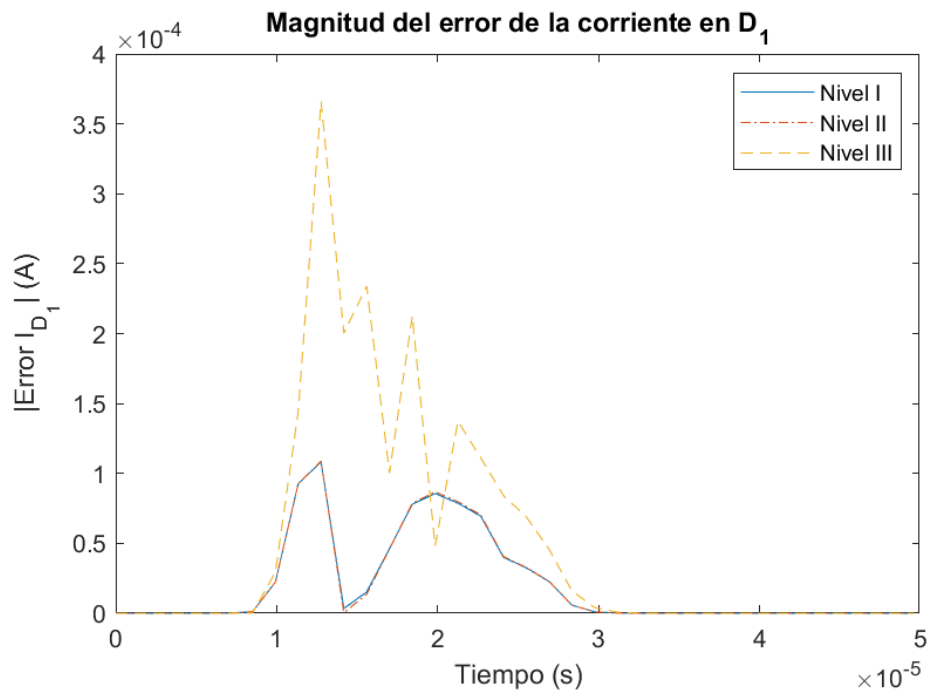


Figura 100: Error de la corriente a través de D_1 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

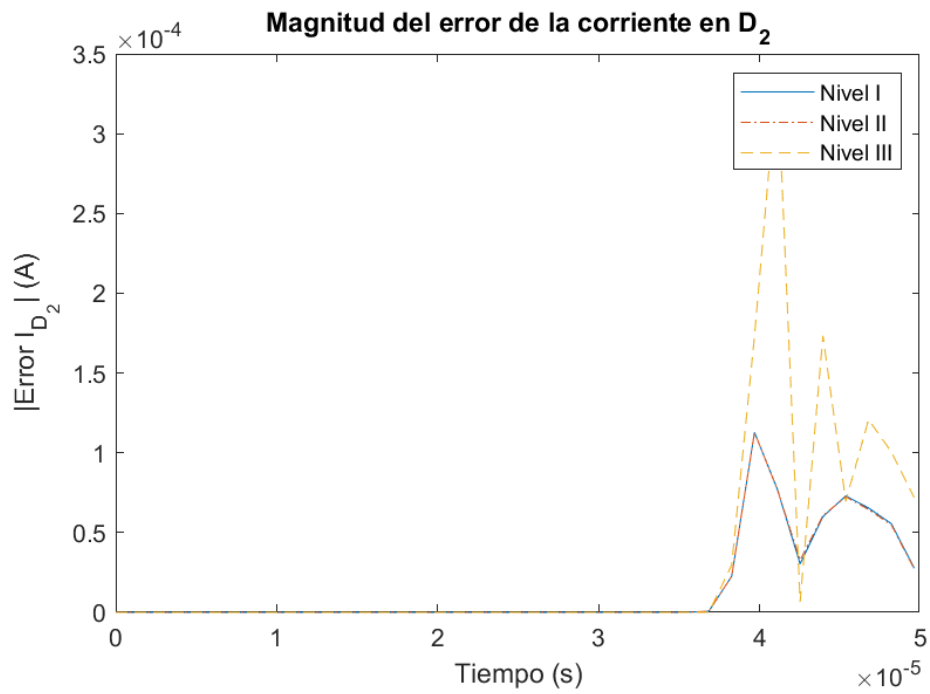


Figura 101: Error de la corriente a través de D_2 , simulado en MATLAB con una $f_s = 16 \times 44100$ Hz, con una entrada de $2V_{pk}$ sinusoidal a 20000 Hz.

13.2.3. Error cuadrático medio del espectro con entrada sinusoidal

RMSE	Espectro de V_{out}		
	Frecuencia (Hz)	Nivel I	Nivel II
100	2.22×10^{-4}	2.19×10^{-4}	2.27×10^{-4}
1000	4.16×10^{-4}	4.23×10^{-4}	3.95×10^{-4}
10000	0.0172	0.0174	0.0094
20000	0.046	0.0466	0.0173

Cuadro 36: Error cuadrático medio del espectro del voltaje de salida, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 12.

RMSE	Espectro de V_{out}		
	Frecuencia (Hz)	Nivel I	Nivel II
100	2.59×10^{-4}	2.57×10^{-4}	2.64×10^{-4}
1000	3.51×10^{-4}	3.52×10^{-4}	3.61×10^{-4}
10000	0.012	0.0121	0.0082
20000	0.0303	0.0306	0.0173

Cuadro 37: Error cuadrático medio del espectro del voltaje de salida, con una entrada de $2V_{pk}$ sinusoidal con distintas frecuencias y factor de sobre muestreo de 16.

13.2.4. Resultados entrada de audio

RMSE	V_{out}		
	Sobre muestreo	Nivel I	Nivel II
12	0.002	0.002	0.007
16	0.002	0.0021	0.003

Cuadro 38: Error cuadrático medio de la magnitud del voltaje de salida, con una entrada de audio a distintas frecuencias de muestreo.

RMSE	V_{out}		
	Sobre muestreo	Nivel I	Nivel II
112	1.03×10^{-4}	1.03×10^{-4}	1.02×10^{-4}
16	7.89×10^{-5}	7.94×10^{-5}	7.31×10^{-5}

Cuadro 39: Error cuadrático medio del espectro del voltaje de salida, con una entrada de audio a distintas frecuencias de muestreo.

13.3. Repositorio

Se adjunta un repositorio en el cual se encuentra el registro de códigos utilizados para las pruebas, así como una recopilación de todos los resultados generados.

<https://github.com/DomenicoDella/EmulacionDigitalDeAudio>

Amplificador operacional: Circuito integrado que cumple la función de un amplificador diferencial con alta impedancia de entrada y baja impedancia de salida [21].. 23

Diodo: Componente electrónico de estado sólido que consiste en una unión de un material cargado positivamente y un material cargado negativamente. [21].. 17–20, 26–28, 45, 46, 48, 50

LTI: Sistema lineal e invariante en el tiempo [17].. 1, 24

Overdrive: Efecto de audio que modifica una señal casi lineal de audio y eleva su amplitud para forzar un comportamiento no lineal característico [3].. 1, 26

Semiconductores: Es un material que tiene conductividad entre los extremos de un aislante y un conductor [21].. 1

Sistema dinámico: Sistema que evoluciona con respecto al tiempo [17].. 7

Sistema lineal: Sistema que cumple con los principios de superposición y homogeneidad [17].. 25

Sistema no lineal: Sistema que no cumple con los principios de superposición y/u homogeneidad [17].. 1

SPICE: Software Program with integrated circuit Emphasis:, se refiere a una serie de herramientas de diseño y simulación con énfasis en circuitos integrados [22].. 17, 27

Transistor: Componente electrónico de estado sólido que consiste en dos capas de material negativo y una de material positivo o viceversa [21].. 20–22